 <b>AGH</b>	<b>Akademia Górniczo-Hutnicza w Krakowie</b> <b>Wydział FiIS</b> <b>Fizyka techniczna</b>	<b>Zespół:</b> 1.Kulig Mateusz 2.Ryś Przemysław
<b>Laboratorium elektroniczne WFiIS</b>		
Rok akademicki: 2022/2023	Semestr V	Grupa: 2
Temat ćwiczenia: Programowalna matryca logiczna (PLD) C-4 Logika kombinacyjna		
Data wykonania ćwiczenia 10.01.2023	Data oddania sprawozdania 23.01.2023	Ocena

## 1 Cel ćwiczenia

Celem ćwiczenia jest zaprojektowanie układów kombinacyjnych oraz sprawdzenie ich działania w praktyce za pomocą matrycy logicznej.

## 2 Aparatura

W ćwiczeniu użyliśmy następujących przyrządów:

- Generator sygnału
- Zasilacz
- Oscyloskop
- Płytki PLC
- wyświetlacz 7-segmentowy

## 3 Analiza danych

### 3.1 Realizacja bramek logicznych.

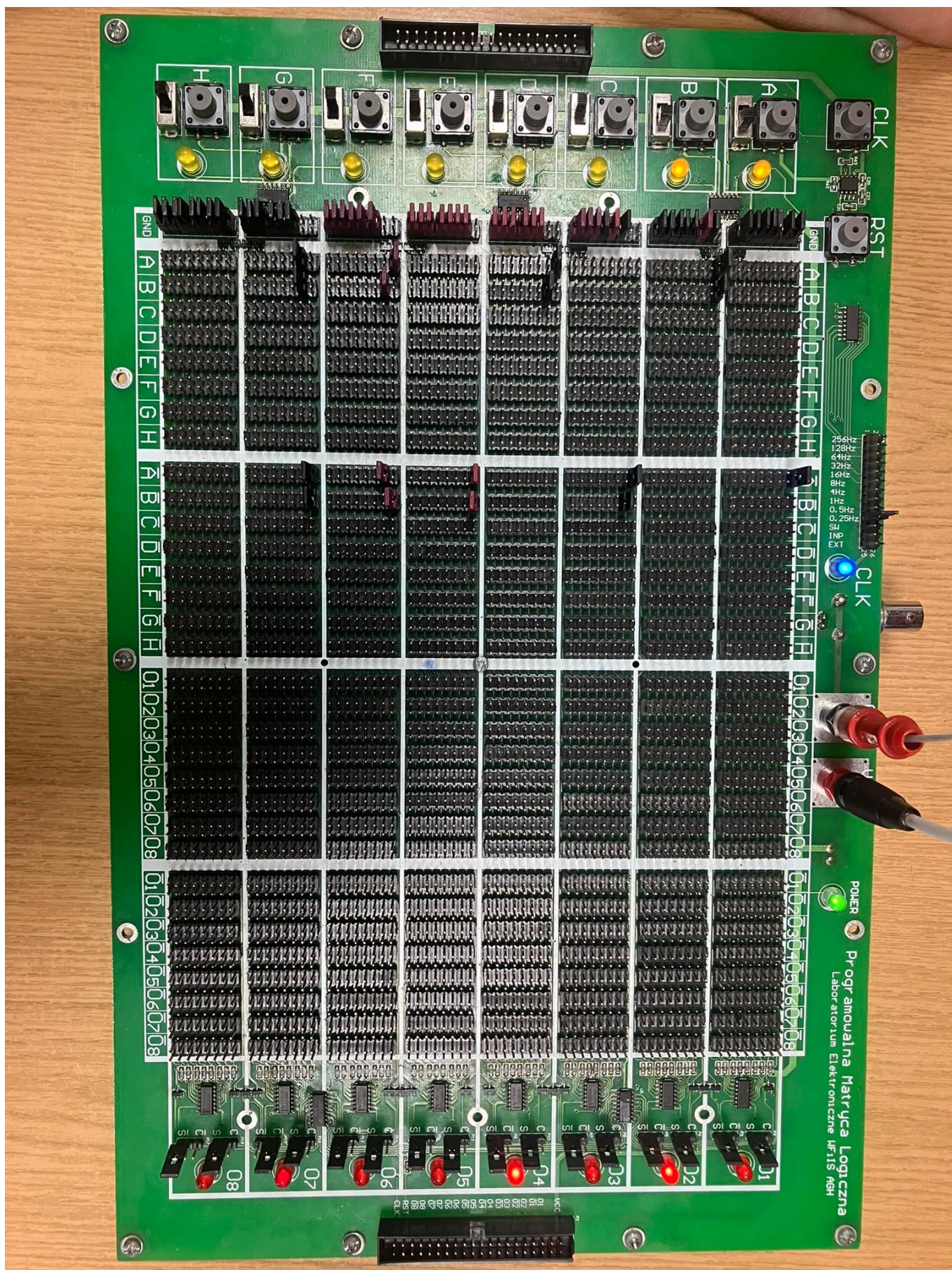
Korzystając z 7 wyjść matrycy (w trybie kombinacyjnym) zaprojektowaliśmy w postaci sumy iloczynów następujące bramki logiczne: NOT, AND, NAND, OR, NOR, XOR, XNOR (każda bramka na kolejnym wyjściu matrycy  $O_1$ ,  $O_2$ , itd.). Wszystkie bramki logiczne były dwu wejściowe i zależały od sygnałów wejściowych A i B (wyjątkiem jest inwerter (NOT), który zależał tylko od A).

W tabeli 1 zebraliśmy funkcje logiczne odpowiadające poszczególnym wyjściom. Bramki zmontowaliśmy na matrycy logicznej, zweryfikowaliśmy ich poprawność, czy dla 4 kombinacji sygnałów wejściowych A i B wyjście bramki przyjmuje wartości zgodne z przewidywaniami teoretycznymi. Zdjęcie matrycy pokazujące zaimplementowane funkcje logiczne przedstawia rysunek 1.

Tab. 1: Funkcje logiczne odpowiadające podstawowym bramkom.

Wyjście	Funkcja logiczna
$O_1$	$Y_1 = \bar{A}$
$O_2$	$Y_2 = AB$
$O_3$	$Y_3 = A + \bar{B}$
$O_4$	$Y_4 = A + B$
$O_5$	$Y_5 = \bar{A} \bar{B}$
$O_6$	$Y_6 = \bar{A} \bar{B} + BA$
$O_7$	$Y_7 = \bar{A} \bar{B} + AB$





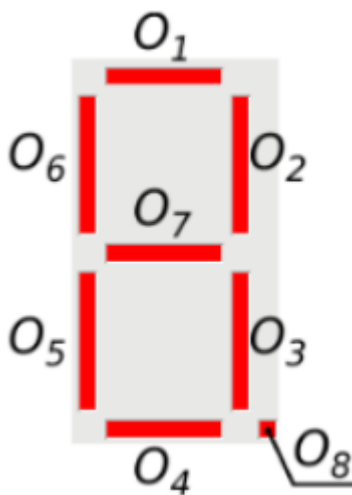


### 3.2 Pomiar czasu propagacji.

Podaliśmy na wejście bramki AND przebieg prostokątny (Low level=0 [V], High level=5 [V]) oraz zmierzaliśmy czasy przełączenia ze stanu niskiego do wysokiego  $T_{LH} = 2,4[\mu s]$  oraz wysokiego do niskiego  $T_{HL} = 0,272[\mu s]$ . Zmierzaliśmy również szerokość zbocza narastającego i zbocza opadającego i wyniosły one kolejno  $t_z = 460[ns]$  oraz  $t_f = 362[ns]$ .

### 3.3 Dekoder kodu binarnego na wyświetlacz 7-segmentowy

Zbudowaliśmy układ kombinacyjny dekodujący liczby w kodzie binarnym na wyświetlacz 7-segmentowy prezentujący liczby w kodzie dziesiętnym. Użyliśmy wejść A – D jako 4 bitów liczby binarnej (A jest najmłodszym bitem) oraz wyjść  $O_1 – O_8$  jako sygnałów sterujących poszczególnymi segmentami wyświetlacza (wszystkie wyjścia zostały skonfigurowane jako wyjścia kombinacyjne). Rysunek 2 przedstawia jak wyjścia sterują wyświetlaczem. Zaprojektowany dekoderek prezentował liczby dziesiętne od 0 do 9, odpowiednio dla binarnych 0000 – 1001 oraz spełniał wymagania szczególne tj. dla wartości na wejściu 10-15 (binarnie 1010-1111) wyświetlacz pokazywał wartość zakodowaną szesnastkowo: 10 → A, 11 → B, 12 → C, itd. Wygląd poszczególnych symboli przedstawia rysunek 3. Kropka na wyświetlaczu miała stale być wyłączona.



Rys. 2: Budowa wyświetlacza 7-segmentowego.



Rys. 3: Użyte konfiguracje wyświetlacza.

Zadanie rozpoczęliśmy od zaprojektowania tabeli stanów (rysunek 4), gdzie dla każdego z 16 stanów 4-bitowego słowa wejściowego DCBA przypisaliśmy jednoznacznie wartość wszystkich 8 wyjść dekodera, związanych z odpowiednimi segmentami wyświetlacza.

Następnie dokonaliśmy minimalizacji funkcji logicznych dla każdego z 8 wyjść  $O_1 – O_8$  wykorzystując metodę tablic Karnaugh'a. Tablice Karnaugh'a przedstawiliśmy na rysunkach od 5 do 12, każdą z zaznaczonymi grupami. W tabeli 2 zebraliśmy zminimalizowane w ten sposób funkcje logiczne. Zdjęcie matrycy pokazujące zaimplementowane przez nas funkcje logiczne przedstawia rysunek 13.

DEC	D	C	B	A	O <sub>1</sub>	O <sub>2</sub>	O <sub>3</sub>	O <sub>4</sub>	O <sub>5</sub>	O <sub>6</sub>	O <sub>7</sub>	O <sub>8</sub>	Symbol
0	0	0	0	0	1	1	1	1	1	1	0	0	0
1	0	0	0	1	0	1	1	0	0	0	0	0	1
2	0	0	1	0	1	1	0	1	1	0	1	0	2
3	0	0	1	1	1	1	1	1	0	0	1	0	3
4	0	1	0	0	0	1	1	0	0	1	1	0	4
5	0	1	0	1	1	0	1	1	0	1	1	0	5
6	0	1	1	0	1	0	1	1	1	1	1	0	6
7	0	1	1	1	1	1	1	0	0	0	0	0	7
8	1	0	0	0	1	1	1	1	1	1	1	0	8
9	1	0	0	1	1	1	1	1	0	1	1	0	9
10	1	0	1	0	1	1	1	0	1	1	1	0	10
11	1	0	1	1	0	0	1	1	1	1	1	0	11
12	1	1	0	0	1	0	0	1	1	1	0	0	12
13	1	1	0	1	0	1	1	1	1	0	1	0	13
14	1	1	1	0	1	0	0	1	1	1	1	0	14
15	1	1	1	1	1	0	0	0	1	1	1	0	15

Rys. 4: Tabela stanów wraz ze znakiem odpowiadającym danej konfiguracji.

Tab. 2: Funkcje zminimalizowane przy pomocy tablic Karnaugh'a.

Wyjście	Zminimalizowana funkcja
$O_1$	$Y_1 = \overline{B}A + \overline{A}\overline{D}\overline{C} + \overline{B}\overline{C}\overline{D} + \overline{A}\overline{D}C + \overline{B}CD + \overline{B}\overline{C}D + \overline{D}\overline{B}A$
$O_2$	$Y_2 = \overline{D}\overline{C} + \overline{B}\overline{A}\overline{D} + \overline{B}A\overline{D} + \overline{D}BA + \overline{A}\overline{D}C$
$O_3$	$Y_3 = \overline{B}\overline{D}\overline{C} + \overline{D}\overline{C} + \overline{D}C + \overline{D}BA + \overline{C}BA$
$O_4$	$Y_4 = \overline{D}\overline{B}\overline{A} + \overline{C}\overline{B}A + \overline{C}BA + \overline{A}\overline{D}\overline{C} + \overline{B}\overline{D}\overline{C} + \overline{A}\overline{D}\overline{C}$
$O_5$	$Y_5 = \overline{B}A + \overline{C}\overline{D}\overline{A}\overline{D}\overline{C} + \overline{D}\overline{B}\overline{A} + \overline{D}BA$
$O_6$	$Y_6 = \overline{B}\overline{A} + \overline{D}\overline{C} = \overline{B}\overline{D}\overline{C} + \overline{B}DC + \overline{C}BA$
$O_7$	$Y_7 = \overline{D}\overline{C} + \overline{B}A + \overline{B}\overline{C}\overline{D} + \overline{A}\overline{D}C + \overline{D}BC$
$O_8$	$Y_8 = 0$

DC\BA	00	01	11	10
00	1	0	1	1
01	0	1	1	1
11	1	0	1	1
10	1	1	0	1

Rys. 5: Tablica Karnaugh'a dla wyjścia  $O_1$ . Kolorowymi pętlami zaznaczono kolejne grupy jedynek.

DC\BA	00	01	11	10
00	1	1	1	1
01	1	0	1	0
11	0	1	0	0
10	1	1	0	1

Rys. 6: Tablica Karnaugh'a dla wyjścia  $O_2$ . Kolorowymi pętlami zaznaczono kolejne grupy jedynek.

DC\BA	00	01	11	10
00	1	1	1	0
01	1	1	1	1
11	0	1	0	0
10	1	1	1	1

Rys. 7: Tablica Karnaugh'a dla wyjścia  $O_3$ . Kolorowymi pętlami zaznaczono kolejne grupy jedynek.

DC\BA	00	01	11	10
00	1	0	1	1
01	0	1	0	1
11	1	1	0	1
10	1	1	1	0

Rys. 8: Tablica Karnaugh'a dla wyjścia  $O_4$ . Kolorowymi pętlami zaznaczono kolejne grupy jedynek.



DC\BA	00	01	11	10
00	1	0	0	1
01	0	0	0	1
11	1	1	1	1
10	1	0	1	1

Rys. 9: Tablica Karnaugh'a dla wyjścia  $O_5$ . Kolorowymi pętlami zaznaczono kolejne grupy jedynek.

DC\BA	00	01	11	10
00	1	0	0	0
01	1	1	0	1
11	1	0	1	1
10	1	1	1	1

The Karnaugh map shows five groups of ones circled in different colors:

- Orange:** A vertical group of four cells (00, 01, 11, 10) in column 00.
- Red:** A horizontal group of two cells (01, 01) in row 01.
- Green:** A vertical group of two cells (01, 11) in column 10.
- Purple:** A horizontal group of two cells (11, 11) in row 11.
- Blue:** A horizontal group of four cells (10, 01, 11, 10) in row 10.

Rys. 10: Tablica Karnaugh'a dla wyjścia  $O_6$ . Kolorowymi pętlami zaznaczono kolejne grupy jedynek.

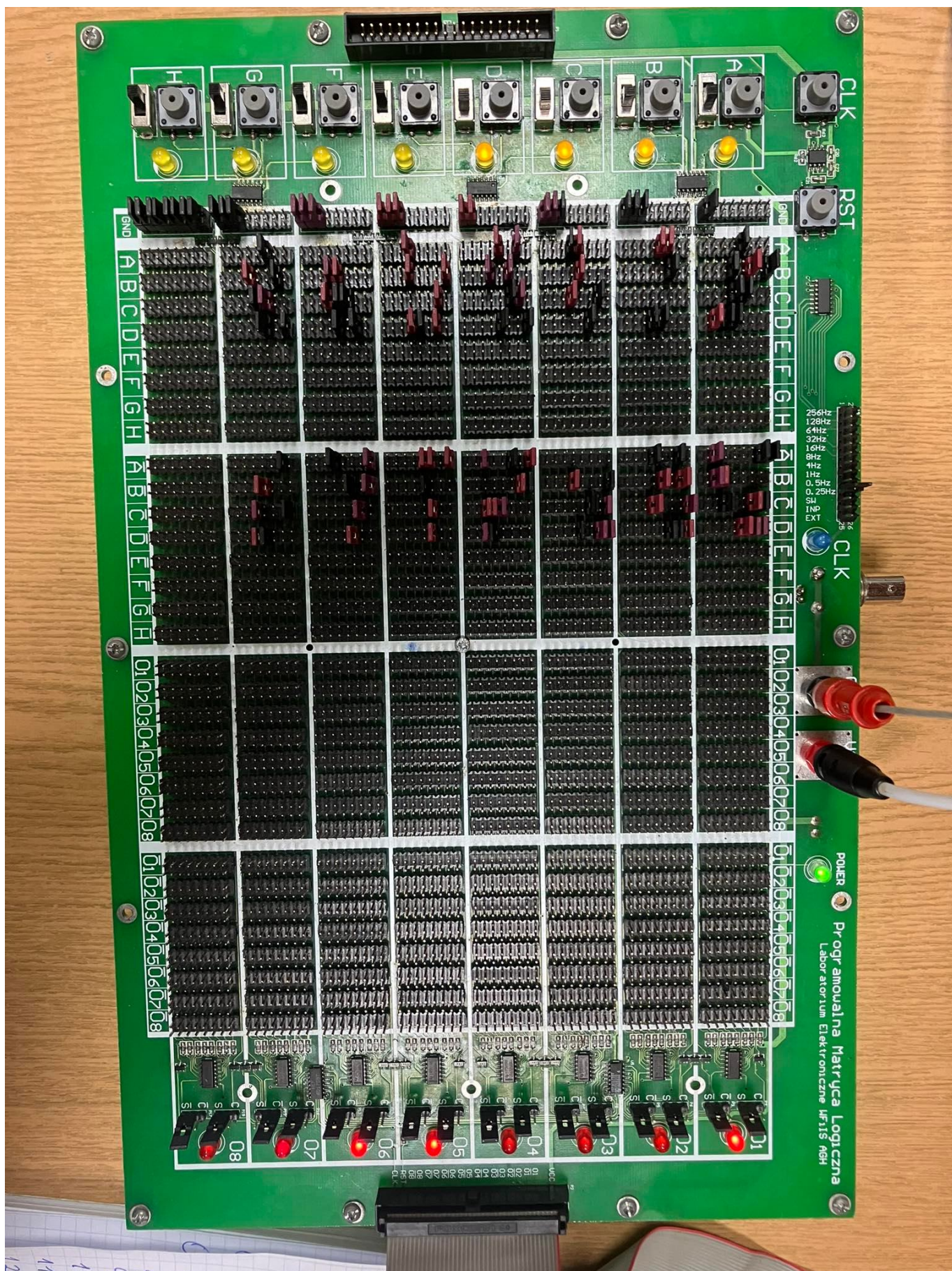
DC\BA	00	01	11	10
00	0	0	1	1
01	1	1	0	1
11	0	1	1	1
10	1	1	1	1

Rys. 11: Tablica Karnaugh'a dla wyjścia  $O_7$ . Kolorowymi pętlami zaznaczono kolejne grupy jedynek.

DC\BA	00	01	11	10
00	0	0	0	0
01	0	0	0	0
11	0	0	0	0
10	0	0	0	0

Rys. 12: Tablica Karnaugh'a dla wyjścia  $O_8$ .





Rys. 13: Zdjęcie matrycy pokazujące zaimplementowane funkcje logiczne.