

# **UFOP (Universidade Federal de Ouro Preto)**



**PROFESSOR:**

**Vinicius Martins**

**PRÁTICA 8 - BCC265-31P:**

**GRUPO 1**

**Augusto Ferreira Guilarducci (20.1.4012)**

**Gabriel Catizani Faria Oliveira (20.1.4004)**

**Paulo Vitor de Castro Magalhães Corrêa (20.1.4036)**

**Portas Lógicas**

**Ouro Preto, Minas Gerais**

**8 de março de 2021**

## 1. Objetivo

Entendermos e aplicarmos as portas lógicas em circuitos no tinkercad para testarmos suas funcionalidades e como eles funcionam em cada tipo de circuito com valores H (high = 1) e valores baixos L (low = 0).

## 2. Material utilizado

Tinkercad - circuitos:

- Conexões
- Placa de ensaio pequena (protoboard)
- Chips TTL (7400, 7408, 7404, 7432, etc)
- Resistores
- LEDs
- Fonte de Energia
- Interruptor DIP DPST

## 3. Introdução

### 3.1 Portas Lógicas

Portas ou circuitos lógicos são dispositivos que operam e trabalham com um ou mais sinais lógicos de entrada para produzir uma e somente uma saída, dependente da função implementada no circuito. São geralmente usadas em circuitos eletrônicos, por causa das situações que os sinais deste tipo de circuito podem apresentar: presença de sinal, ou "1"; e ausência de sinal, ou "0". As situações "Verdade" e "Falso" são estudadas na Lógica Matemática ou Lógica de Boole. O comportamento das portas lógicas é conhecido pela tabela verdade que apresenta os estados lógicos das entradas e das saídas. Essas portas são componentes primitivos e as principais que realizam essas funções Booleanas são as portas AND, OR, NOT, NAND E NOR. Para facilitar o uso desses equipamentos, utiliza-se dispositivos eletrônicos como resistores, diodos e transistores, para evitarmos curtos circuitos que podem afetar e queimar os chips, que formam os circuitos integrados. O circuito que mais utilizaremos em nossas práticas será o TTL.

### 3.2 TTL

A família TTL requer uma tensão na faixa de 4,5 a 5,5V para não danificar o chip e possui um pino para conectar a tensão positiva e outro para conectar a tensão negativa da fonte. Cada um dos pinos de saídas e entradas deste circuito integrado dependem de qual porta lógica estaremos usando em questão.

## 4. Desenvolvimento

## 1. Porta AND

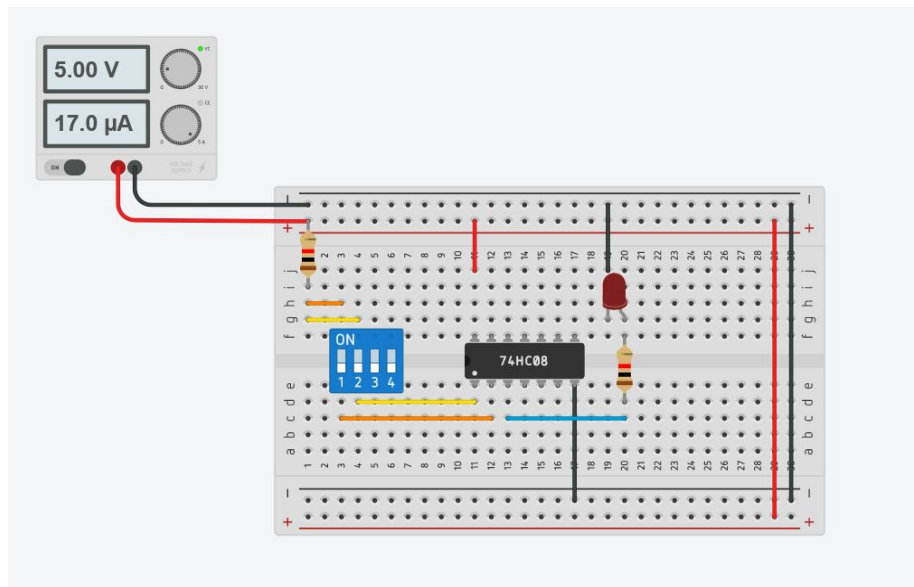


Figura 1 - Exemplo de circuito usando a Porta AND no TinkercAD.

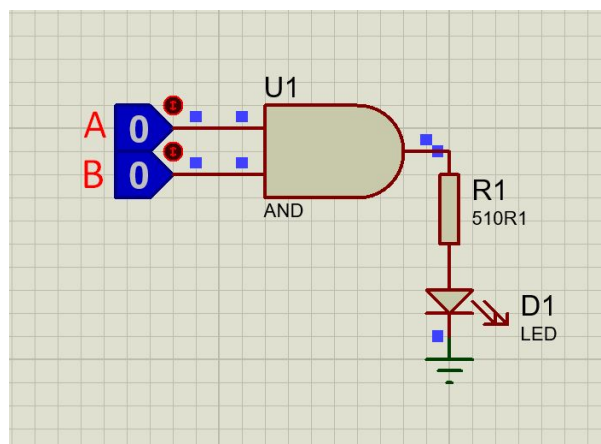


Figura 2 - Diagrama da Porta AND

| A | B | AND |
|---|---|-----|
| 0 | 0 | 0   |
| 0 | 1 | 0   |
| 1 | 0 | 0   |
| 1 | 1 | 1   |

Figura 3 - Tabela Verdade da Porta AND

## 2. Porta NAND

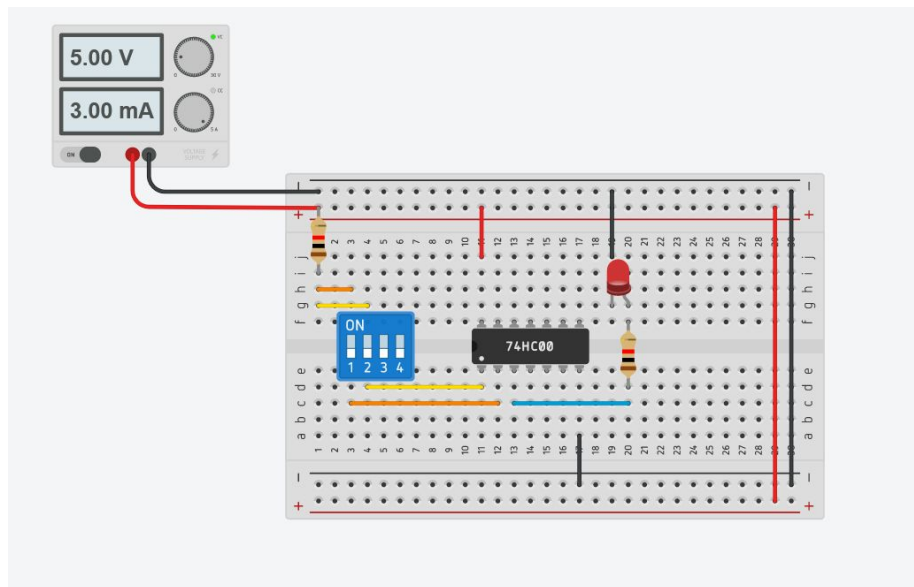


Figura 4 - Exemplo de circuito usando a Porta NAND no TinkercAD.

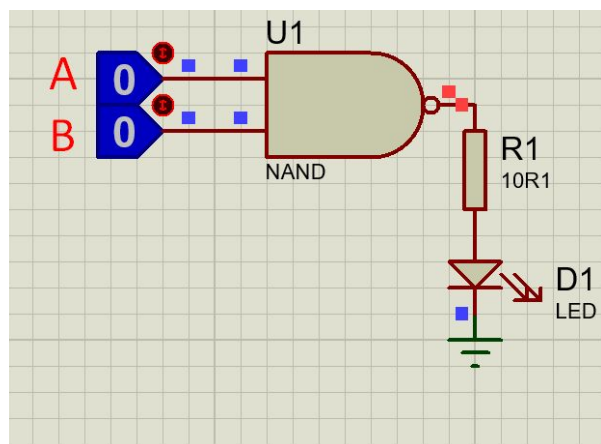


Figura 5 - Diagrama da Porta NAND

| A | B | NAND |
|---|---|------|
| 0 | 0 | 1    |
| 0 | 1 | 1    |
| 1 | 0 | 1    |
| 1 | 1 | 0    |

Figura 6 - Tabela Verdade da Porta NAND

### 3. Porta OR

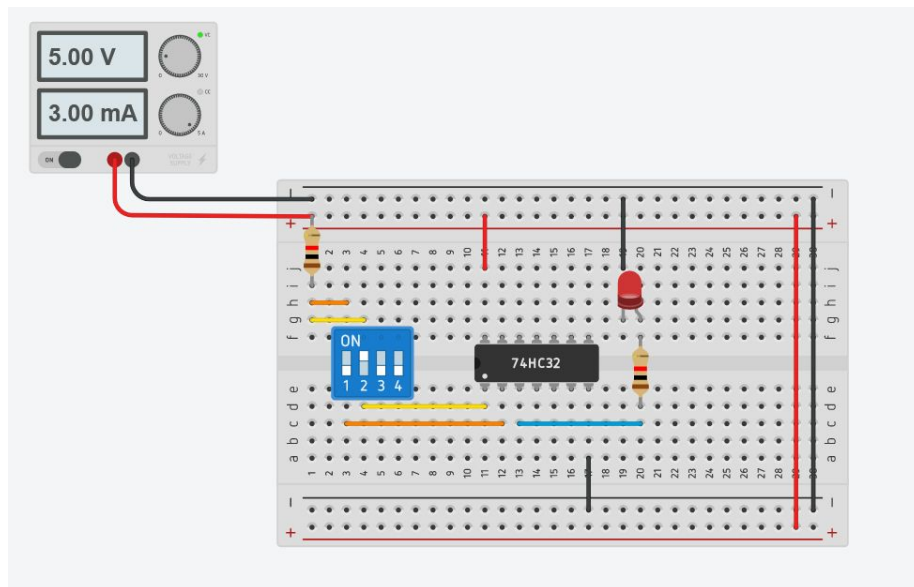


Figura 7 - Exemplo de circuito usando a Porta OR no TinkerCAD.

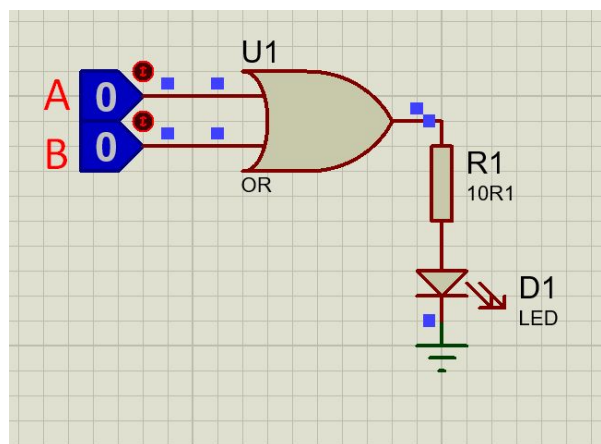


Figura 8 - Diagrama da Porta OR

| A | B | OR |
|---|---|----|
| 0 | 0 | 0  |
| 0 | 1 | 1  |
| 1 | 0 | 1  |
| 1 | 1 | 1  |

Figura 9 - Tabela Verdade da Porta OR

#### 4. Porta NOR

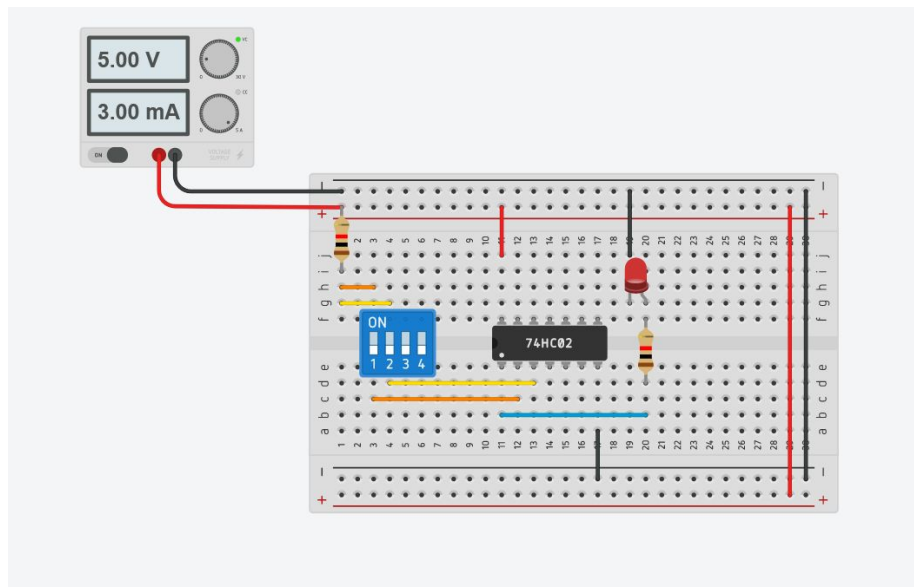


Figura 10 - Exemplo de circuito usando a Porta NOR no TinkercAD.

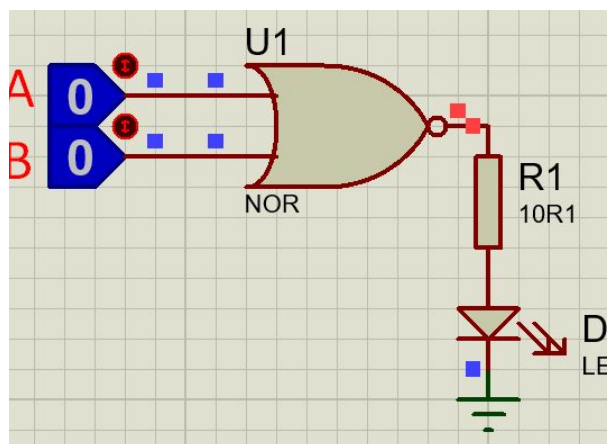


Figura 11 - Diagrama da Porta NOR

| A | B | NOR |
|---|---|-----|
| 0 | 0 | 1   |
| 0 | 1 | 0   |
| 1 | 0 | 0   |
| 1 | 1 | 0   |

Figura 12 - Tabela Verdade da Porta NOR

## 5. Porta NOT

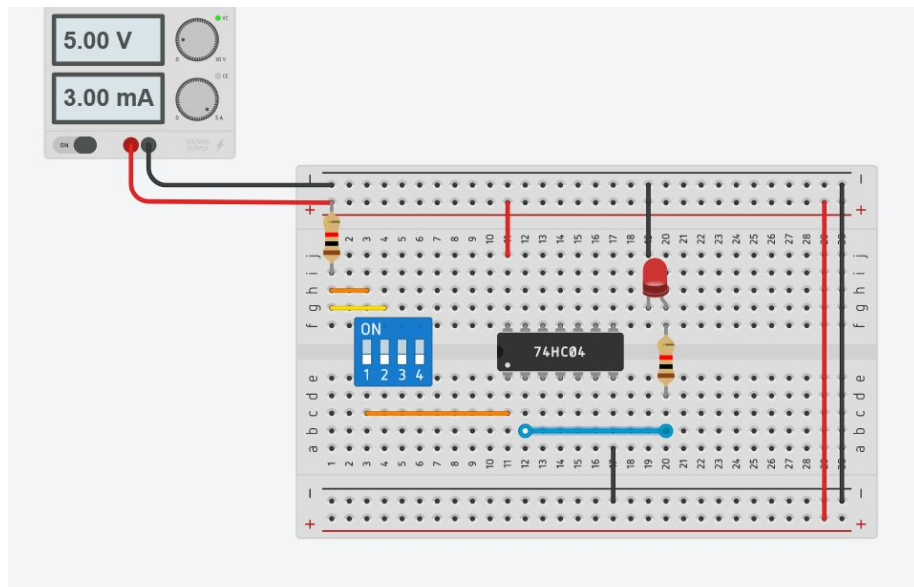


Figura 13 - Exemplo de circuito usando a Porta NOT no TinkercAD.

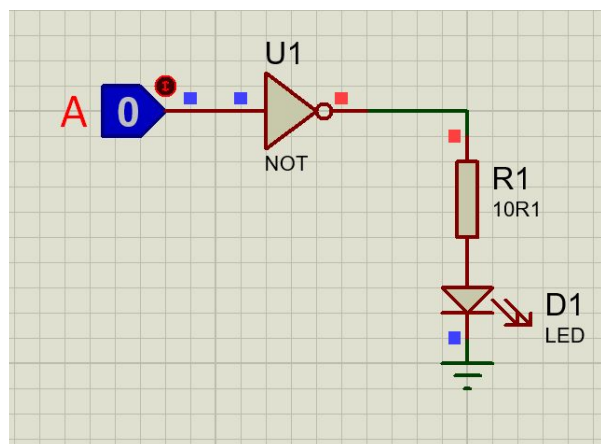


Figura 14 - Diagrama da Porta NOT

| A | NOT |
|---|-----|
| 0 | 1   |
| 1 | 0   |

Figura 15 - Tabela Verdade da Porta NOT

## 6. Especificações

### 74HC08 - AND

| Quad 2-input AND gate   | 74HC08; 74HCT08  |
|---|--|
| <b>FEATURES</b> <ul style="list-style-type: none"><li>• Complies with JEDEC standard no. 8-1A</li><li>• ESD protection:<br/>HBM EIA/JESD22-A114-A exceeds 2000 V<br/>MM EIA/JESD22-A115-A exceeds 200 V.</li><li>• Specified from –40 to +85 °C and –40 to +125 °C.</li></ul> | <b>DESCRIPTION</b> <p>The 74HC/HCT08 are high-speed Si-gate CMOS devices and are pin compatible with low power Schottky TTL (LSTTL). They are specified in compliance with JEDEC standard no. 7A. The 74HC/HCT08 provide the 2-input AND function.</p> |

Figura 16 - Datasheet da porta 74HC08

### 74HC00 - NAND

| Quad 2-input NAND gate   | 74HC00; 74HCT00  |
|--|--|
| <b>FEATURES</b> <ul style="list-style-type: none"><li>• Complies with JEDEC standard no. 8-1A</li><li>• ESD protection:<br/>HBM EIA/JESD22-A114-A exceeds 2000 V<br/>MM EIA/JESD22-A115-A exceeds 200 V</li><li>• Specified from –40 to +85 °C and –40 to +125 °C.</li></ul> | <b>DESCRIPTION</b> <p>The 74HC00/74HCT00 are high-speed Si-gate CMOS devices and are pin compatible with low power Schottky TTL (LSTTL). They are specified in compliance with JEDEC standard no. 7A.</p> <p>The 74HC00/74HCT00 provide the 2-input NAND function.</p> |

Figura 17 - Datasheet da porta 74HC00

### 74HC32 - OR

| Quad 2-input OR gate   | 74HC/HCT32   |
|--|--|
| <b>FEATURES</b> <ul style="list-style-type: none"><li>• Output capability: standard</li><li>• I<sub>CC</sub> category: SSI</li></ul> | <b>GENERAL DESCRIPTION</b> <p>The 74HC/HCT32 are high-speed Si-gate CMOS devices and are pin compatible with low power Schottky TTL (LSTTL). They are specified in compliance with JEDEC standard no. 7A.</p> <p>The 74HC/HCT32 provide the 2-input OR function.</p> |

Figura 18 - Datasheet da porta 74HC32



## 74HC02 - NOR

| Quad 2-input NOR gate   | 74HC/HCT02 |
|---|------------|
| <b>FEATURES</b>   |            |
| <ul style="list-style-type: none"><li>• Output capability: standard</li><li>• Icc category: SSI</li></ul> |            |

Figura 19 - Datasheet da porta 74HC02

## 74HC04 - NOT

| Hex inverter  | 74HC04; 74HCT04 |
|---|-----------------|
| <b>FEATURES</b>   |                 |
| <ul style="list-style-type: none"><li>• Complies with JEDEC standard no. 8-1A</li><li>• ESD protection:<ul style="list-style-type: none"><li>HBM EIA/JESD22-A114-A exceeds 2000 V</li><li>MM EIA/JESD22-A115-A exceeds 200 V</li></ul></li><li>• Specified from -40 to +85 °C and -40 to +125 °C.</li></ul> |                 |
| <b>DESCRIPTION</b>  |                 |
| The 74HC/HCT04 are high-speed Si-gate CMOS devices and are pin compatible with low power Schottky TTL (LSTTL). They are specified in compliance with JEDEC standard no. 7A. The 74HC/HCT04 provide six inverting buffers.   |                 |

Figura 20 - Datasheet da porta 74HC04

## 5. Conclusão

Montamos as portas lógicas em circuitos no tinkercad e testamos suas funcionalidades e como elas funcionam em cada tipo de circuito. Por meio desses circuitos, vimos que é muito importante para gerar diferentes tipos de sinais e aumentar ou reduzir a velocidade deles de acordo com a quantidade de portas inseridas. Entendemos como montar esses tipos de chips TTL evitando o curto circuito, porém, como estamos apenas no simulador, testamos também como aconteceria curto circuito sem a resistência antes do circuito integrado. Com o LED vimos como funciona a lógica Booleana com essas portas e comprovamos por meio da tabela verdade se funcionam da maneira como estudamos.