



Sistemas Operativos

Tarea 1

Erik Regla
eregla09@alumnos.utalca.cl

11 de Agosto del 2015

1. Investigue sobre los siguientes aspectos de hardware que debe conocer a cabalidad

- a) Componentes básicos de un sistema computacional (Arquitectura de Von Neumman)
R: Unidad de procesamiento central dividida en unidad aritmético-lógica y registros de procesador, unidad de control con registro de instrucciones y contador de programa y memoria principal.
- b) Ciclo de ejecución de las instrucciones
 - 1.- *Cargar instrucción:* La siguiente instrucción pasa del contador de programa al registro de instrucciones.
 - 2.- *Decodificar instrucción:* La instrucción previamente cargada es interpretada.
 - 3.- *Leer dirección de memoria:* La instrucción a ejecutar tiene un bloque de memoria objetivo, el cual debe ser leído antes de realizar cambios.
 - 4.- *Ejecutar instrucción:* La instrucción se ejecuta.
 - 5.- repetir.
- c) Interrupciones, ¿qué son? ¿por qué son útiles, en el contexto de la E/S? ¿Cuales tipos existen?
R: Las interrupciones son señales que indican que ha ocurrido un evento que requiere atención inmediata. Son especialmente útiles en microcontroladores para ejecutar fragmentos cortos de código cuando este se sabe que el evento que lo desencadena es recurrente. Existen interrupciones por hardware que utilizan alertas electrónicas e interrupciones por software que tienden a ser mensajes que el mismo sistema operativo envía usualmente para controlar errores.
- d) Jerarquía de memoria, principio de localidad de referencia
R: Término utilizado para discutir materias de desempeño en memoria. Esta varía de procesador en procesador. El principio de localidad de referencia indica que si M es un arreglo unidimensional y \mathbb{P}_i la probabilidad de leer un bloque de memoria i en M , entonces, $\mathbb{P}_{i+1} > \mathbb{P}_{i+x}, \forall x \in [0..|M|] - \{i+1\}$

e) Acceso directo a memoria (DMA)

R: Característica que permite a dispositivos acceder a direcciones de memoria en RAM directamente sin pasar por el procesador.

f) Arquitecturas SMP, solo la organización incluidos los cachés

R: Cada unidad de procesamiento posee un acceso directo a memoria utilizando el bus de sistema, sin embargo, la caché es individual para cada uno de estos. La caché por motivos de coherencia está permanentemente monitoreando la actividad del bus. La entrada y salida junto con la RAM también van directamente conectadas al bus de sistema, siendo este controlado por su propio bus.

g) computadores multicore, diferencia con SMP convencional

R: La organización de la caché es diferente, siendo esta dividida en diferentes niveles de acuerdo a su tamaño y nivel de acceso compartido el cual no existe en SMP.