

# Procesory CISC - historie procesorů Intel x86

**Studijní materiál pro předmět Architektury počítačů**

Ing. Petr Olivka  
katedra informatiky FEI VŠB-TU Ostrava  
email: petr.olivka@vsb.cz

Ostrava, 2010

## 1 Procesory CISC - jeden příklad za všechny

Vzhledem k rozmanitosti výrobků a výrobců procesorů, je obtížné zvolit nějakého typického zástupce pro ilustraci vývoje technologií a architektury procesorů CISC. Popisovat však více procesorů současně v časové ose a provádět jejich porovnání by však nebylo pro čtenáře přehledné.

V tomto textu bude probrána řada procesorů, která udržuje v historii procesorů asi nejdelší kontinuální vývojovou řadu a je pro většinu populace nejznámější a nejdostupnější. V žádném případě však tímto nechceme říci, že se jedná o procesory s „nej“ vlastnostmi. Zvolenou architekturou bude řada procesorů Intel x86

## 2 Historie procesorů Intel x86

Každému procesoru, který se ve vývojové řadě za poslední více než 35 let objevil, budeme věnovat krátkou kapitolu, kde budou popsány charakteristické rysy, nové technologie a vlastnosti. U některých si uvedeme i vnitřní schéma, abychom mohli lépe pochopit vnitřní mikroarchitekturu a princip činnosti.

Na celé vývojové řadě tak bude možno pozorovat technický i technologický vývoj. Patrný je i postupný přerod typického procesoru CISC v procesory, které jsou konstruovány jako procesory RISC a přitom si zachovávají úplnou zpětnou instrukční kompatibilitu. Srovnatelných řešení v praxi mnoho nenalezneme.

### 2.1 Intel 8080

Uvedení	1974
Technologie	NMOS, $6\mu m$
Tranzistory	6000
Frekvence	2 MHz
Datová sb.	8 bit
Adresní sb.	16 bit

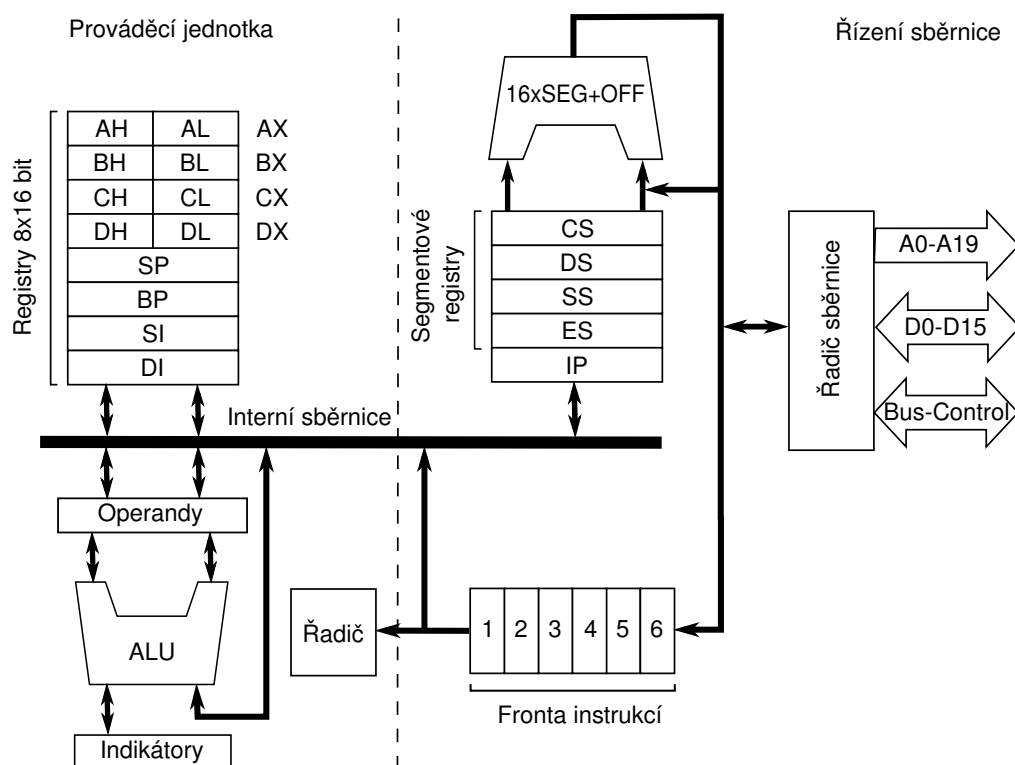
Tento 8 bitový mikroprocesor není přímo prvním členem v řadě x86, přesto jej nemůžeme vynechat. Tento mikroprocesor se stal základem pro celou řadu prvních jednodeskových počítačů a také svou instrukční sadou inspiroval další výrobce při vývoji 8 bitových procesorů a je na úrovni assembleru kompatibilní s následnou 16 bitovou verzí 8086.

V roce 1977 byl nahrazen novější verzí 8085 a vyráběl se až do poloviny osmdesátých let.

## 2.2 Intel 8086

Výroba	1976 ÷ 1990
Technologie	HMOS, 3.2 $\mu$ m
Tranzistory	29000
Frekvence	4.77 MHz ÷ 10 MHz
Datová sb.	16 bit
Adresní sb.	20 bit

Tento procesor je prvním 16 bitovým procesorem. Dovoľoval adresovat až 1MB paměti a to díky segmentaci paměti na 64kB bloky.



Obrázek 1: Architektura procesoru i8086

Vnitřní schéma je na obrázku 1. Z obrázku je patrná jednoduchá vnitřní architektura s oddělením výkonné a adresovací části procesoru. Osm 16-bitových registrů tvoří základ, který je implementován ve všech následujících generacích x86.

## 2.3 Intel 8088

Rok po uvedení procesoru 8086 byl uveden typ 8088. Nejedná se o nový typ, vnitřní architektura zůstala zcela zachována, změnil se jen výstup datové sběrnice. Byla zúžena na 8 bitů. Došlo tím ke zpomalení práce procesoru, protože přístup k 16 bitovým datům musel být na sběrnici multiplexován, ale ekonomické důvody byly významnější. Počítače s užší datovou sběrníci bylo možno konstruovat levněji a navíc bylo v té době možno využít celou řadu periférních obvodů, navržených pro 8 bitové mikroprocesory.

Asi nejlepším důkazem o vhodnosti využití tohoto procesoru pro výrobu osobních počítačů byl nový standard PC-XT, navržený firmou IBM.

## 2.4 Intel 80186/188

Výroba	1982 ÷ 2007
Technologie	HMOS, 1.3 $\mu$ m
Tranzistory	55000
Frekvence	6 MHz ÷ 25 MHz
Datová sb.	16/8 bit
Adresní sb.	20 bit

V roce 1982 přichází Intel s vylepšenou verzí procesoru 8086/88. Byla vylepšena architektura, přidány, upraveny a zrychleny některé instrukce. Procesor byl ale primárně navržen pro vestavěná (embedded) zařízení a obsahoval celou řadu pomocných obvodů přímo na čipu. Zejména DMA, hodin, časovače a porty. Tímto se stal nekompatibilní s platformou PC-XT, i když na úrovni strojového kódu zůstala zachována plná kompatibilita.

O úspěšnosti tohoto procesoru svědčí i to, že byl vyráběn 25 let a během těchto let byl postupně modernizován.

## 2.5 Intel 80286

Výroba	1982 ÷ ~1993
Technologie	CMOS, 1.5 $\mu$ m
Tranzistory	134000
Frekvence	6 MHz ÷ 25 MHz
Datová sb.	16 bit
Adresní sb.	24 bit

Druhá generace procesoru s označením 80286 přinesla navýšení výpočetního výkonu zkrácením času potřebného pro vykonání většiny instrukcí a možností taktovat procesor na vyšší frekvence. Procesor také představil řadu technických novinek (ale také problémů).

Procesor umožňuje přepnutí do tzv. *protected mode*, ve kterém je možné adresovat až 16MB paměti. V tomto režimu mohou být programy a jejich části vykonávány se 4 různými úrovněmi oprávnění.

Režim práce procesoru kompatibilní s předchozí verzí procesoru se nazývá *real mode*. Bohužel programy napsané pro R-M nemohou v P-M pracovat. Tím byli postaveni uživatelé a vývojáři OS do patové situace, kdy nebylo možno vytvořit takový OS, který by využíval všechny možnosti procesoru a zároveň dovoloval využívat existující programy. Proto byly procesory 80286 využívány téměř na 100% v R-M. Navíc po přepnutí do P-M nebylo možno se vrátit zpět do R-M jinak, než resetem.

Procesor byl vybaven jednotkou MMU (Memory Management Unit), která umožňovala stránkování. Tím se tato technologie, používaná v té době zejména u sálových počítačů, přenesla i do počítačů personálních.

Kromě stránkování bylo možno používat i virtuální paměť. Procesor byl schopen pracovat s 30 bitovou adresou, mohl tedy adresovat virtuálně až 1GB paměti.

Schéma procesoru je uvedeno na obrázku 5 v příloze textu.

## 2.6 Intel 80386DX

Výroba	1985 ÷ 2007
Technologie	CHMOS, 1.5 ÷ 1 $\mu$ m
Tranzistory	275000
Frekvence	16 MHz ÷ 40 MHz
Datová sb.	32 bit
Adresní sb.	32 bit

První plně 32 bitový procesor řady x86 byl procesor třetí generace, označený 80386. Procesoru zůstala plná zpětná kompatibilita s předchozími typy, všech osm registrů procesoru však bylo rozšířeno na 32 bitů. Na stejnou šířku se rozšířila i datová a adresní sběrnice. Byla také přidána celá řada nových instrukcí.

Další novinkou bylo rozšíření *real mode* a *protected mode* o další režim, označovaný *virtual mode*. V tomto režimu bylo možno po přepnutí do P-M vykonávat programy napsané pro R-M. Tímto se otevřela cesta i pro zpětnou kompatibilitu se staršími programy v nových OS.

Další novinkou procesoru byl řadič pro vyrovnávací paměti. Bylo možno na základní desce počítače implementovat Cache L1. Tato implementace se ukázala jako nezbytná pro procesory, které byly taktovány na frekvenci 33 MHz a výše. Šlo o paměti velikosti řádově jednotky až desítky kB.

Výrazně modernizován byl i systém pro správu virtuální paměti. Bylo možno adresovat virtuálně až 64TB paměti. Tento způsob adresování už zůstal zachován ve všech dalších generacích procesorů x86 až do doby nástupu

64 bitových technologií.

Pro představu o složitosti vnitřní architektury procesoru je v příloze textu uvedena na obrázku 6.

Bez zajímavosti není ani informace, že prvním výrobcem, který implementoval procesor 80386 v počítači PC byla firma COMPAQ. Bylo to poprvé, kdy prvním výrobcem nebyla firma IBM.

## 2.7 Intel 80386SX

V roce 1988 uvedla firma Intel na trh verzi procesoru 80386SX. Nejednalo se ale o inovaci, jako spíše o malý krok zpět. Stejně jako u procesoru 8088, vedly ekonomické důvody k výrobě upravené verze se zúženou datovou sběrnici, v tomto případě na 16 bitů. Tím se mohla zlevnit výroba základních desek počítačů a využít součástková základna používaná pro počítače s procesory 80286.

## 2.8 Intel 8087/287/387

Všechny dosud vyjmenované procesory byly určeny jen pro výpočty s celými čísly. Pokud uživatelé počítače požadovali i výpočty s čísly s plovoucí desetinnou tečkou (FPU), museli si svůj počítač rozšířit o **matematický koprocessor**. Jednalo se o obvody navržené vždy pro konkrétní typ procesoru, se kterým musely spolupracovat. Jejich samostatná činnost nebyla možná. Na základní desce počítače musel výrobce počítače umístit patici, do které se potřebný koprocessor vkládal.

Značení obvodů bylo vždy v souladu s hlavním procesorem, jen pro odlišení byla poslední číslice 7.

## 2.9 Intel 80486DX/i486DX

Výroba	1989 ÷ 2007
Technologie	CHMOS, 1 ÷ 0.6 $\mu\text{m}$
Tranzistory	$1.2 \cdot 10^6$
Frekvence	16 MHz ÷ 100 MHz
Datová sb.	32 bit
Adresní sb.	32 bit

Čtvrtá generace procesoru zůstává plně 32 bitová, ale téměř pětinasobný počet tranzistorů oproti předchůdci avizuje, že došlo k výrazným změnám. Procesor vykazuje dvojnásobný výkon ve srovnání s procesorem 80386 při stejné frekvenci. Navýšení výkonu bylo dosaženo vylepšením ALU, delší frontou instrukcí a zlepšením propustnosti mezi jednotlivými jednotkami procesoru. Na zvýšení výkonu měla také zásadní vliv implementace vyrovnávací paměti L1 přímo v procesoru. Byla společná pro data i pro kód a měla

velikost 8kB. Vylepšena byla i MMU jednotka a urychlila se tak činnost procesoru v režimu *protected mode*.

Schéma procesoru je prakticky shodné s jeho modernější variantou uvedenou na obrázku 7 v příloze.

Další novinkou byla integrace matematického koprocessoru. Nenavýšila se tím samozřejmě výkonnost ALU jednotky, ale pro výpočty s FPU nebylo nutno do počítače instalovat další samostatný obvod. Navíc připojením FPU přímo na vnitřní sběrnici bylo dosaženo daleko většího výkonu, ve srovnání s koprocessorem 80387.

V roce 1991 představuje Intel verzi procesoru i486SX. Jde opět o levnější variantu procesoru, zkratka SX ale neznámá zúžení datové sběrnice, jako tomu bylo u 80386SX. Tato verze procesoru neobsahuje jednotku FPU.

Další modernizaci zaznamenaly procesory v roce 1992, kdy Intel představil verzi i486DX2. Jde o variantu, kdy se vnitřní frekvence procesoru násobí dvěma. První verze byly 50/25 MHz, další pak 66/33 MHz. Výhodou tohoto řešení bylo, že se předchozí procesory DX daly přímo nahrazovat verzemi DX2. Vnitřní schéma tohoto procesoru je na obrázku 7 v příloze textu.

V roce 1994 přichází Intel s dalším urychlením procesoru, tentokrát ve verzi i486DX4. Zde ale nejde, jak bychom očekávali, o navýšení vnitřní frekvence 4x, ale jen 3x. Šlo o verze 75/25 MHz a 100/33 MHz. S ohledem na vyšší frekvence musel být procesor napájen už jen 3.3V. Tím ztratil pinovou kompatibilitu s verzemi DX a DX2.

## 2.10 Intel Pentium

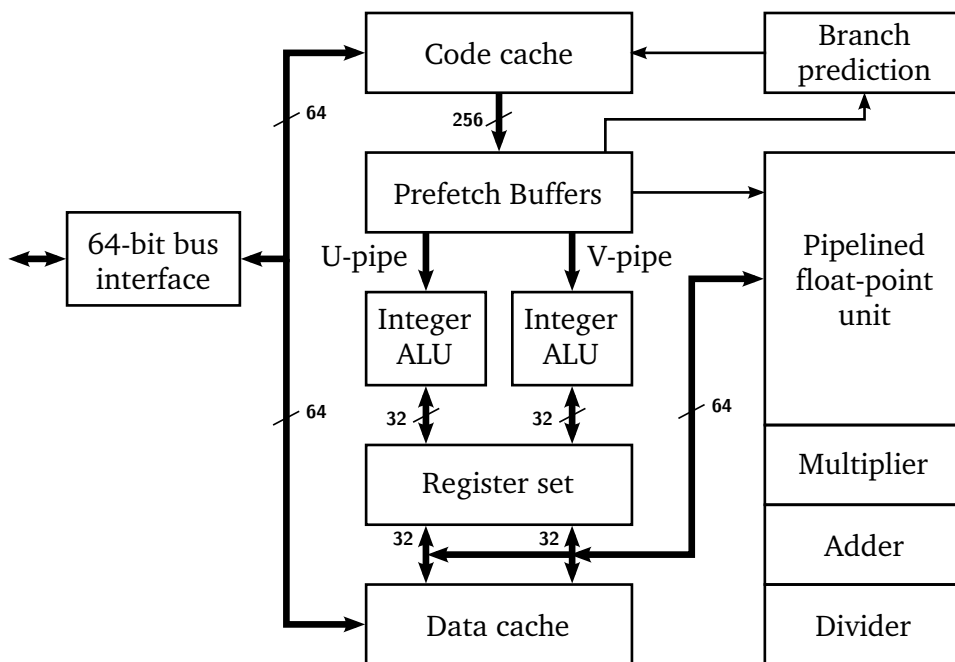
Výroba	1993 ÷ 2001
Technologie	BiCMOS, 0.8 ÷ 0.25 $\mu\text{m}$
Tranzistory	$3.1 \cdot 10^6$
Frekvence	60 MHz ÷ 300 MHz
Datová sb.	64 bit
Adresní sb.	32 bit

Procesorem Pentium představil Intel svou pátou generaci procesorů. Jde o první procesor v řadě x86, kde jsou uplatněna technická řešení typická pro procesory RISC. V tomto případě jde o superscalární architekturu, tvořenou dvěma paralelními jednotkami ALU. V ideálním případě tak mohl procesor zpracovávat i dvě jednoduché instrukce současně. U složitějších instrukcí naopak obě jednotky spolupracovaly při vykonávání jedné instrukce, např. u řetězcových instrukcí.

Zjednodušené schéma Pentia je na obrázku 2. Z obrázku je patrné i rozdělení vyrovnávací paměti cache L1 na dvě - pro kód a pro data. Patrné je rozšíření sběrnic a poprvé se objevuje jednotka pro predikci skoků. Co ale

i zde zůstává, je oddělená FPU jednotka od celočíselné prováděcí jednotky. Samotná FPU jednotka však byla velmi výkonná.

Pentium Block Diagram



Obrázek 2: Zjednodušené blokové schéma procesoru Pentium

Překvapivě ale byly první verze procesoru Pentium uvedeného na trh napájeny 5 V a vyrobeny technologií  $0.8\mu\text{m}$  s frekvencemi 60/66 MHz. Procesorům se kuloárech říkalo „ohřívače kávy“ a v nových počítačích se jich mnoho „neohřálo“. Teprve verze procesoru představená rok a půl po uvedení prvního Pentia, tedy koncem roku 1994, s frekvencemi 75/90/100/120 MHz a napájením 3.3 V, byla očekávaným krokem vpřed.

Během následujících sedmi let prošel procesor mnoha technologickými vylepšeními, kde asi nejvýznamnější z pohledu uživatelů byla verze představená v roce 1997. Šlo o procesor rozšířený o jednotku MMX s podporu multimediálních instrukcí. Velmi úspěšné byly i nízkopříkonové procesory pro přenosné počítače.

V příloze textu je na obrázku 8 uveno podrobnější schéma procesoru Pentium i s jednotkou MMX, kde byla paměť cache L1 zvětšena na dvojnásobek.

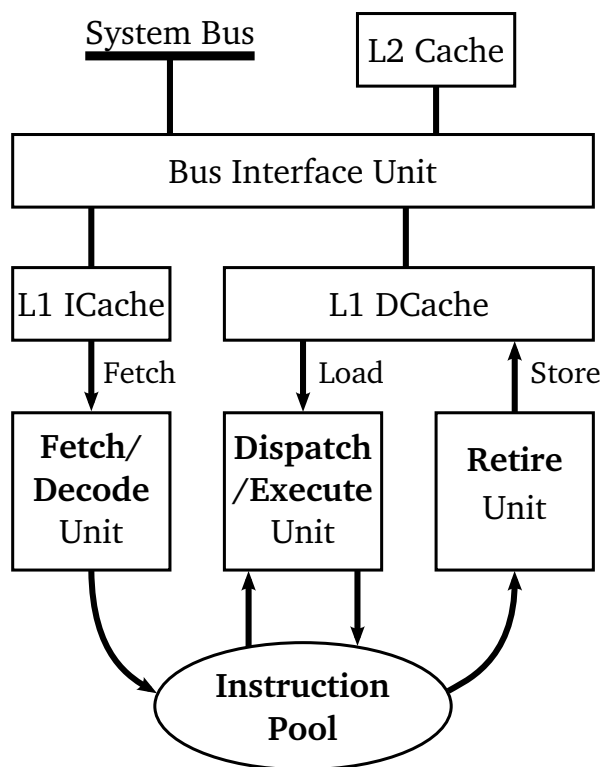


## 2.11 Intel Pentium Pro

Výroba	1995 ÷ 1998
Technologie	BiCMOS, 0.5 ÷ 0.35 $\mu\text{m}$
Tranzistory	jádro $5.5 \cdot 10^6 + 15.5 \cdot 10^6$ pro 256 kB cache L2
Frekvence	150 MHz ÷ 200 MHz
Datová sb.	64 bit
Adresní sb.	36 bit

Šestá generace procesoru x86 označená jako Pentium Pro přinesla zásadní technologický zlom v konstrukci procesorů řady x86. Vývoj procesoru probíhal současně s vývojem procesoru Pentium, ale protože cíle byly vyšší, byl delší i vývoj a první procesor byl představen v roce 1995. Primárně byl procesor určen pro segment serverů a ne desktopů, čemuž odpovídala nejen cena, ale i poskytovaný výpočetní výkon. Ten byl ve srovnání s Pentiem zhruba o 50% vyšší, při stejné frekvenci. Protože tento procesor znamenal zásadní technický přelom, bude popisu procesoru věnován větší prostor.

Pentium Pro Block Diagram



Obrázek 3: Zjednodušené blokové schéma procesoru Pentium Pro

Zjednodušené schéma procesoru je na obrázku 3. Ze schématu je patrných několik zásadních změn v konstrukci procesoru i ve fungování jádra procesoru. Přímo na procesoru je implementována paměť cache L2. Nejedná se ale o paměť implementovanou s procesorem na jednom čipu, jde o samostatný čip, pracující na stejné frekvenci jako samotný procesor.

Další změnou byl způsob, jakým procesor provádí instrukce. Při vývoji procesoru bylo zřejmé, že cesta ke zvýšení výkonu je jedinečně přes architekturu RISC. Bylo ale naprosto nezbytné, zachovat kompatibilitu se stávající instrukční sadou, navrženou už pro i8086 a tuto i rozšířit o několik nových instrukcí. S tímto požadavkem se vypořádali konstruktéři tak, že Fetch/Decode jednotka vybírá z paměti instrukce x86 a dekoduje je na 118 bitové RISC instrukce, které intel ve své terminologii označuje jako mikro-operace. Konstrukce dekódovací jednotky je sice složitější, ale za touto jednotkou už může následovat plnohodnotný RISC procesor.

Mikro-operace z dekódovací jednotky se však neřadí do fronty, jak by se dalo očekávat, ale je použita nová technologie. Instrukce jsou ukládány do banky dekódovaných instrukcí, označené na obrázku jako Instruction Pool.

Z této banky instrukcí, kam se může umístit až 40 mikro-operací, si může prováděcí jednotka Dispatch/Execute vybírat instrukce mimo pořadí - out-of-order. Prováděcí jednotka tak sama může maximalizovat svůj výkon a při udržení datové konzistence vykonávat instrukce mimo pořadí a stále maximálně využívat všechny obvody prováděcí jednotky.

Provedené instrukce jsou z prováděcí jednotky uloženy zpět do banky instrukcí, odkud jsou vybírány ukončovací jednotkou Retire Unit. Odtud plynou data zpět do registrů a paměti cache L1. Dále pak přes rozhraní sběrnice do cache L2 a do hlavní paměti

Abychom si ještě více ozřejmili, proč je možno (a vlastně nutno) použít vykonávání instrukcí mimo pořadí, musíme se podívat na podrobnější schéma procesoru na obrázku 9. Ve schématu se ukazuje superkalánní architektura dekódovací jednotky, která je trojcestná. Dvě jednotky pro jednoduché instrukce a jedna pro ty složitější. Dekódovací jednotka tak může vyprodukovat až 4 mikro-operace v jediném cyklu.

Superskalárně proto musí být samozřejmě konstruována i prováděcí jednotka, kde je ve schématu patrných pět paralelně pracujících jednotek.

Aby bylo možno takový vykonávací systém využít naplno, není možné jej propojit obyčejnou lineární frontou instrukcí. Jedině banka instrukcí zajistí, že si prováděcí jednotka bude umět sama rozhodovat o pořadí provádění instrukcí, aby maximálně využila paralelní činnost všech svých obvodů.

Dále podrobnější schéma procesoru odkrývá jen jednotku pro predikci skoků. Tato jednotka si může pamatovat 512 hodnot a vykazuje 90% úspěšnost. Zbylé části procesoru už jsou známy ze zjednodušeného schématu.

## 2.12 Intel Pentium II

Výroba	1997
Technologie	BiCMOS, $0.35 \div 0.18 \mu\text{m}$
Tranzistory	jádro $7.5 \cdot 10^6 + 20 \cdot 10^6$ pro 265kB cache L2
Frekvence	233 MHz $\div$ 533 MHz
Datová sb.	64 bit
Adresní sb.	36 bit

Verze procesoru s označením Pentium II už nepředstavovala žádné velké změny v konstrukci mikroarchitektury a procesor přebírá celé technické řešení z Pentia Pro. Nárůst počtu tranzistorů jádra procesoru byl dán hlavně rozšířením prováděcích jednotek o jednotku MMX. S vyššími frekvencemi, než mělo PPro, bylo nutno snížit řídicí frekvenci paměti cache L2 na polovinu frekvence procesoru.

Nejvýkonější verze pro servery byla představena v roce 1998. Měla 512 kB cache L2, navíc pro dosažení lepšího výkonu taktovanou přímo frekvencí procesoru, stále však implementovanou jako samostatný čip na modulu procesoru. Tyto High-end procesory nesly označení Xeon.

Teprve v roce 1999 byla představena verze procesoru s integrovanou pamětí cache L2 256 kB společně s procesorem na jednom čipu. Procesor byl určen pro přenosné počítače.

## 2.13 Intel Pentium III

Výroba	1999 $\div$ 2003
Technologie	BiCMOS, $0.25 \div 0.13 \mu\text{m}$
Tranzistory	jádro $9.5 \cdot 10^6 + 18.5 \cdot 10^6$ pro 265 kB cache L2
Frekvence	450 MHz $\div$ 1.4 GHz
Datová sb.	64 bit
Adresní sb.	36 bit

Nástupce procesoru PII je označován jako Pentium III. Jde o přímé pokračování předchozí verze, samozřejmě s dalšími modernizacemi. První verze PIII byly vyráběny stejně jako PII se samostatnou pamětí cache L2. Ale jen krátce. Ještě téhož roku, ale o šest měsíců později po uvedení prvního procesoru PIII, byla představena verze s integrovanou verzí paměti cache L2 společně na jednom čipu s procesorem.

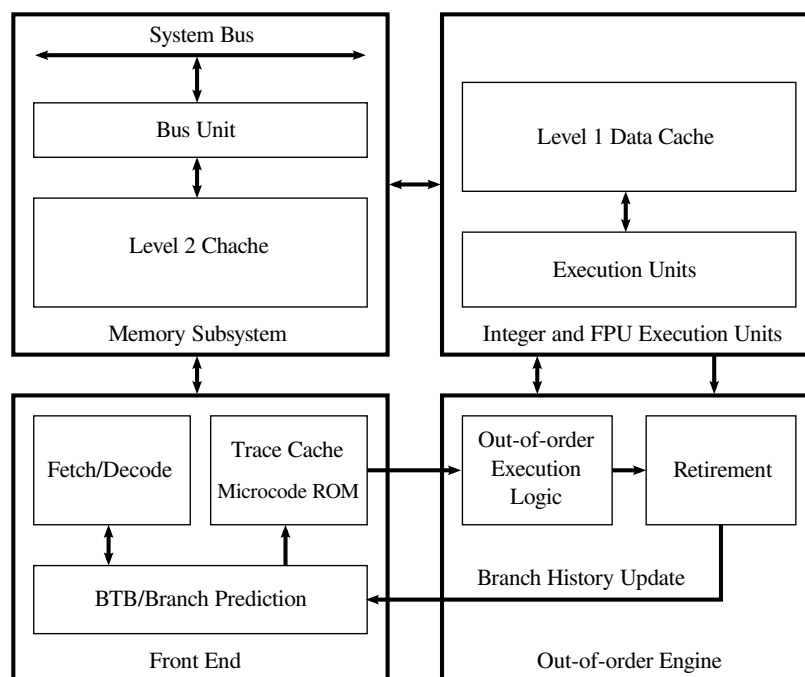
Samotný procesor byl rozšířen o další prováděcí jednotky, kterých je deset. Pro většinu uživatelů ale bylo nejpodstatnější přidání jednotky SSE. Zlepšuje se predikce skoků a je optimalizováno řízení obvodů procesoru s ohledem na minimalizaci spotřeby. Procesor se stává na několik let nejvhodnějším procesorem Intelu pro přenosné počítače.

## 2.14 Intel Pentium 4

Výroba	2000 ÷ 2008
Technologie	BiCMOS, 0.18 ÷ 65 nm
Tranzistory	$42 \cdot 10^6$ včetně 256 kB cache L2
Frekvence	1.3 GHz ÷ 3.8 GHz
Datová sb.	64 bit
Adresní sb.	36 bit

Procesor Pentium 4 byl představen v roce 2000 s velkou slávou. Nový procesor s novou mikroarchitekturou NetBurst! Reklama vzbuzovala dojem, že jde o převratné řešení pro nový multimediální svět. Po prvních prezentacích ale odborníci žádné nadšení nesdíleli. Procesor měl při stejné frekvenci jako PIII zhruba stejný výkon a výrazně více se zahříval.

Sledujeme-li tento procesor z dnešního pohledu, můžeme mít v některých chvílích dojem, že si tímto Intel hodil klacek pod nohy sám sobě.



Obrázek 4: Zjednodušené blokové schéma procesoru Pentium 4

Podívejme se ale na procesor technicky. Zjednodušené schéma je na obrázku 4. Blokové schéma odpovídá zhruba architektuře PPro. Procesor je zde rozdělen na 4 logické jednotky. I zde superkalární dekódovací jednotka předává dekódované mikro-operace do banky instrukcí a superskalární pro-

váděcí jednotka je vykonává mimo pořadí. Na první pohled nic nového. Pozornému čtenáři by ale neměla uniknout jedna zásadní změna. Kam se poděla Cache L1 pro instrukce?

Skrývá se pod názvem Trace Cache. Došlo zde k zásadní změně, instrukční Cache L1 obsahuje dekodované mikro-operace. Významně se tím šetří práce dekodovací jednotce, které nemusí krátké opakující se sekvence kódu opakovaně dekodovat.

Další změny už musíme hledat v podrobném schématu na obrázku 10. V prováděcí jednotce si můžeme všimnout první technické novinky. Celočíselné jednotky pro jednoduché instrukce mají označení 2x. Nejde o vnitřní zdvojení, jednotky pracují na dvojnásobné frekvenci, než zbytek procesoru. Další zajímavostí je predikce skoků. Díky vyrovnávací paměti s dekodovanými instrukcemi je predikce skoků dvouúrovňová. Jedna predikce skoků pracuje před dekodovacími jednotkami a druhá, menší, pomáhá při předávání již dekodovaných instrukcí do baky instrukcí.

Nic dalšího důležitého už ve schématu procesoru nenajdeme.

Musíme ale ještě uvést, že architektura NetBurst zavádí při zřetěženém zpracování v prováděcích jednotkách 20 úrovně zřetězení. To je dvojnásobek, než se používalo u PPro.

## 2.15 Intel Pentium 4 EM64T

Výroba	2004
Technologie	BiCMOS, 90 nm
Tranzistory	$125 \cdot 10^6$ včetně 1 MB cache L2
Frekvence	2.8 GHz
Datová sb.	64 bit
Adresní sb.	40 bit

U procesoru P4 nemůžeme vynechat jeden zásadní milník ve vývoji procesorů řady x86. Přerod architektury na 64 bitů. Intel měl původně trochu jiné plány s přechodem na 64 bitovou platformu, a to procesorem Itanium (krátce zmíníme později). Konkurencí firmy AMD a úspěchem jejich procesorů na trhu, byl Intel donucen svou strategii narychlo přehodnotit. Musel převzít návrh 64 bitové architektury od AMD. I za cenu neoptimálního technického řešení se na trhu objevuje v roce 2004 první verze procesoru P4 s technologií EM64T (později přejmenovanou na Intel 64).

V procesoru byly registry rozšířeny na 64 bitů, zdvojnásoben jejich počet a datová sběrnice byla 40 bitová. Pro dosažení potřebného výkonu bylo implementováno v prováděcích jednotkách velmi hluboké 30 úrovně zřetězení.

Procesory musely být taktovány na frekvencích od 3 GHz výše, aby podávaly potřebný výpočetní výkon a velice se přehřívaly. Jejich ztrátový výkon

byl od 85 až do 115 W!

## 2.16 Intel Pentium M

Výroba	od 2003 ÷ 2008
Technologie	BiCMOS, 130 nm ÷ 90 nm
Tranzistory	$77 \cdot 10^6$ včetně 1 MB cache L2
Frekvence	900 MHz ÷ 2.2 GHz
Datová sb.	64 bit
Adresní sb.	32 bit

V prvním čtvrtletí roku 2003 představil Intel procesor Pentium M určený pro přenosné počítače. Už při rychlém seznámení s procesorem se ukázalo, že jde o velmi výkonný procesor s nízkou spotřebou energie. Další překvapení se skrývalo uvnitř. Procesor nebyl postaven na platformě P4, ale byl pokračovatelem vydařeného procesoru PIII. Vývojáři převzali energeticky nenáročný procesor PIII a využili nové zkušenosti z konstrukce P4. Využili stejné principy pro konstrukci rozhraní systémové sběrnice, jako u P4. Vylepšili dekódování instrukcí a zlepšili predikci skoků. Přímo na čip umístili i 1 MB cache L2. A výsledek? Procesor při frekvenci 1.5 GHz poskytoval nepatrně nižší výkon, než P4 při 2.5 GHz. Navíc při téměř třetinové spotřebě energie!

S těmito výbornými technickými vlastnostmi byl ale PM výrobcem určen jen pro přenosné počítače a stěží bychom hledali stolní počítače, do kterých byl umístěn. Pro platformu desktopů a serverů Intel dále prosazoval platformu P4.

Představením procesoru PM Intel jasně ukázal, kam bude směřovat další vývoj, i když samotná firma to ještě tehdy otevřeně nepřiznala. Pravděpodobně nechtěla znehodnotit své investice do vývoje 64 bitové verze procesoru P4, která už byla na obzoru.

## 2.17 Intel Core, Core Duo, Core Solo

Výroba	od 2006
Technologie	BiCMOS, 65 nm
Jádra	1, 2
Frekvence	1.5 GHz ÷ 2.2 GHz
Datová sb.	64 bit
Adresní sb.	36 bit

Řada procesorů PM dále pokračovala jako procesory označené Core. Oproti PM stojí za povšimnutí několik změn. Opětovné rozšíření adresní sběrnice na 36 bitů. Díky přechodu na technologii výroby 65 nm se příkon

procesoru snížil natolik, že bylo možno implementovat na jeden čip dvě jádra procesoru i pro přenosné počítače. Paměť cache L2 se rozrostla na 2 až 4 MB a byla společná pro obě jádra. Procesor už nebyl určen jen pro přenosné počítače, ale stal se i běžnou součástí desktopů.

## 2.18 Core 2

Výroba	od 2006
Technologie	65 nm, 45 nm
Tranzistory	$291 \cdot 10^6 \div 2.3 \cdot 10^9$
Jádra	1, 2, 4
Frekvence	1 GHz $\div$ 3.3 GHz
Datová sb.	64 bit
Adresní sb.	36 nebo 40 bit

Půl roku po představení prvních procesorů Core jsou představeny i procesory Core 2. Procesory už mají 64 bitovou architekturu Intel 64 (EM64T). Jádro je i nadále založeno na architektuře PPro. Představením tohoto procesoru byl prakticky ukončen vývoj procesorů P4 s architekturou NetBurst.

Procesory samozřejmě přinesly významnou modernizaci jádra procesoru, proti verzi Core. Na vnitřní schéma se můžeme podívat na obrázku 11. Z obrázku je patrné zejména posílení dekódovací jednotky a přidání dalších prováděcích jednotek. Pro urychlení zpracování instrukcí, byla vylepšena „cesta“ z instrukční cache L1 až do banky instrukcí.

## 2.19 Intel Atom

Výroba	od 2008
Technologie	45 nm
Tranzistory	$47 \cdot 10^6$ včetně cache L2
Jádra	1, 2
Frekvence	800 MHz $\div$ 2 GHz
Datová sb.	64 bit
Adresní sb.	32 bit

Dlouhou dobu chyběl v nabídce firmy Intel procesor s velmi nízkým příkonem pro ultralehké přenosné počítače a vestavěná zařízení. Firma AMD nabízela procesory Geode a firma VIA procesory VIA Eden a C7. V roce 2008 Intel zaplnil tuto mezeru na trhu procesorem Intel Atom.

Mnoho uživatelů po přečtení prvních údajů o procesoru, což je frekvence, příkon, šířka datové a adresní sběrnice a velikost paměti cache L2 - 512 KB, získává dojem, že jde jen o ochuzený procesor Pentium M.

Není tomu tak. Procesor Atom je založen na zcela odlišné architektuře Bonnell, které nemá s architekturou PPro a NetBurst nic společného. Snad jen myšlenku dekódování CISC instrukcí x86 na mikro-operace.

Pro úplnost je architektura procesoru uvedena na obrázku 12. Pro její lepší pochopení je třeba hned na úvod říci, že procesor má implementovanou technologii HT (Hyper-Threading) a proto má frontu instrukcí i sady registrů zdvojené. Dále jsou jednotlivé logické celky procesoru nazývány trochu nezvykle jako „clusters“.

Pokud si odmyslíme technologii HT, je popis fungování procesoru snadný. Instrukce vybrané z paměti jsou dekódovány dvěma jednotkami XLAT/FL a ukládány do fronty. Z této fronty mikro-operací si je vybírají prováděcí jednotky, a to buď FP/SIMD nebo celočíselná. Výpočet adres (AGU) a řízení datové vyrovnávací paměti zajišťuje jednotka správy paměti. Komunikace s okolím je pak řízena jednotkou BIU.

Jedná se tedy o poměrně jednoduchý procesor, jehož návrh je směřován k minimalizaci spotřeby a ne maximalizaci výpočetního výkonu. Jen pro srovnání, procesor poskytuje zhruba poloviční výkon, než Pentium M při stejné frekvenci.

## 2.20 Itanium, Itanium 2

Výroba	od 2001 / 2002
Technologie	180 nm ÷ 65 nm
Tranzistory	$220 \cdot 10^6 \div 2 \cdot 10^9$
Jádra	1, 2, 4
Cache L3	1.5 ÷ 24 MB
Frekvence	733 MHz ÷ 1.7 GHz
Datová sb.	128 bit
Adresní sb.	50 bit

Procesor Itanium byl představen v roce 2001. Rok poté byla představena jeho novější verze Itanium 2, které je na trhu dodnes. Jedná se o procesor RISC určený pro výkonné servery. Jeho vývoj zahájila už v roce 1999 firma HP a vývoj byl dokončen společně s firmou Intel.

Procesor je plně 64 bitový s architekturou označovanou IA-64. Má zcela novou instrukční sadu odlišnou od procesorů x86. Využívá paralelismus na úrovni vykonávaných instrukcí a potřebné pořadí instrukcí musí být připraveno překladačem. Vnitřní schéma je na obrázku 13. Architektura je dostatečně přímočará a nepotřebuje další komentář.

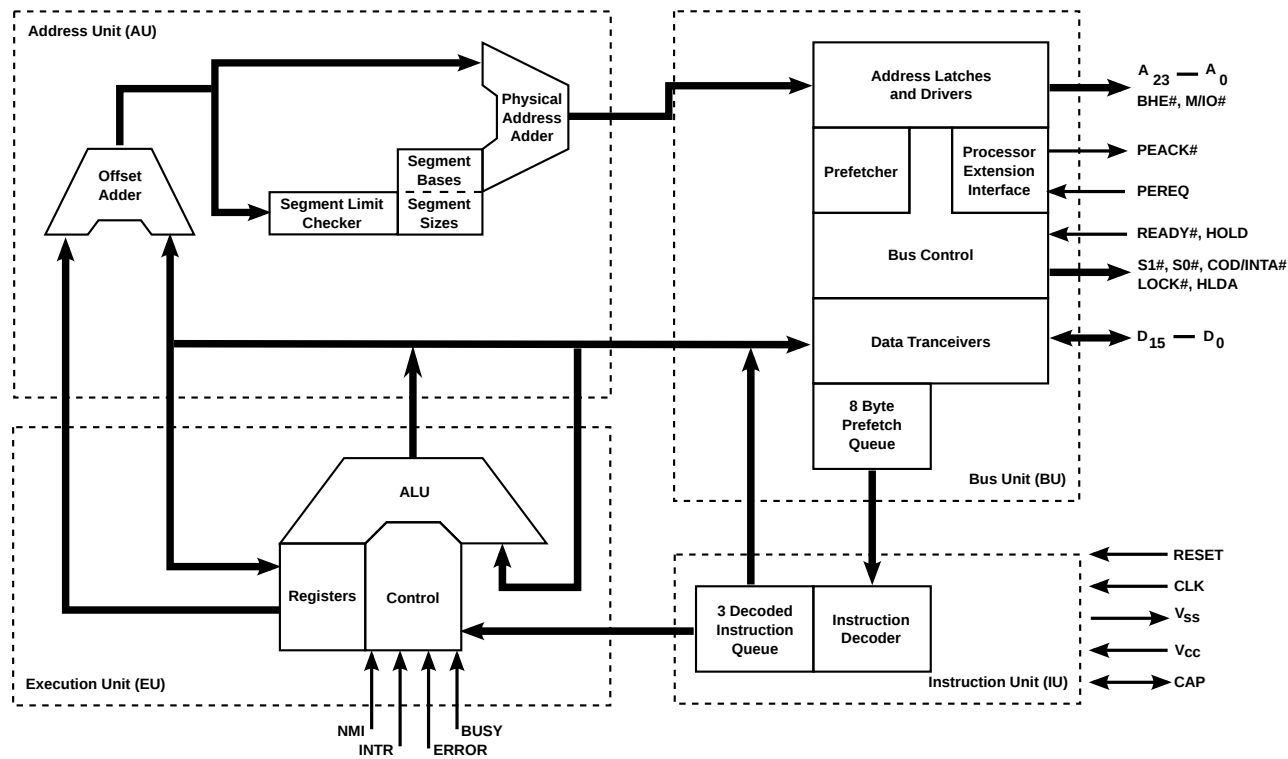
Největší slabinou procesoru byla jeho zpětná kompatibilita s 32 bitovou architekturou x86. Starší aplikace na prvním procesoru běžely jako na Pentiu 100 MHz! V roce 2006 Intel pro starší aplikace navrhnul programový emulátor, který byl rychlejší než HW.



I přesto, že se Itanium na trhu neprosadil, jak bylo očekáváno, a to zejména díky své 32 bitové „pomalosti“, v oblasti výkonných serverů byl např. v roce 2008 čtvrtým nejprodávanějším procesorem. Pro Itanium jsou na trhu dostupné operační systémy Windows Server, komerční UNIXy i několik distribucí Linuxu.

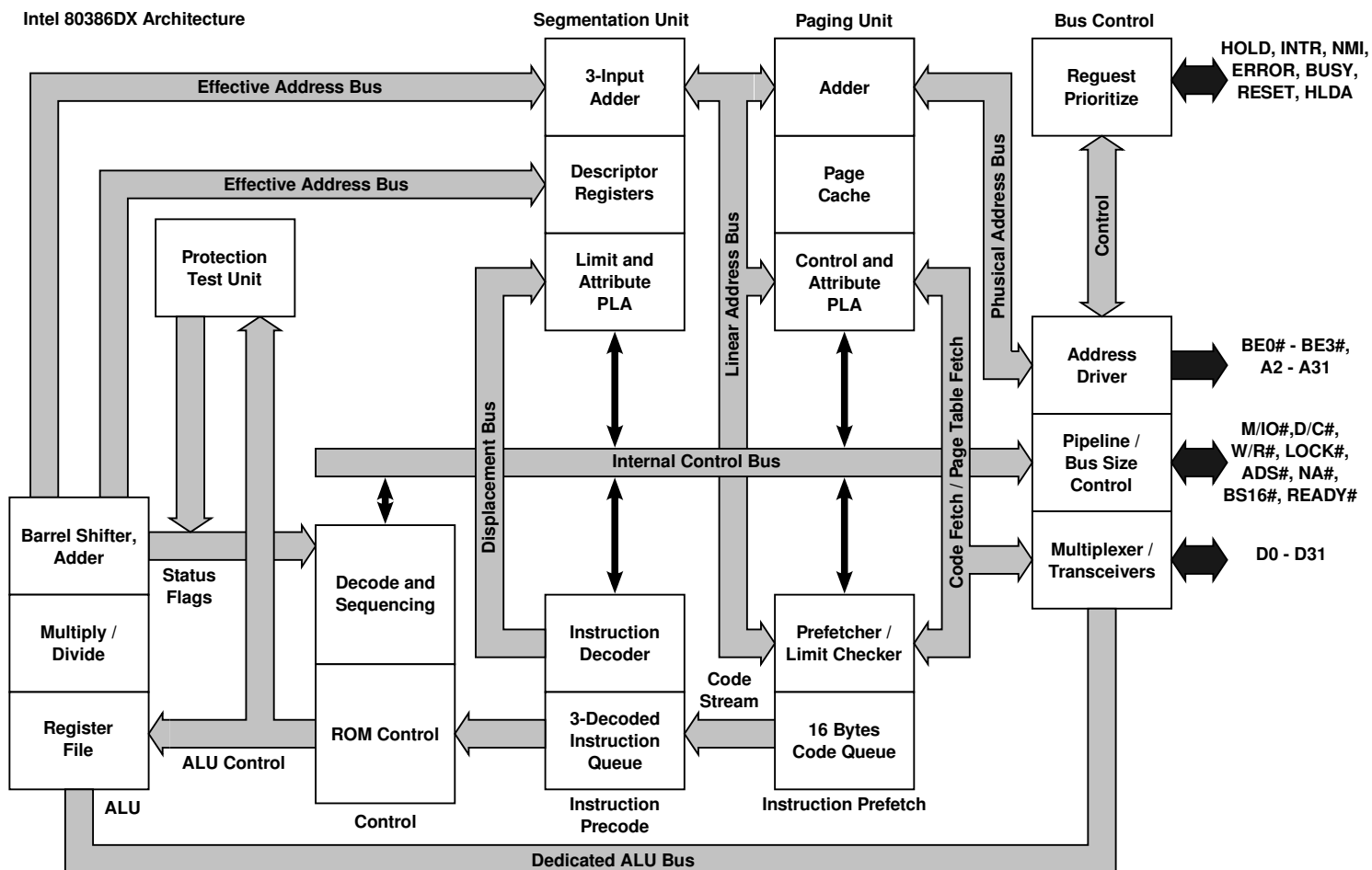
## **A Přílohy**

Intel 80286 architecture

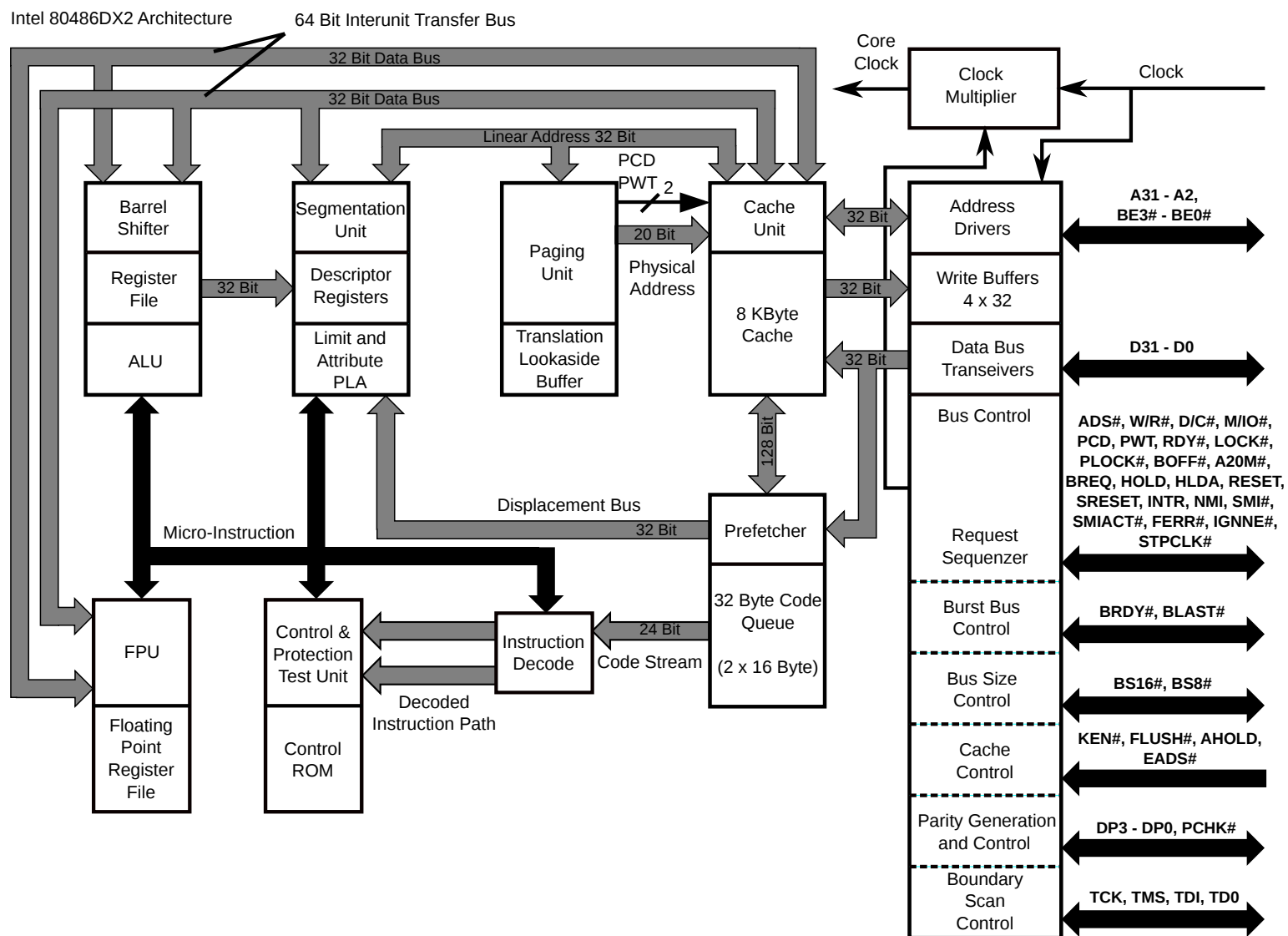


Obrázek 5: Architektura procesoru i80286

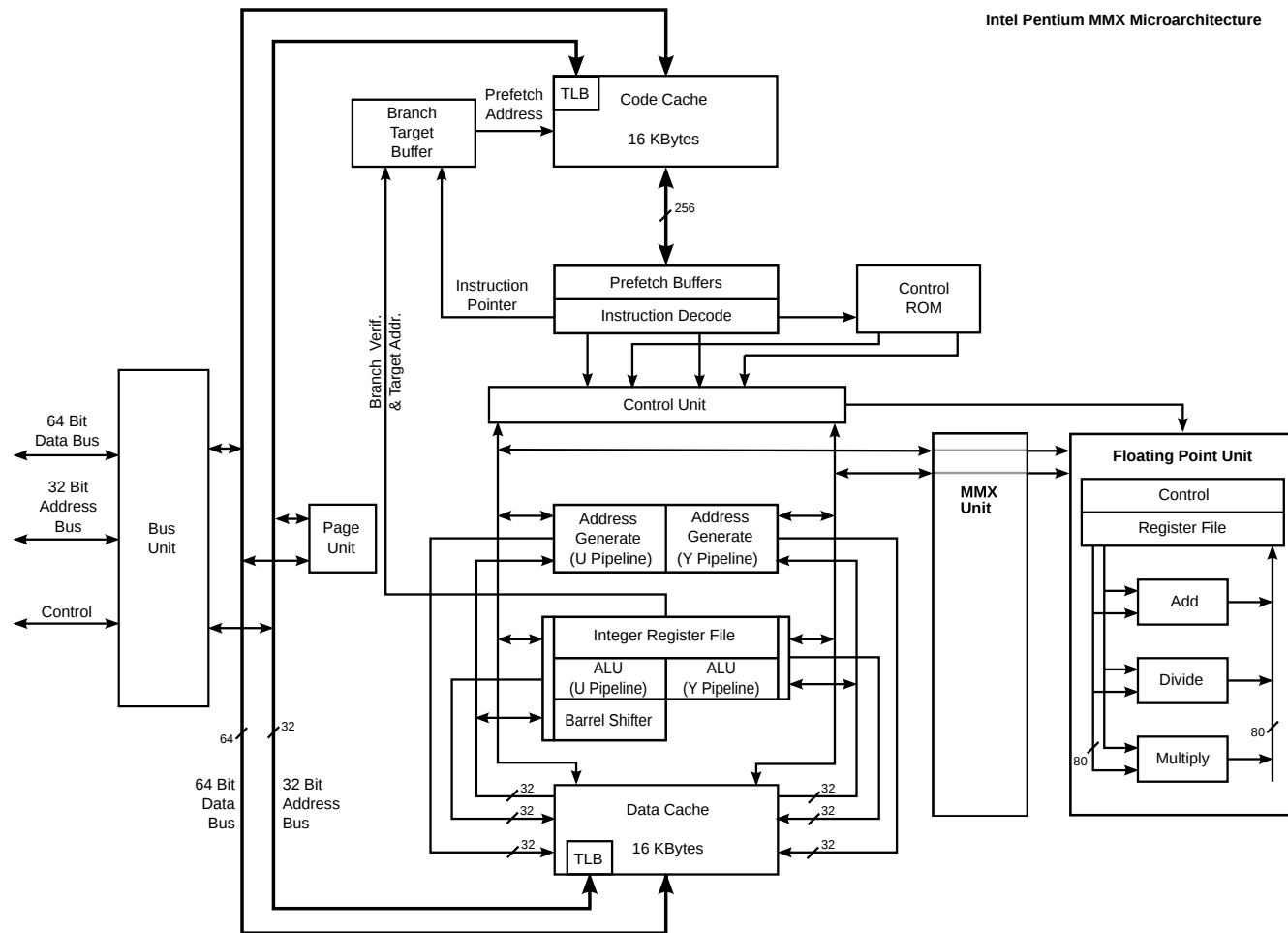
Obrázek 6: Architektura procesoru i80386DX

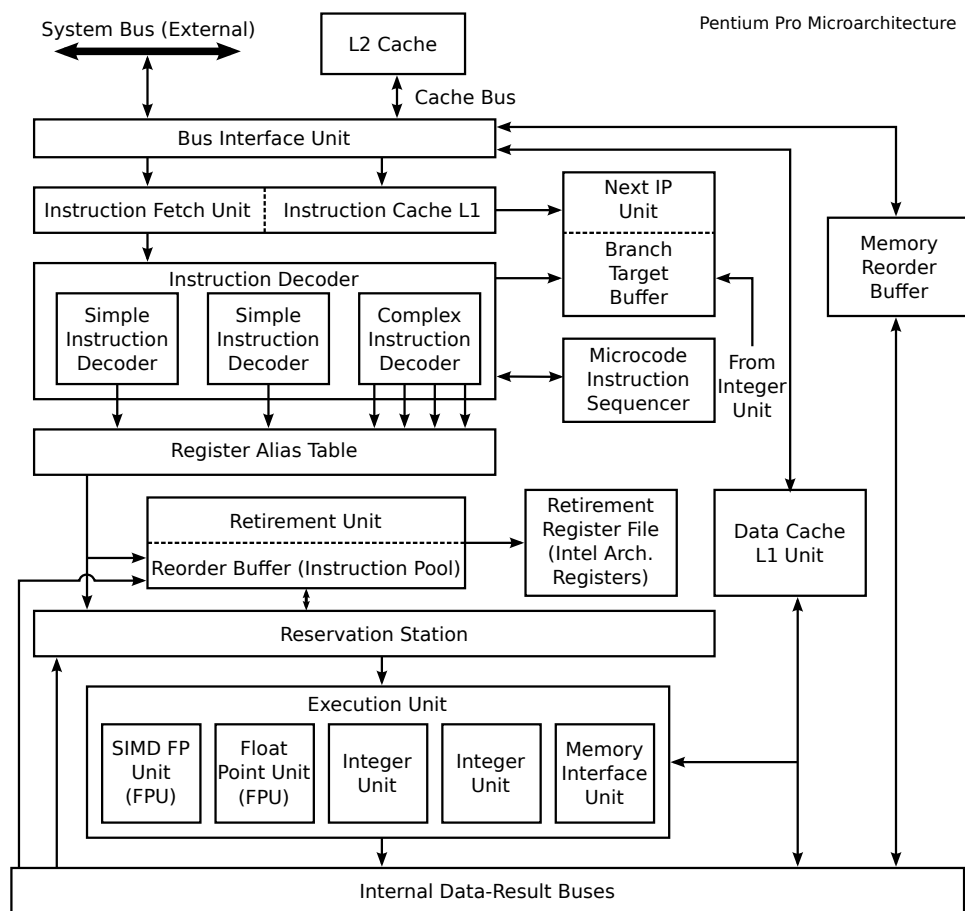


Obrázek 7: Architektura procesoru i80486DX2

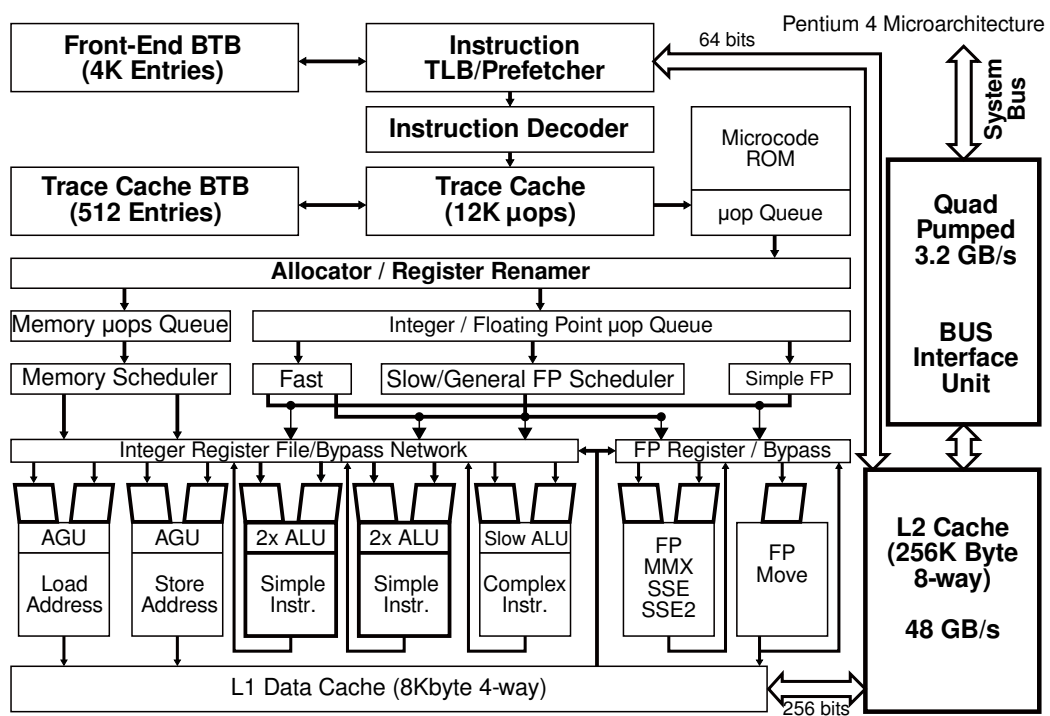


Obrázek 8: Mikroarchitektura procesoru Pentium MMX



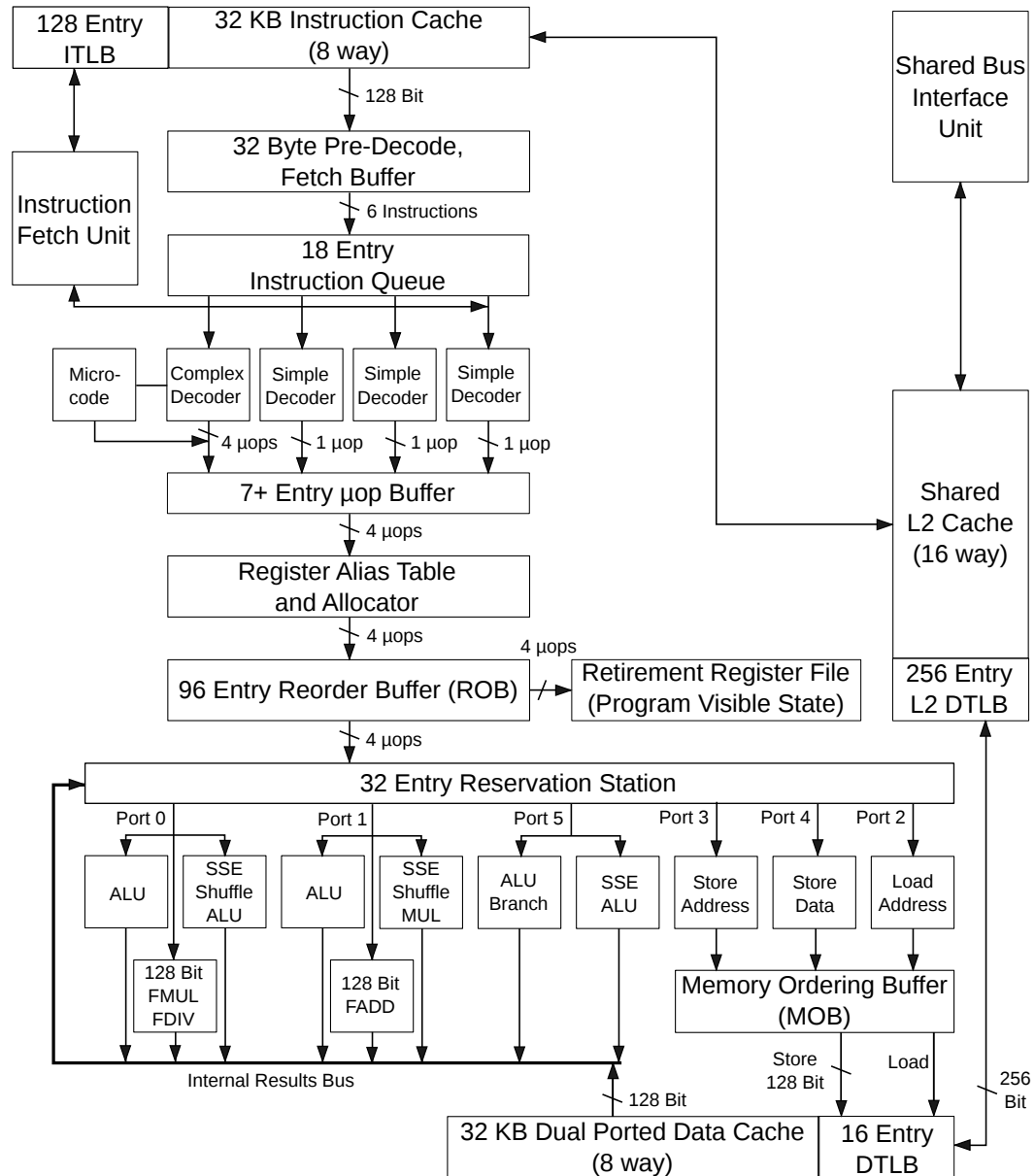


Obrázek 9: Mikroarchitektura procesoru Pentium Pro



Obrázek 10: Mikroarchitektura procesoru Pentium 4

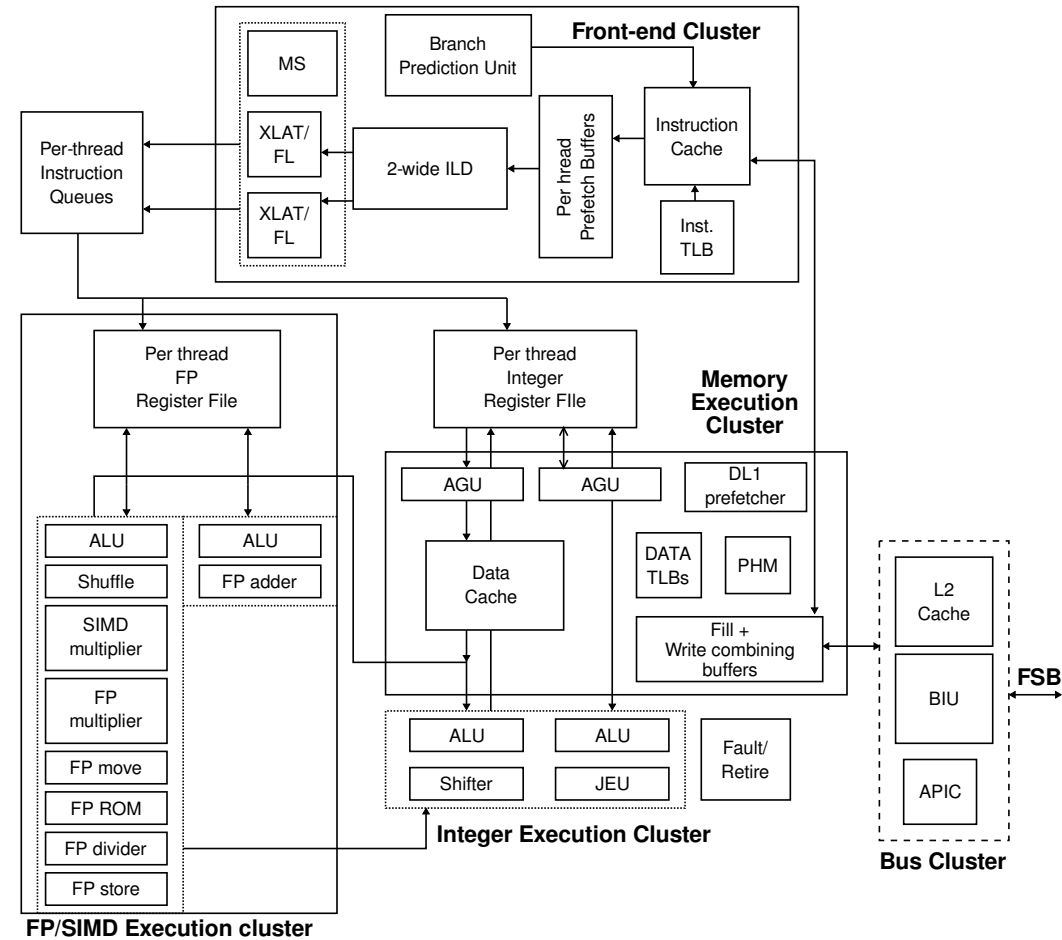
# Intel Core 2 Architecture



Obrázek 11: Mikroarchitektura procesoru Core 2



Obrázek 12: Architektura procesoru Intel Atom



Obrázek 13: Architektura procesoru Itanium

