

第5章 时序逻辑电路

5.1 概述

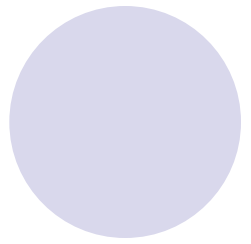
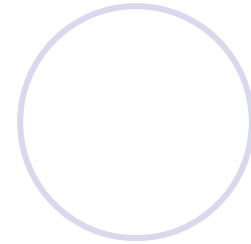
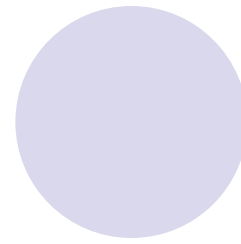
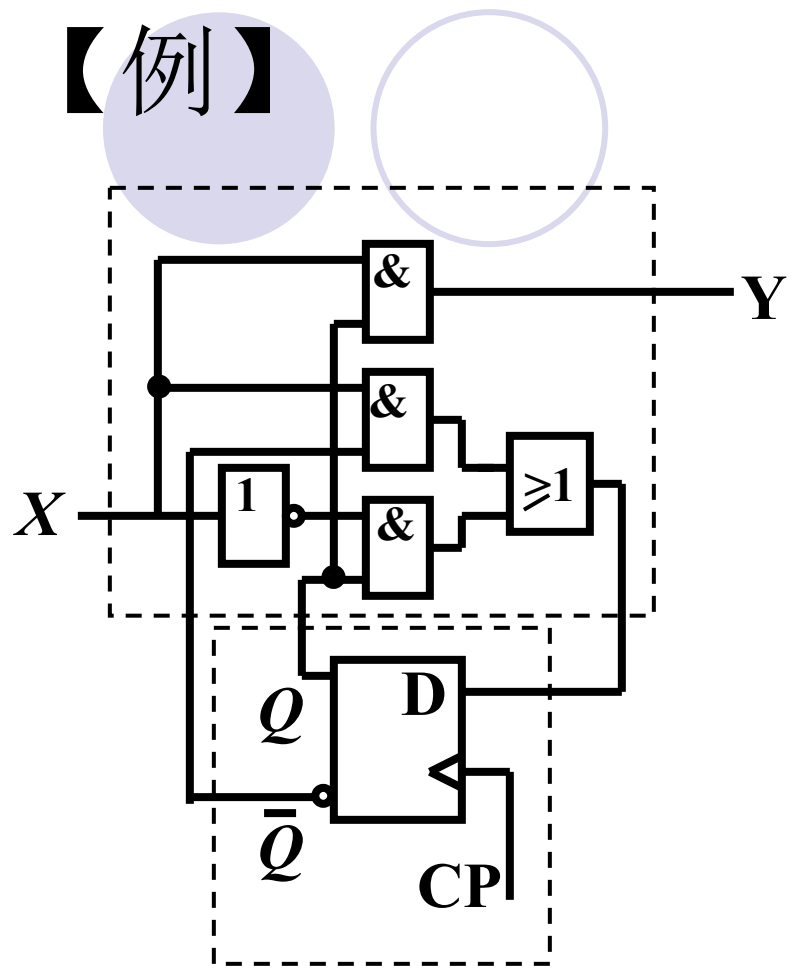
一、组合电路

1. 结构特点

- (1) 电路由逻辑门构成，不含记忆元件；
- (2) 输入信号是单向传输的，电路中不含反馈回路；

2. 功能特点： 无记忆功能。

【例】



二、时序电路

1. 结构特点

- (1) 电路由组合电路和**存储电路**构成，含记忆元件；
- (2) 电路中含有从输出到输入的反馈回路；

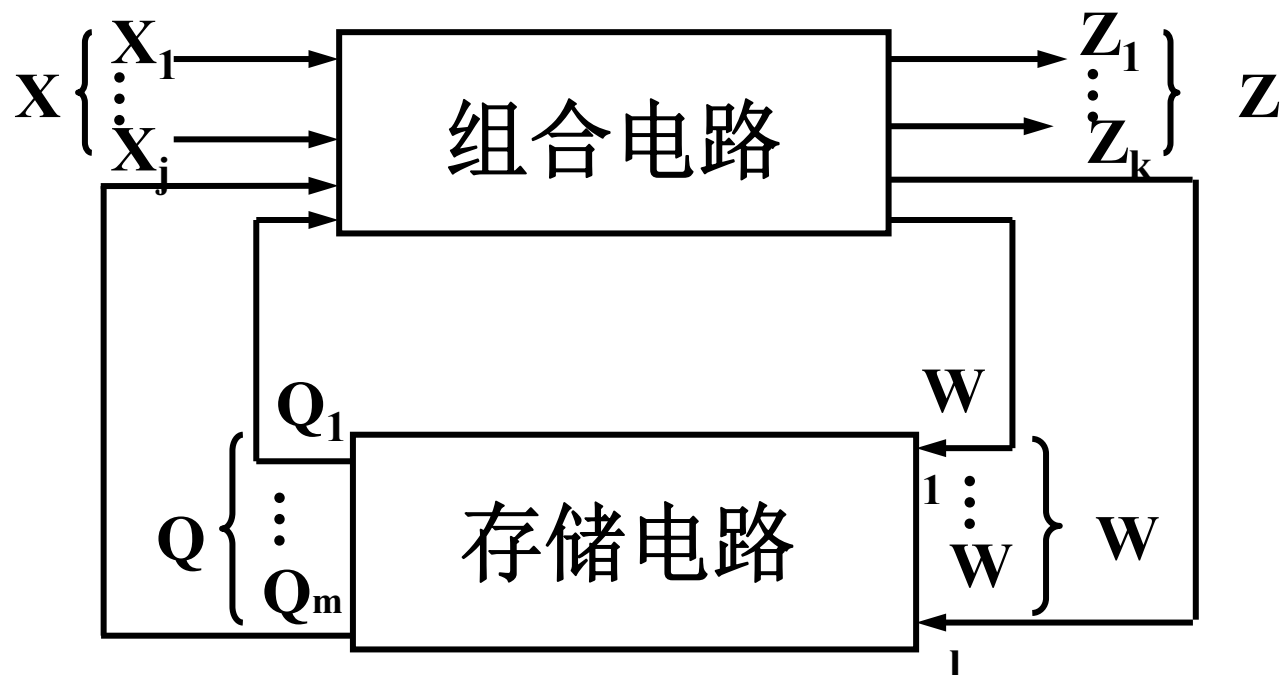


图5.1.1时序电路的结构框图



2. 功能特点：有记忆功能。

例：对JKFF，当 $J=K=1$ 时：

$$Q^n=0 \text{ , } Q^{n+1}=1; \quad Q^n=1 \text{ , } Q^{n+1}=0$$

3. 分类

(1) 按 $Z(t_n)$ 与 $X(t_n)$ 是否有关

{ 米勒(Mealy)型
 摩尔(Moore)型

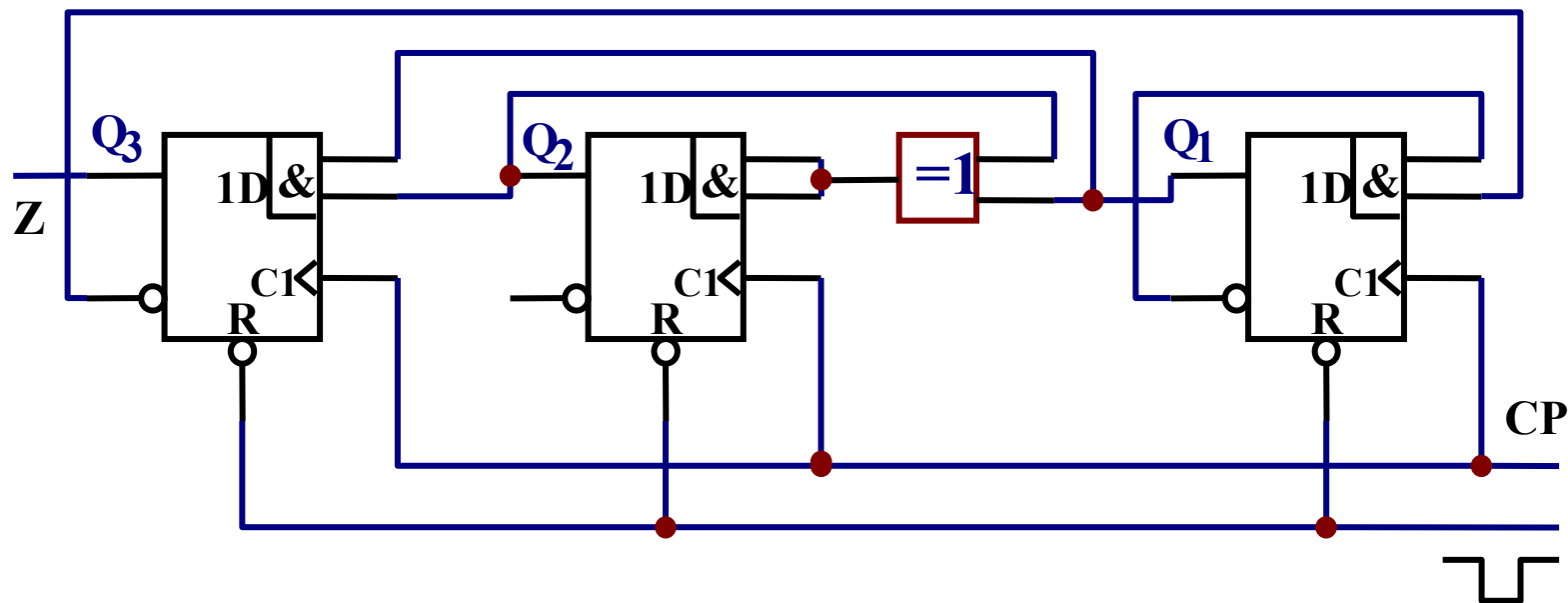


5.6 时序电路的分析

时序电路的分析步骤

- (1) 电路分析：根据电路结构，确定类型是同步还是异步电路，确定输入信号和输出信号，哪些部分是组合逻辑电路，哪些部分是存储电路。
- (2) 列方程：
 - 列各触发器激励方程
 - 列各触发器状态方程（包括**CP**）
 - 列电路输出方程
- (3) 作状态转移表（图），波形图。
- (4) 分析逻辑功能。

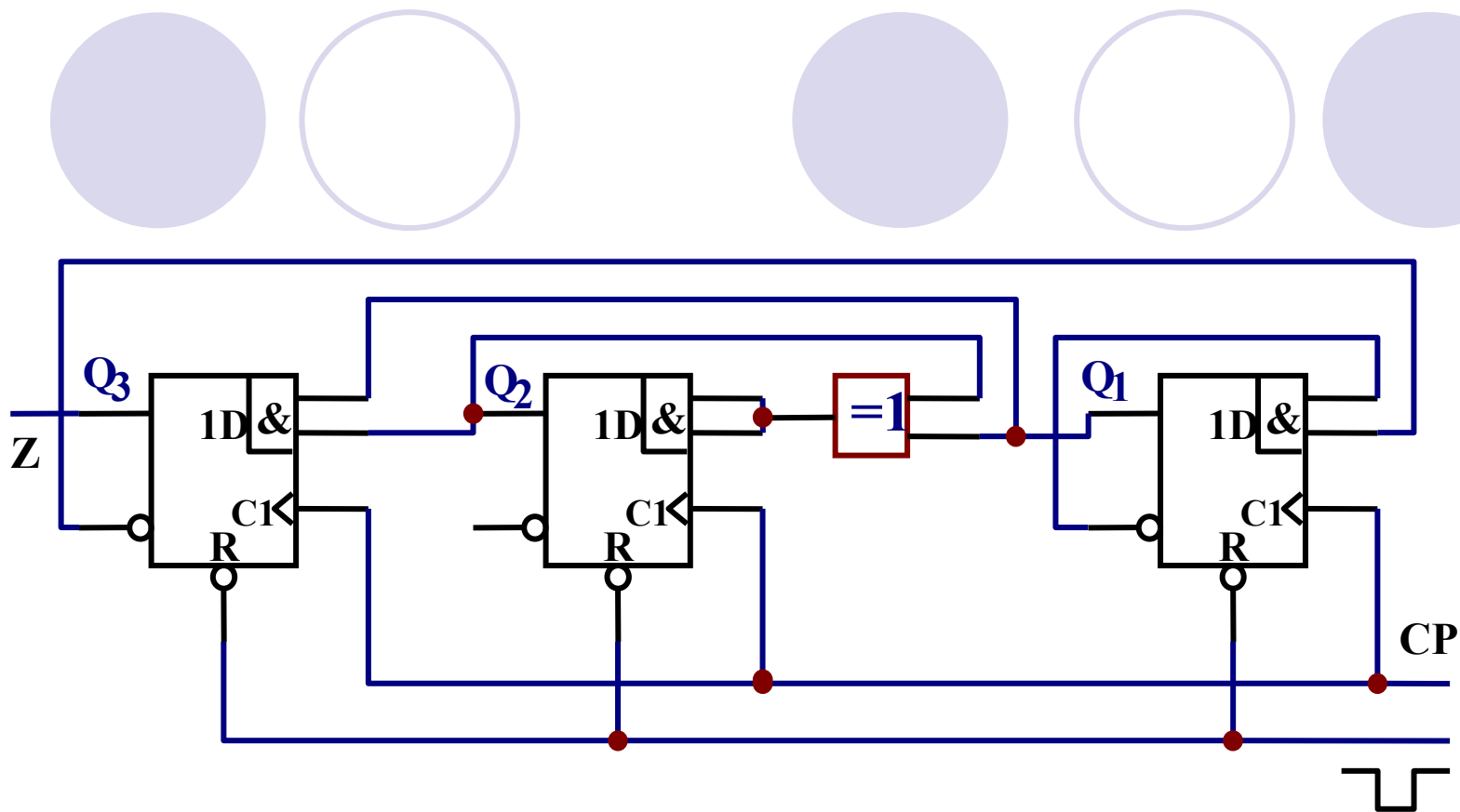
例1 分析下图所示时序电路的逻辑功能。



解：(1) 分析电路结构

CP 不作为外部输入变量X，而作为时钟信号。

(2) 写出四组方程

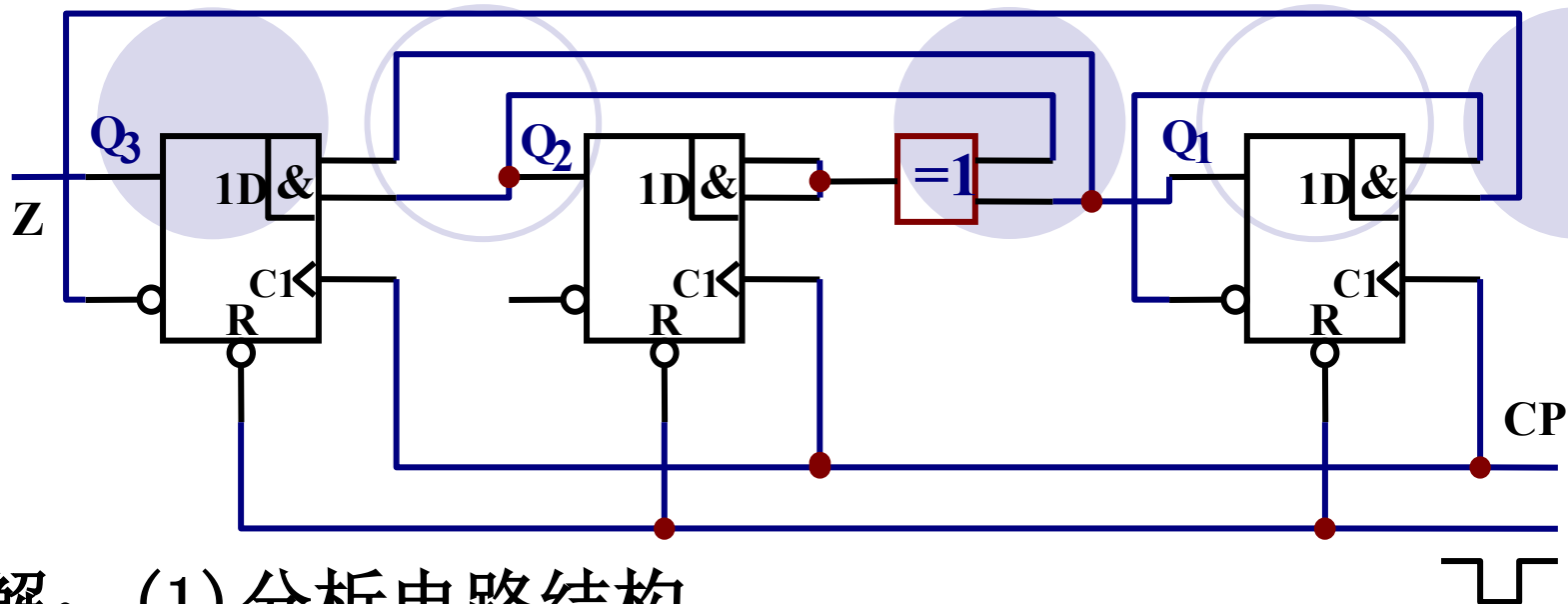


解：(1) 分析电路结构 (2) 写出四组方程

①时钟方程： $CP_1 = CP_2 = CP_3 = CP$

②各触发器的激励方程：

$$D_1 = \overline{Q_1^n} \cdot \overline{Q_3^n} \quad D_2 = Q_1^n \oplus Q_2^n \quad D_3 = Q_1^n \cdot Q_2^n$$



解：(1) 分析电路结构

① 时钟方程： $CP_1 = CP_2 = CP_3 = CP$

② 各触发器的激励方程：

$$D_1 = \bar{Q}_1^n \cdot \bar{Q}_3^n \quad D_2 = Q_1^n \oplus Q_2^n \quad D_3 = Q_1^n \cdot Q_2^n$$

③ 各触发器的状态方程

$$Q_1^{n+1} = [\bar{Q}_1^n \cdot \bar{Q}_3^n] \cdot CP\uparrow \quad Q_2^{n+1} = [Q_1^n \oplus Q_2^n] \cdot CP\uparrow$$

$$Q_3^{n+1} = [Q_1^n \cdot Q_2^n] \cdot CP\uparrow$$

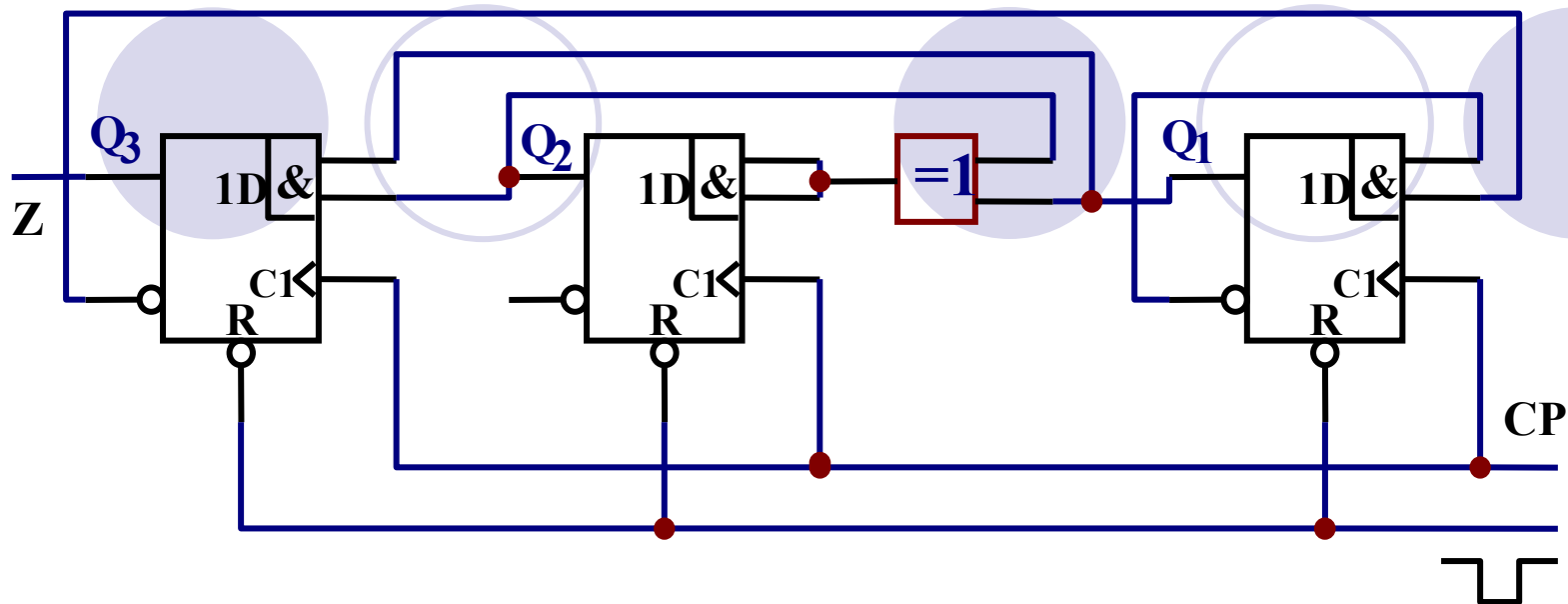


②各触发器的激励方程:

③各触发器的状态方程

④电路的输出方程

10



(3) 作状态转移表、状态转移图或波形图

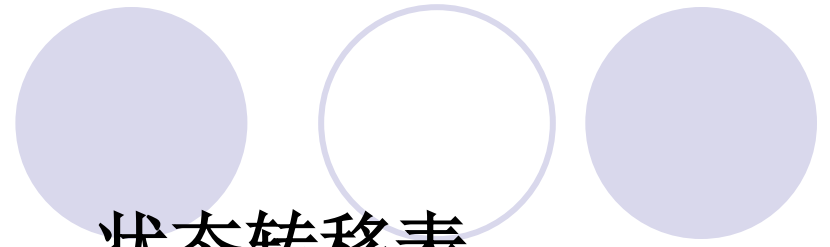
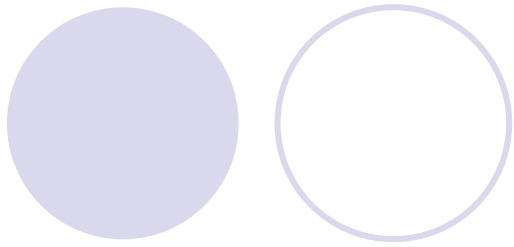
作状态转移表时从初态(预置状态或全零状态)
开始，按状态转移的顺序列出，并整理。

$$Q_1^{n+1} = [\bar{Q}_1^n \cdot \bar{Q}_3^n] \cdot CP\uparrow$$

$$Q_2^{n+1} = [Q_1^n \oplus Q_2^n] \cdot CP\uparrow$$

$$Z = Q_3^n$$

$$Q_3^{n+1} = [Q_1^n \cdot Q_2^n] \cdot CP\uparrow$$



状态转移表

$$Q_1^{n+1} = [\bar{Q}_1^n \cdot \bar{Q}_3^n]$$

$$Q_2^{n+1} = [Q_1^n \oplus Q_2^n]$$

$$Q_3^{n+1} = [Q_1^n \cdot Q_2^n]$$

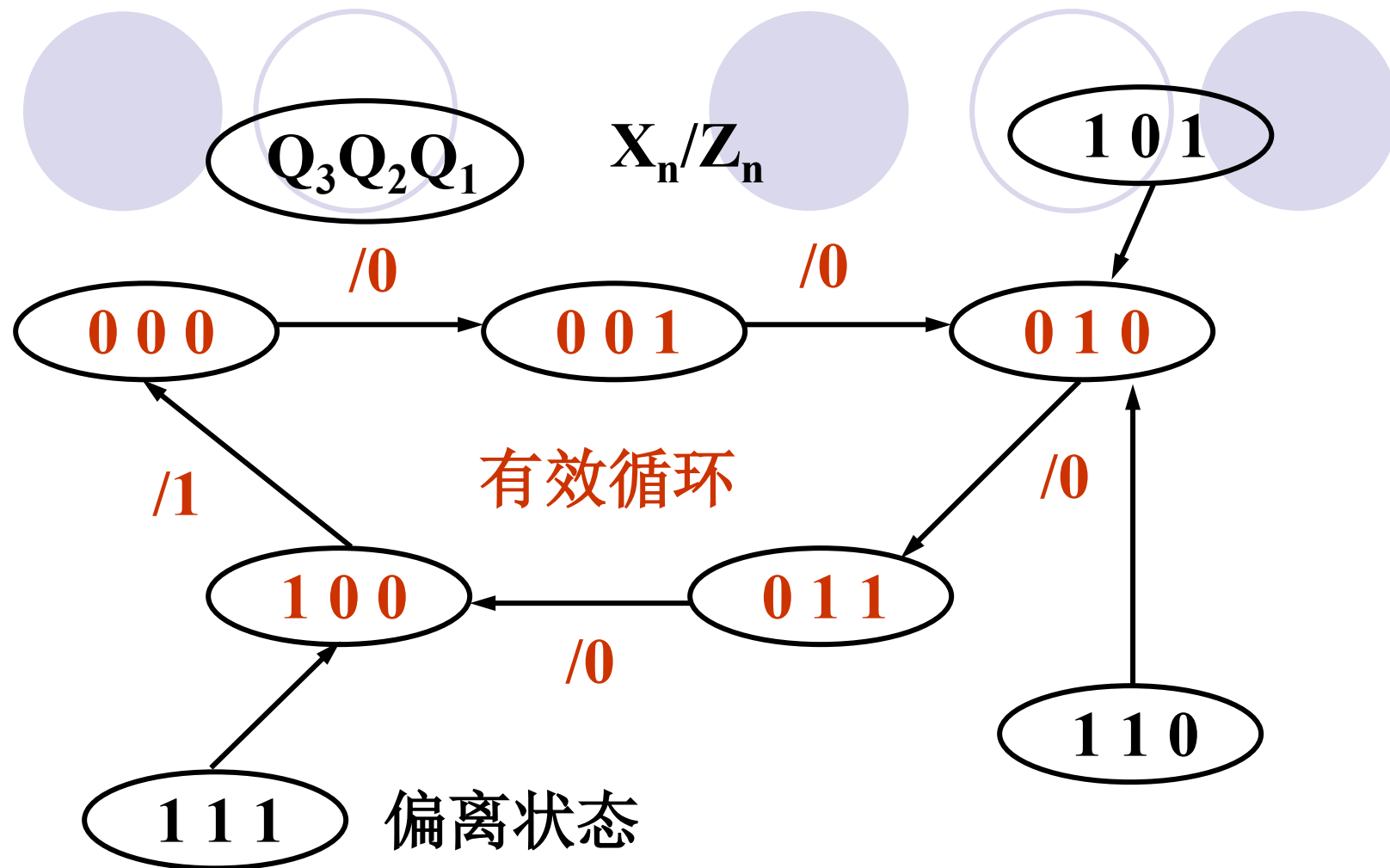
$$Z = Q_3^n$$

Q_3^n	Q_2^n	Q_1^n	Q_3^{n+1}	Q_2^{n+1}	Q_1^{n+1}	Z^n
0	0	0	0	0	1	0
0	0	1	0	1	0	0
0	1	0	0	1	1	0
0	1	1	1	0	0	0
1	0	0	0	0	0	1
1	0	1	0	1	0	1
1	1	0	0	1	0	1
1	1	1	1	0	0	1

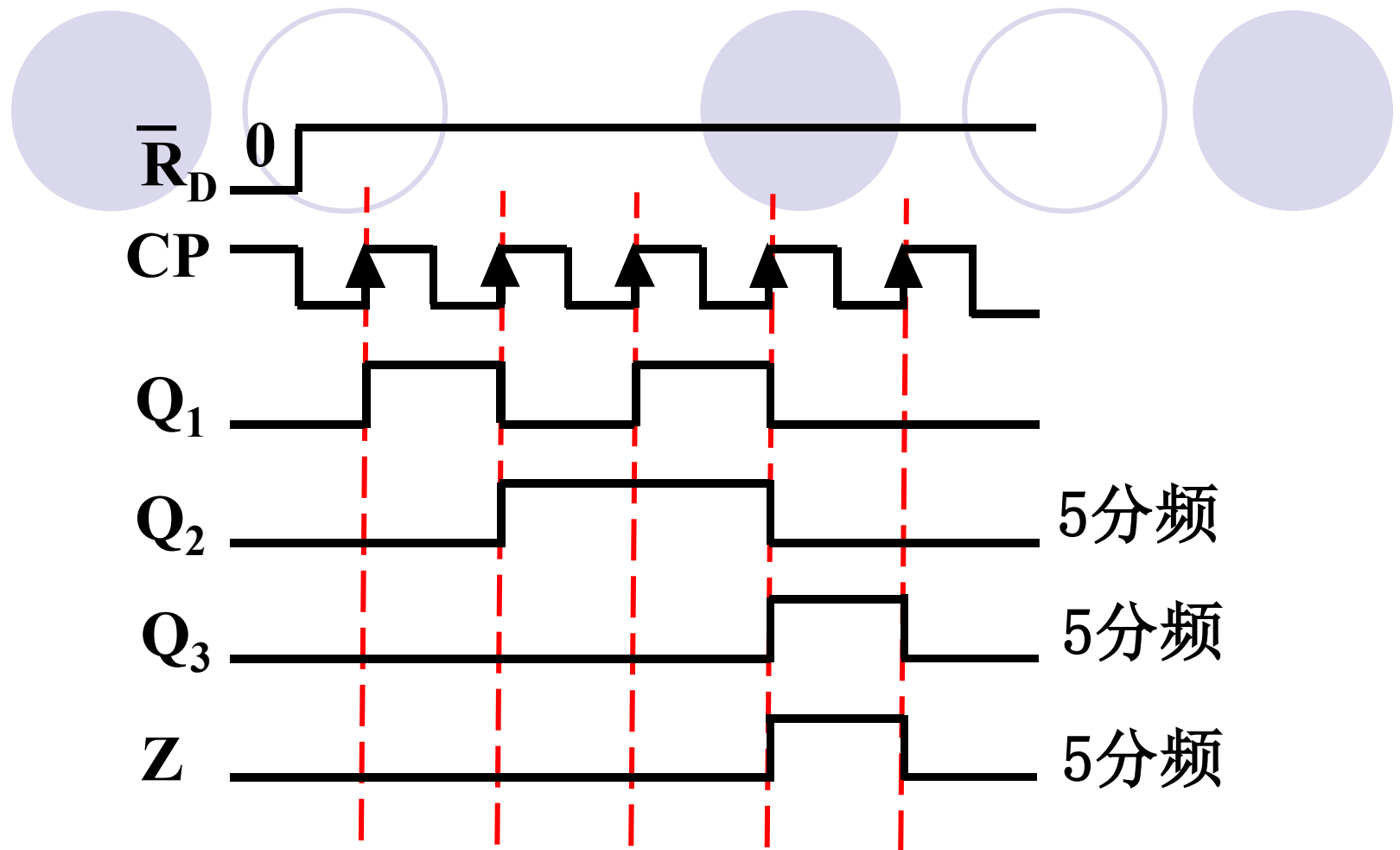
偏离态

状态转移表的另一种形式

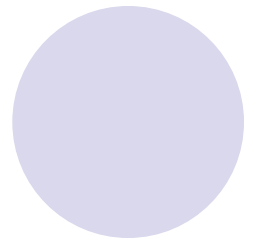
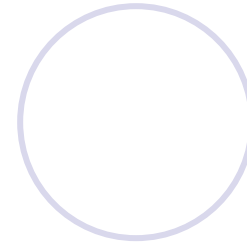
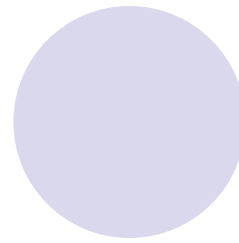
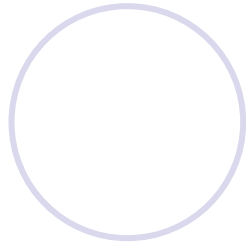
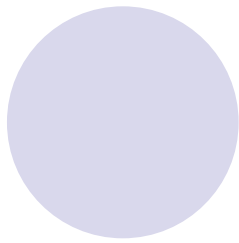
CP ↑ 的个数	Q_3	Q_2	Q_1	Z
0	0	0	0	0
1	0	0	1	0
2	0	1	0	0
3	0	1	1	0
4	1	0	0	1
0	1	0	1	1
1	0	1	0	0
0	1	1	0	1
1	0	1	0	0
0	1	1	1	1
1	1	0	0	1



状态转移图



波形图

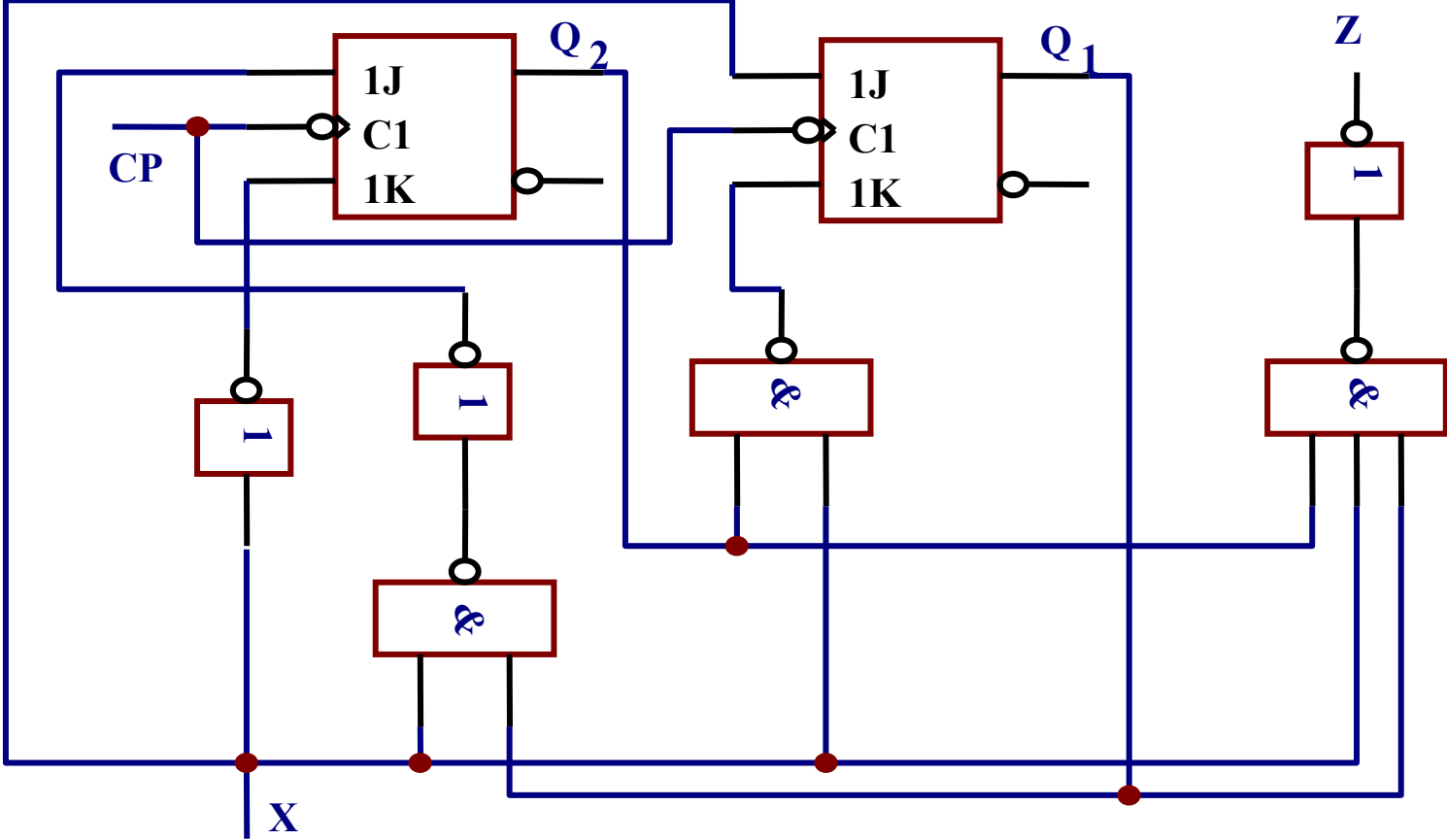


(4) 电路的逻辑功能描述
五进制同步加法计数器。

$$\begin{array}{r} 4 \\ + 1 \\ \hline 10 \end{array}$$

计数对象是**CP**的上升沿，**Z**作为进位信号，进位信息包含在**Z**的下降沿。

2: 分析下图所示电路。



解：

1) 电路分析：米勒型电路，同步时序电路，输入：X，输出Z。

2) 列方程：

a、激励方程： $J_1=X$ ， $K_1=\overline{X \cdot Q_2^n}$ 。
 $J_2=XQ_1^n$ ， $K_2=\overline{X}$ 。

b、状态方程：

$$Q_1^{n+1}=[X \overline{Q_1^n} + X \cdot Q_2^n Q_1^n].CP \downarrow$$

$$Q_2^{n+1}=[XQ_1^n \overline{Q_2^n} + X \cdot Q_2^n].CP \downarrow$$

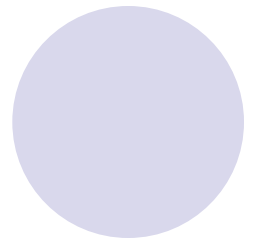
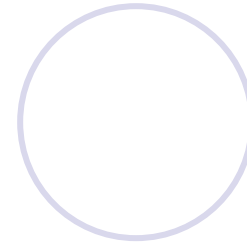
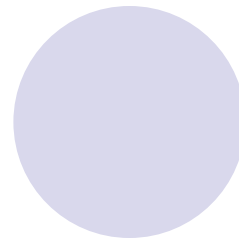
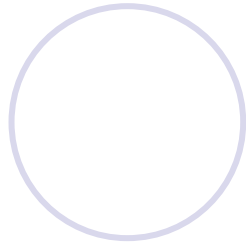
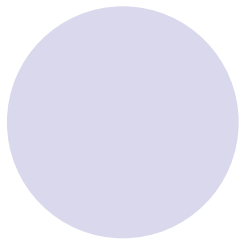
c、输出方程： $Z=XQ_1^nQ_2^n$

状态转移表

当前输入	当前状态		下一状态		当前输出
X	Q_2^n	Q_1^n	Q_2^{n+1}	Q_1^{n+1}	Z
0	0	0	0	0	0
0	0	1	0	0	0
0	1	0	0	0	0
0	1	1	0	0	0
1	0	0	0	1	0
1	0	1	1	0	0
1	1	0	1	1	0
1	1	1	1	1	1

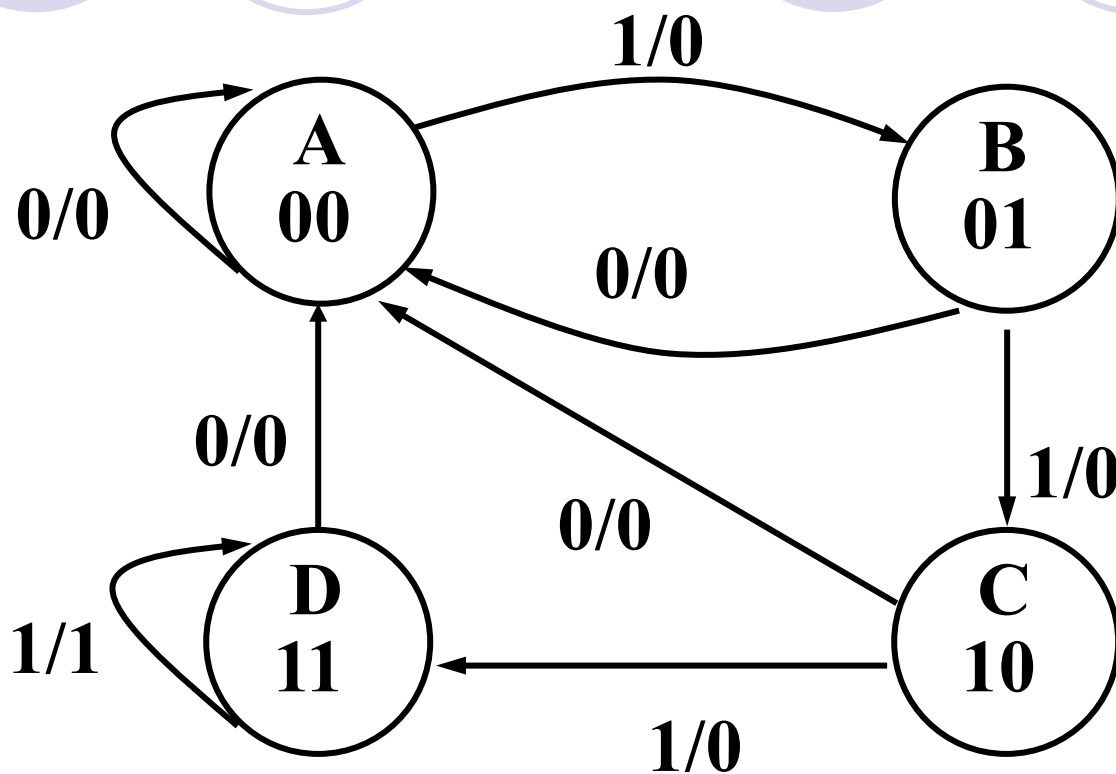
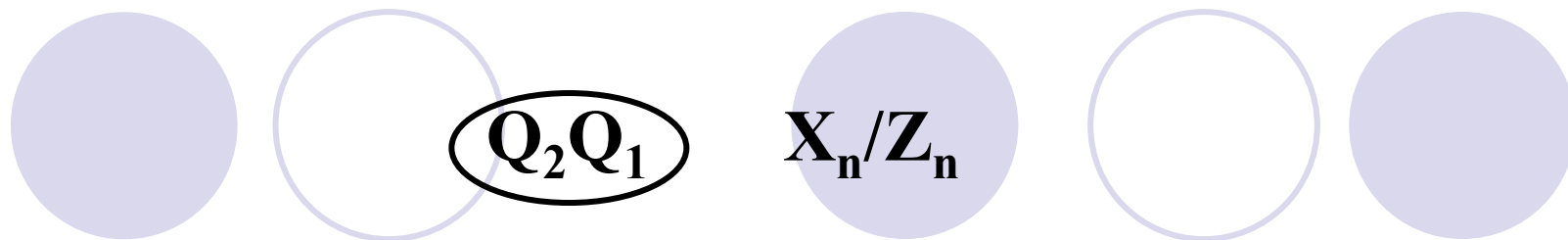
状态转移表

$Q_2^n \quad Q_1^n$		$Q_2^{n+1} \quad Q_1^{n+1}$		Z	
		$X = 0$	$X = 1$	$X = 0$	$X = 1$
0	0	0 0	0 1	0	0
0	1	0 0	1 0	0	0
1	0	0 0	1 1	0	0
1	1	0 0	1 1	0	1

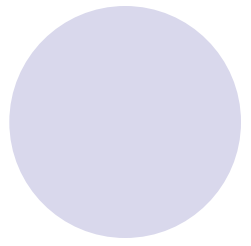
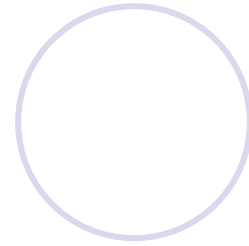
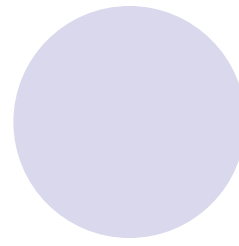
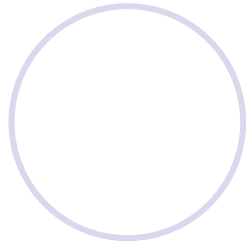
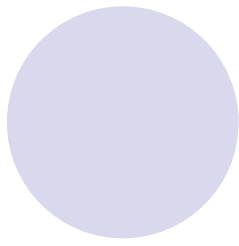


状态转移表

S(t)	N(t)		Z(t)	
	X =0	X =1	X= 0	X = 1
A	A	B	0	0
B	A	C	0	0
C	A	D	0	0
D	A	D	0	1

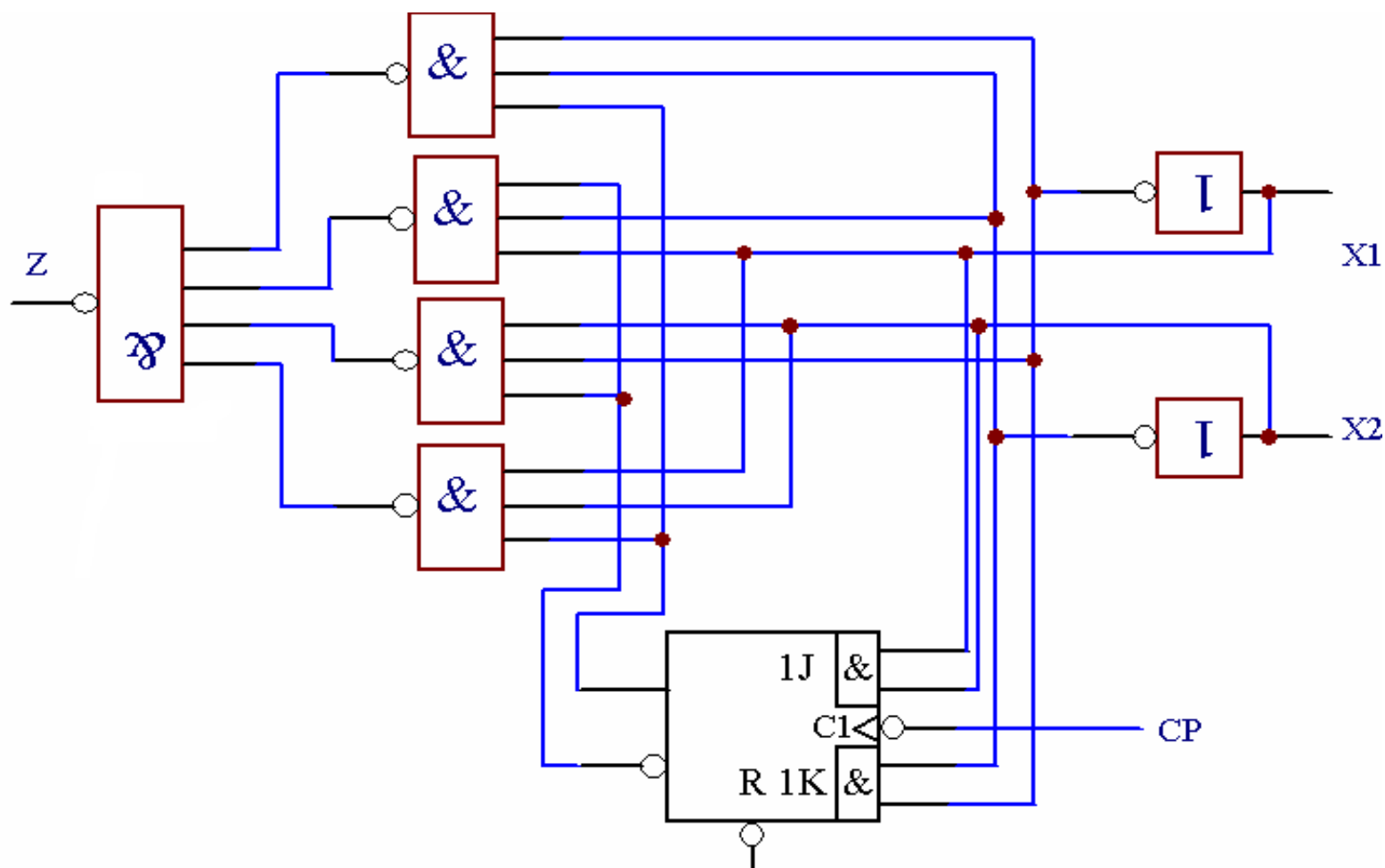


状态转移图



4) 分析逻辑功能：米勒型电路。在任何状态下，一旦X出现0，则电路回到初始状态A，且输出Z为0。当X连续出现四个及四个以上的“1”，输出Z则为1，可以看出，该电路是一个连续四个以上1的检测电路。

例3：分析下图所示电路。



解：1) 分析电路结构：该电路是由七个与非门及一个JKFF组成，且CP下降沿触发，属于米勒电路，输入信号 X_1 ， X_2 ，输出信号 Z 。

2) 求触发器激励函数：

$$J=X_1X_2, K=\bar{X}_1\bar{X}_2$$

触发器状态方程：

$$Q^{n+1}=X_1X_2\bar{Q}^n+\bar{X}_1\bar{X}_2Q^n=X_1X_2\bar{Q}^n+(X_1+X_2)Q^n$$

电路输出方程：

$$Z=\bar{X}_1\bar{X}_2Q^n+X_1\bar{X}_2\bar{Q}^n+\bar{X}_1X_2\bar{Q}^n+X_1X_2Q^n$$

3)状态转移表:

输 入 $X_1 X_2$	$S(t)$ Q^n	$N(t)$ Q^{n+1}	输 出 Z
0 0	0	0	0
0 0	1	0	1
0 1	0	0	1
0 1	1	1	0
1 0	0	0	1
1 0	1	1	0
1 1	0	1	0
1 1	1	1	1

4)逻辑功能：实现串行二进制加法运算。 X_1X_2 为被加数和加数， Q^n 为低位来的进位， Q^{n+1} 表示向高位的进位， Z 为计算结果。

例如: $X_1=110110$, $X_2=110100$, 则运算如下表所示:

节拍脉冲CP	CP7	CP6	CP5	CP4	CP3	CP2	CP1
被加数 X_1	0	1	1	0	1	1	0
加 数 X_2	0	1	1	0	1	0	0
低位进位 Q^n	1	1	0	1	0	0	0
高位进位 Q^{n+1}	0	1	1	0	1	0	0
本位和 Z	1	1	0	1	0	1	0

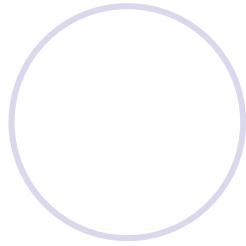
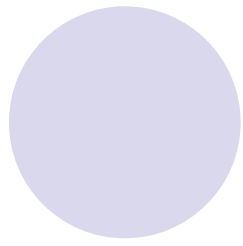


小结：

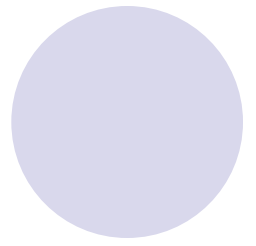
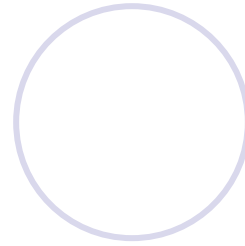
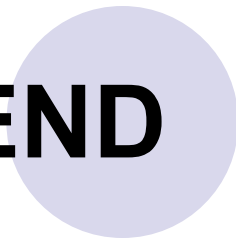
主要介绍了**同步**时序电路的分析方法。

值得一提的是，异步时序电路中每次电路状态发生转换时，并不是所有触发器都有时钟信号。只有那些有时钟信号的触发器才需要用次态方程去计算次态，而没有时钟信号的触发器将保持原来状态不变。因此，**异步时序电路的分析方法和同步时序电路的分析方法有所不同。**





THE END



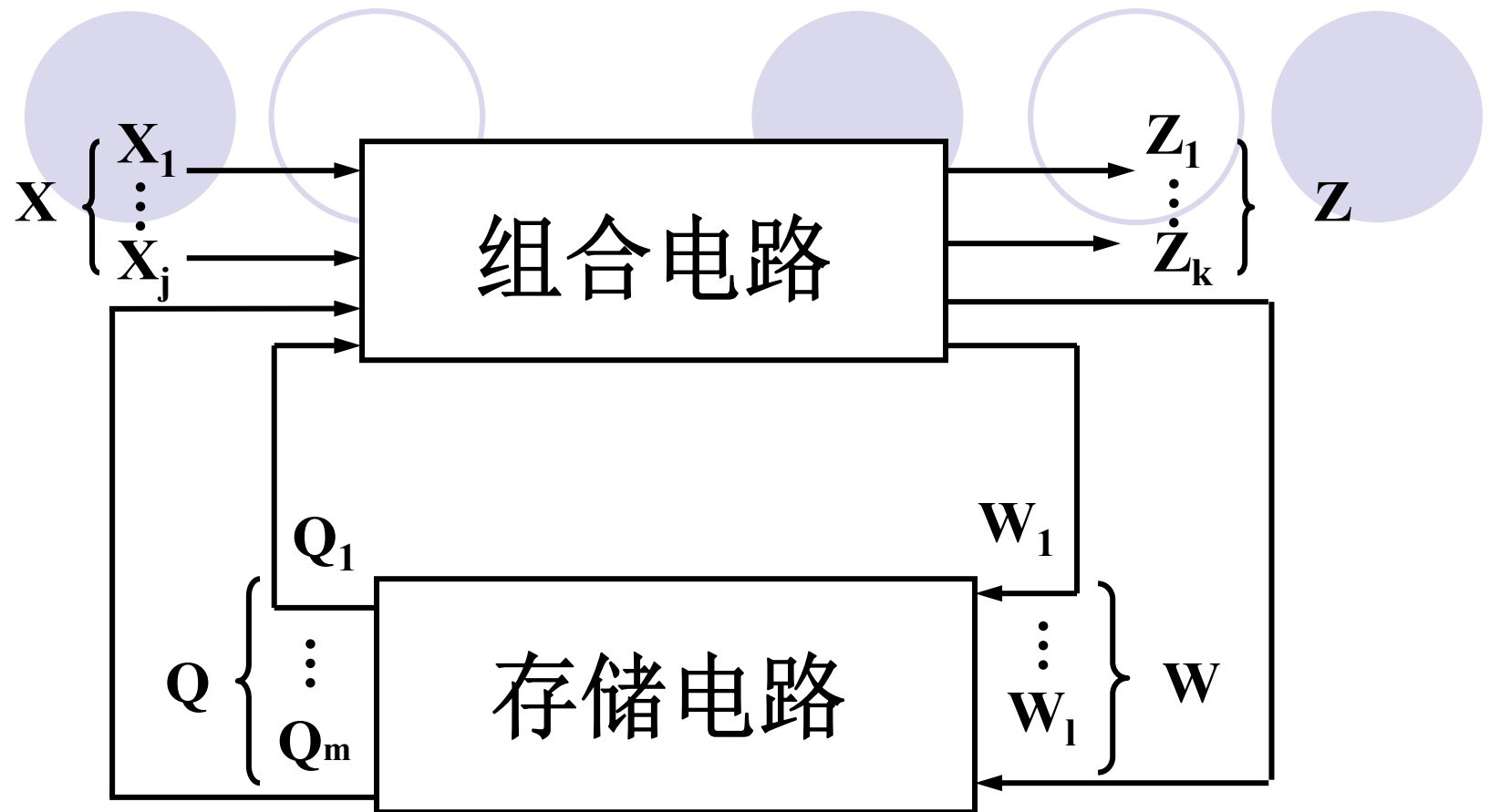


图5.1.1时序电路的结构框图



工作描述

(1) 激励方程

$$W_i(t_n) = F_i[X_1(t_n) \cdots, X_j(t_n), Q_1(t_n), \cdots, Q_m(t_n)] \\ (i = 1, 2, \cdots, l)$$

(2) 状态方程

$$Q_i(t_{n+1}) = G_i[W_1(t_n) \cdots, W_l(t_n), Q_1(t_n), \cdots, Q_m(t_n)] \\ (i = 1, 2, \cdots, m)$$

(3) 输出方程

$$Z_i(t_n) = H_i[X_1(t_n) \cdots, X_j(t_n), Q_1(t_n), \cdots, Q_m(t_n)] \\ (i = 1, 2, \cdots, k)$$

(4) 时钟方程

按存储器的状态变化是否同时进行

同步时序电路： 只有一个时钟信号

异步时序电路

电位异步时序电路：

无时钟信号，存储器采用异步（基本）触发器或延时元件（ Δt ）。

脉冲异步时序电路：

多个时钟信号，存储器采用同步（时钟）触发器。