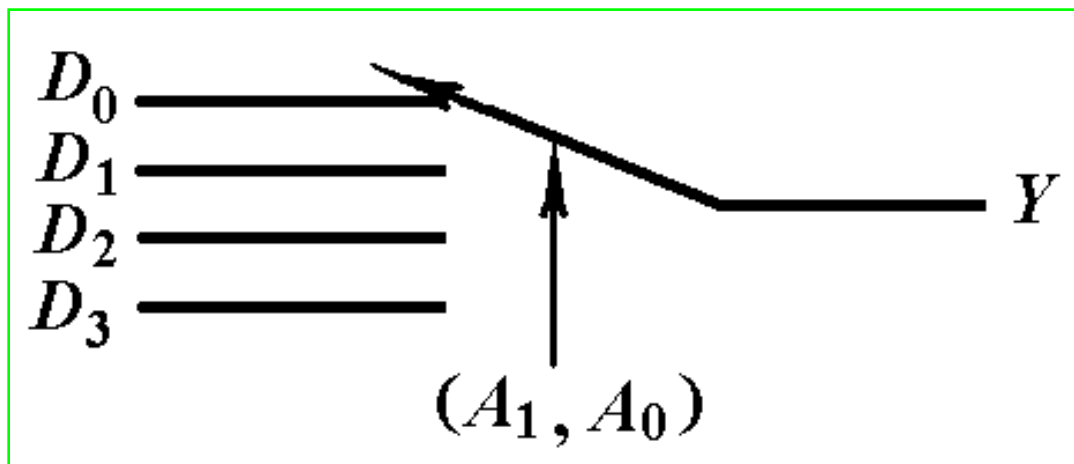


3.2.3 数据选择器

在多路数据传送过程中，能够根据需要将其中的任意一路挑选出来的电路，叫做数据选择器，也称为多路选择器，其作用相当于多路开关。

常见的数据选择器有四选一、八选一、十六选一电路。

在本节内容中我们还将介绍数据选择器的应用。



3.2.4 数据比较器

数据比较器：能够比较数字大小的电路。

1. 两个一位数A和B相比较的情况：

(1) $A > B$ ：只有当 $A=1$ 、 $B=0$ 时， $A > B$ 才为真；

(2) $A < B$ ：只有当 $A=0$ 、 $B=1$ 时， $A < B$ 才为真；

(3) $A = B$ ：只有当 $A=B=0$ 或 $A=B=1$ 时， $A = B$ 才为真。

2. 如果要比较两个多位二进制数A和B的大小？

必须从高向低逐位进行比较。

(1) 四位并行数据比较器7485

(2) 数据比较器的扩展

3.2.5 全加器

算术运算是数字系统的基本功能，更是计算机中不可缺少的组成单元。

本章前面的内容讨论过半加器电路，它是不考虑低位进位的加法器。这里我们介绍全加器。

1. 四位串行进位全加器
2. 四位超前进位全加器
3. 全加器的应用举例

内容回顾

- 有哪些数据选择器、数值比较器、全加器？用途？
- 注意和3.1节的关系。



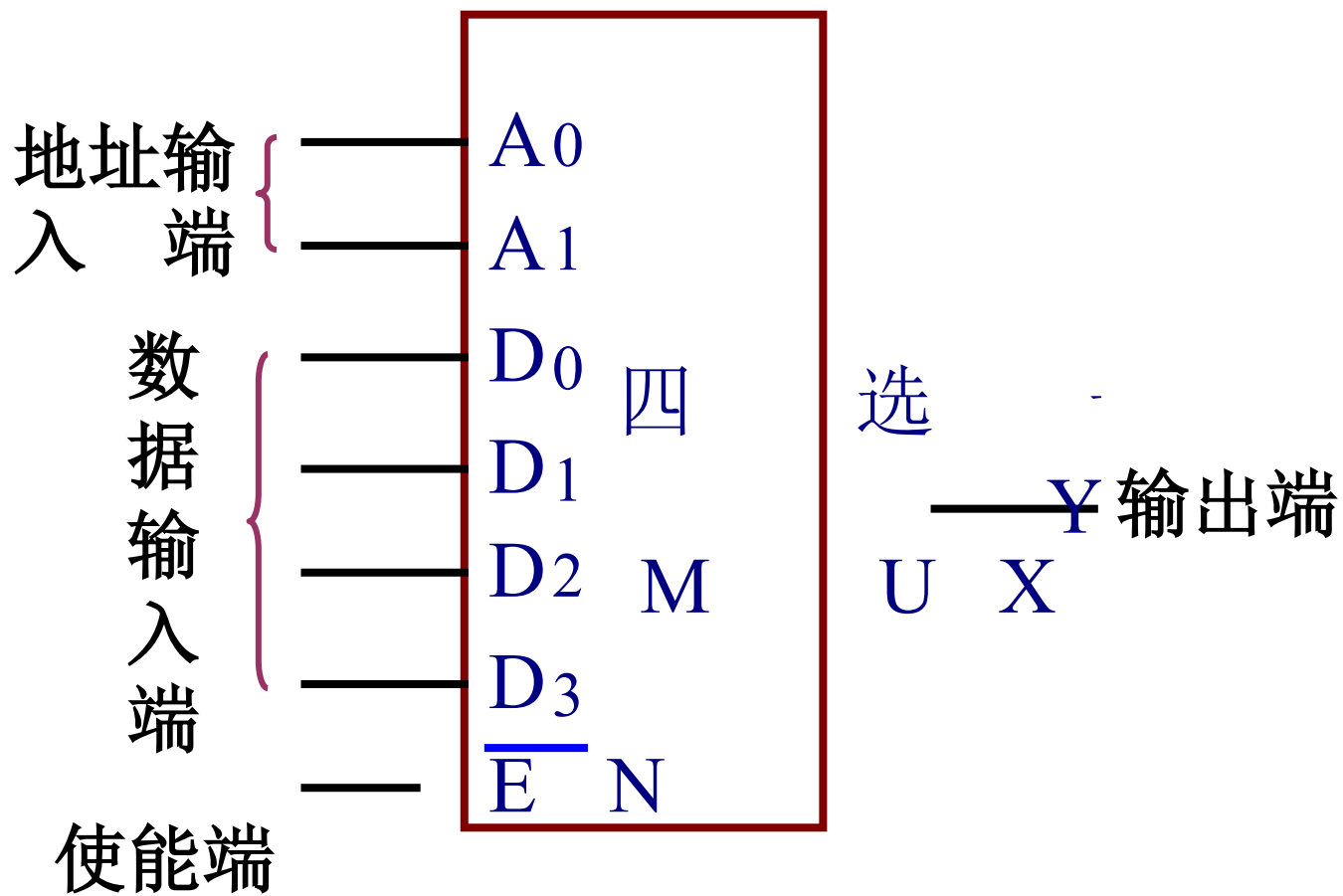
作业

四选一数据选择器

- ① 四选一MUX简化符
- ② 四选一MUX的功能
- ③ 四选一MUX的逻辑表达式
- ④ 74153的简化逻辑符

八选一数据选择器

- ① 八选一MUX简化符
- ② 八选一MUX的功能表
- ③ 八选一MUX的卡诺图
- ④ 八选一MUX的逻辑表达式



简化符号

四选一MUX的功能

$$Y(A_1, A_0) = S(m_0 D_0 + m_1 D_1 + m_2 D_2 + m_3 D_3)$$

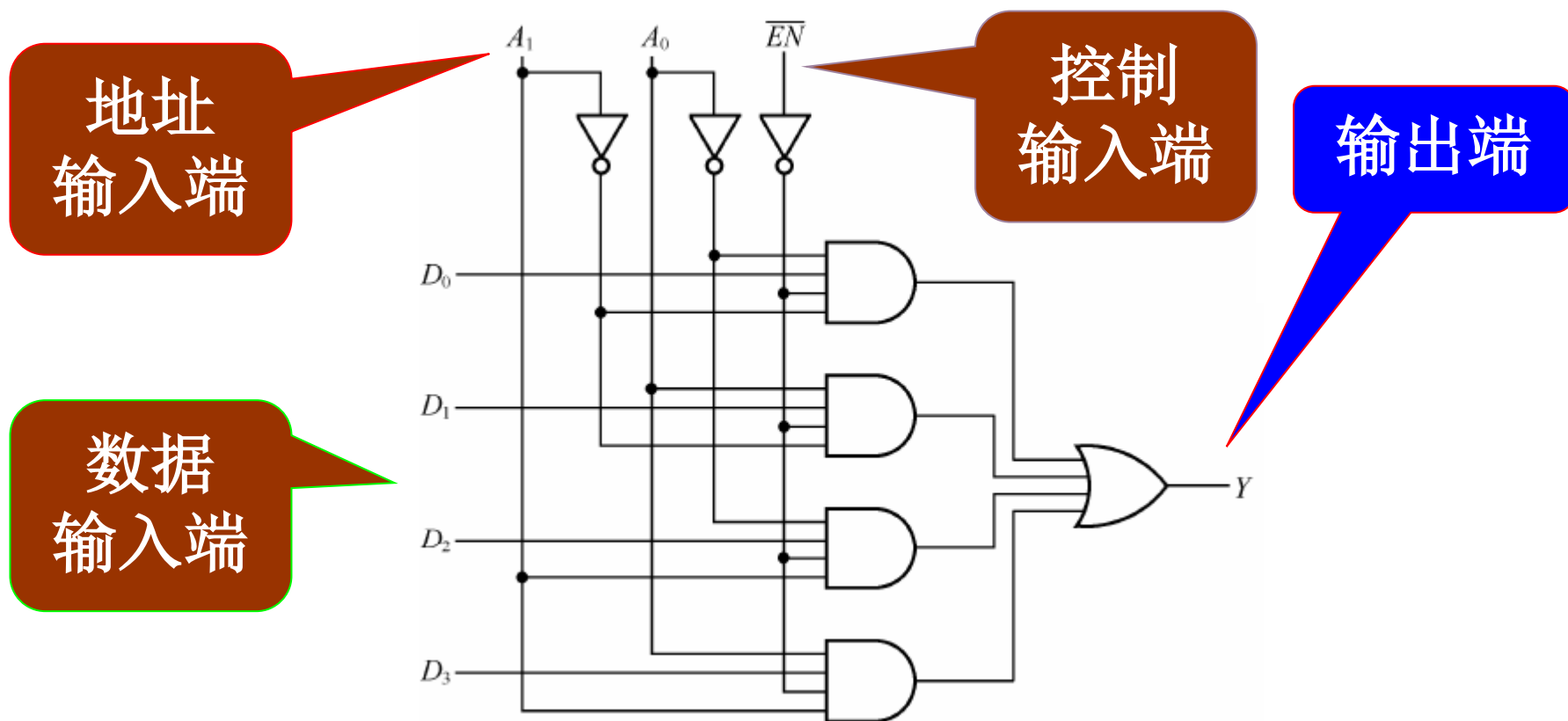


图 四选一数据选择器电路

$$Y(A_1, A_0) = S(m_0 D_0 + m_1 D_1 + m_2 D_2 + m_3 D_3)$$

(2) 四选一数据选择器的功能表

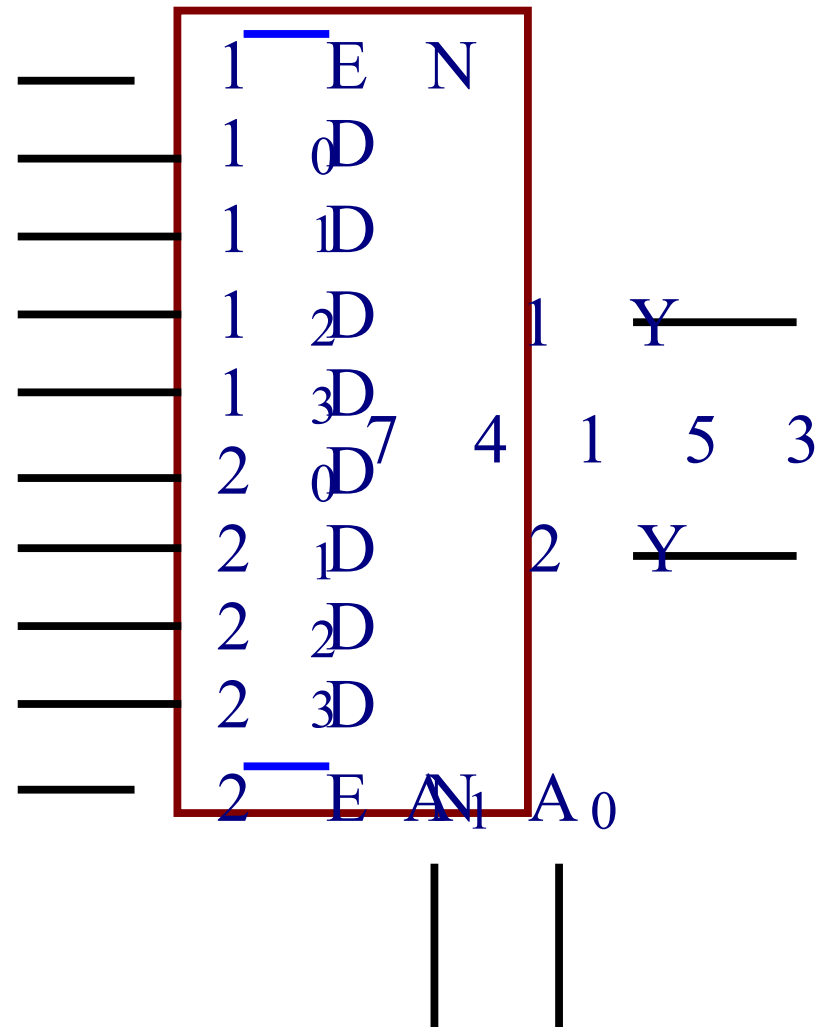
输 入			输 出
S	A_1	A_0	Y
0	×	×	0
1	0	0	D_0
1	0	1	D_1
1	1	0	D_2
1	1	1	D_3

$$Y(A_1, A_0) = S \cdot \sum_{i=0}^3 m_i D_i$$

表 四选一数据选择器的功能表

四选一MUX的逻辑表达式

$$\begin{cases} \overline{EN} = 1, Y = 0 ; \\ \overline{EN} = 0, Y = \overline{A_1}\overline{A_0}D_0 + \overline{A_1}A_0D_1 + A_1\overline{A_0}D_2 + A_1A_0D_3 \\ \quad = \sum_{i=0}^3 m_i D_i \end{cases}$$

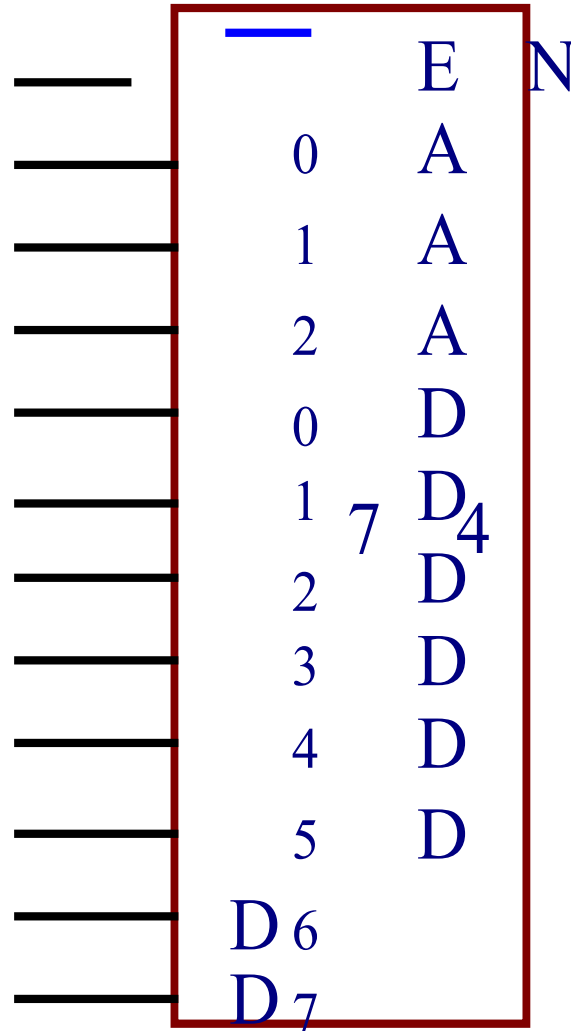


74153的简化逻辑符号

使能端

地址输入端

数据输入端



1 — 5 — Y1 输出端

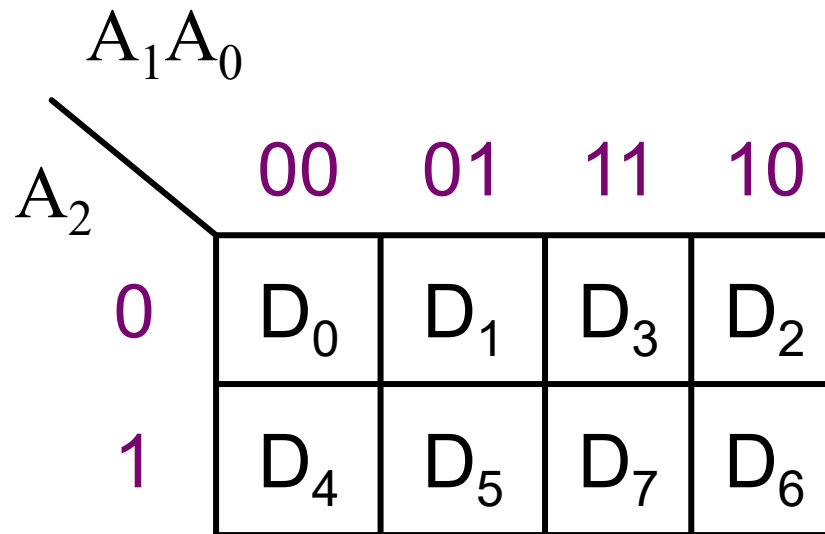
简化符号

八选一MUX的功能表

使能 输入	输 入			输 出
\overline{EN}	A_2	A_1	A_0	Y
1	\emptyset	\emptyset	\emptyset	0
0	0	0	0	D_0
0	0	0	1	D_1
0	0	1	0	D_2
0	0	1	1	D_3

使能 输入	输 入			输 出
\overline{EN}	A_2	A_1	A_0	Y
0	1	0	0	D_4
0	1	0	1	D_5
0	1	1	0	D_6
0	1	1	1	D_7

八选一MUX的卡诺图



八选一MUX的逻辑表达式

$$\begin{cases} \overline{EN} = 1, Y = 0 ; \\ \overline{EN} = 0, Y = \overline{A_2}\overline{A_1}\overline{A_0}D_0 + \overline{A_2}\overline{A_1}A_0D_1 + \overline{A_2}A_1\overline{A_0}D_2 + \\ \overline{A_2}A_1A_0D_3 + A_2\overline{A_1}\overline{A_0}D_4 + A_2\overline{A_1}A_0D_5 + A_2A_1\overline{A_0}D_6 + \\ A_2A_1A_0D_7 \\ = \sum_{i=0}^7 m_i D_i \end{cases}$$

数据选择器的应用

1. 功能扩展

例如用两片四选一MUX，可以构成八选一MUX；两片八选一数据选择器74LS151，可以构成十六选一数据选择器，等等。

2. 实现组合逻辑函数

组合逻辑函数 $F(A, B, C) = \sum m_i (i \in 0 \sim 7)$

8选1

$$Y(A_2, A_1, A_0) = \sum_{i=0}^7 m_i D_i$$

4选1

$$Y(A_1, A_0) = \sum_{i=0}^3 m_i D_i$$

比较可知，表达式中都有最小项 m_i ，利用数据选择器可以实现各种组合逻辑函数。

例 试用八选一电路实现

$$F = \overline{A}\overline{B}\overline{C} + \overline{A}BC + A\overline{B}C + ABC$$

解：将 A 、 B 、 C 分别从 A_2 、 A_1 、 A_0 输入，作为输入变量，把 Y 端作为输出 F 。因为逻辑表达式中的各乘积项均为最小项，所以可以改写为

$$F(A, B, C) = m_0 + m_3 + m_5 + m_7$$

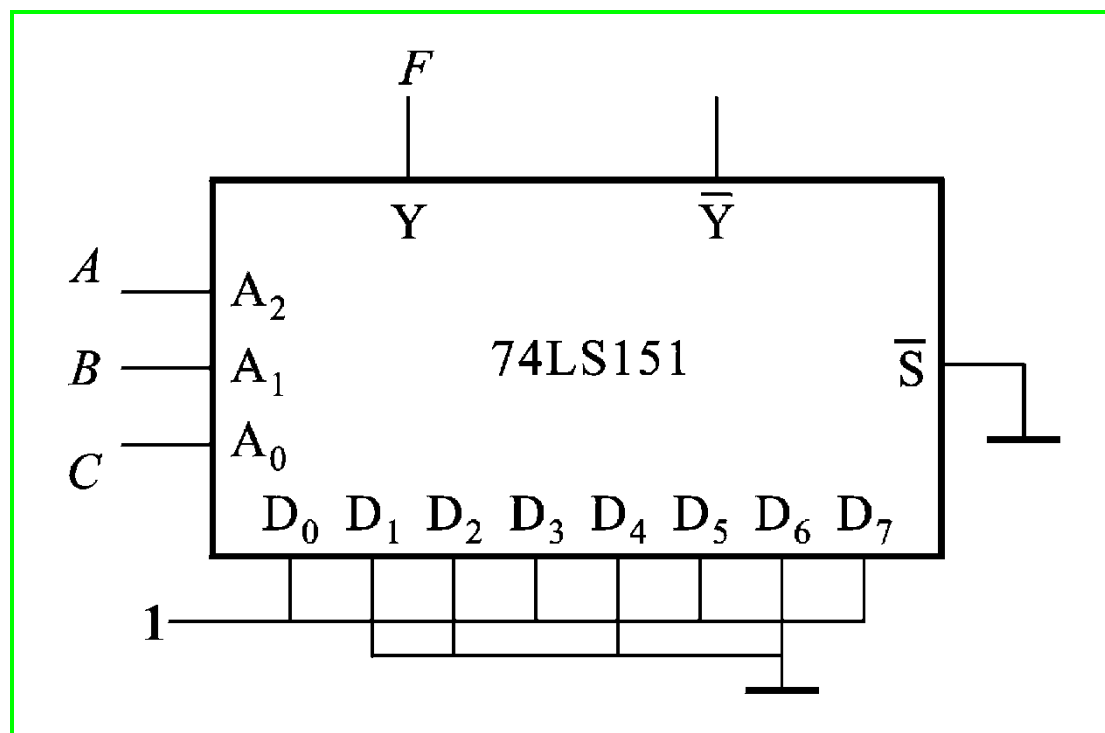
根据八选一数据选择器的功能，令

$$D_0 = D_3 = D_5 = D_7 = 1$$

$$D_1 = D_2 = D_4 = D_6 = 0$$

$$\overline{S} = 0$$

具体电路见下图：



电路图

例 试用八选一电路实现三变量多数表决电路。

解：假设三变量为A、B、C，表决结果为F，则真值表如下表所示。

<i>A</i> <i>B</i> <i>C</i>	<i>F</i>
0 0 0	0
0 0 1	0
0 1 0	0
0 1 1	1
1 0 0	0
1 0 1	1
1 1 0	1
1 1 1	1

真值表

则

$$F(A, B, C) = m_3 + m_5 + m_6 + m_7$$

在八选一电路中，将 A 、 B 、 C 从 A_2 、 A_1 、 A_0 输入，令

$$D_3 = D_5 = D_6 = D_7 = 1$$

$$D_0 = D_1 = D_2 = D_4 = 0$$

$$\overline{S} = 0$$

$$F = Y$$

则可实现三变量多数表决电路，具体电路图
请行画出。

例：用74151设计函数 $F = AB + A\bar{C}$ 。

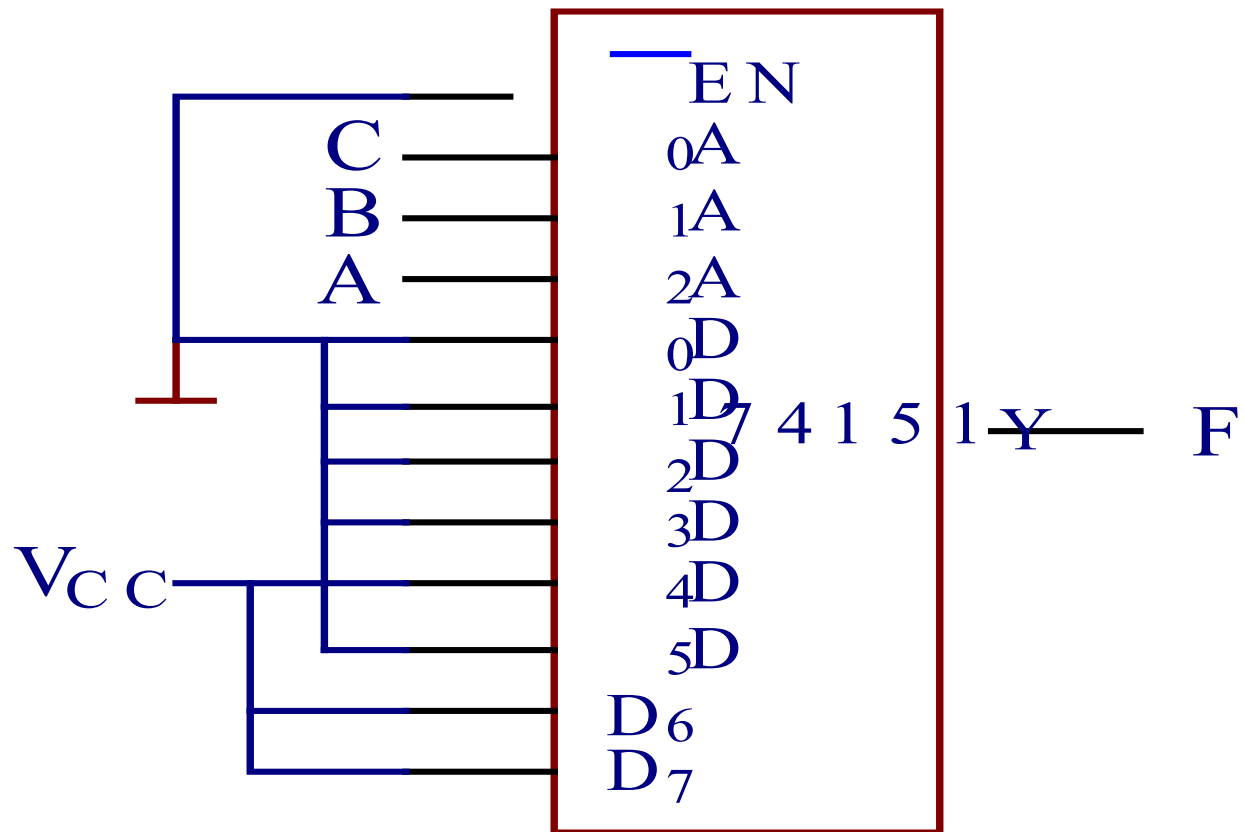
A_1A_0		00	01	11	10
A_2	0	D_0	D_1	D_3	D_2
	1	D_4	D_5	D_7	D_6

Y

BC		00	01	11	10
A	0	0	0	0	0
	1	1	0	1	1

F

比较两卡诺图，若A、B、C分别接 A_2 、 A_1 、 A_0 ，再令 $D_0=D_1=D_2=D_3=D_5$ ， $D_4=D_6=D_7=1$ ，则 $Y=F$ ，相应的电路图如下所示：



若C、B、A分别接 A_2 、 A_1 、 A_0 ，则Y、F的卡诺图分别如下，

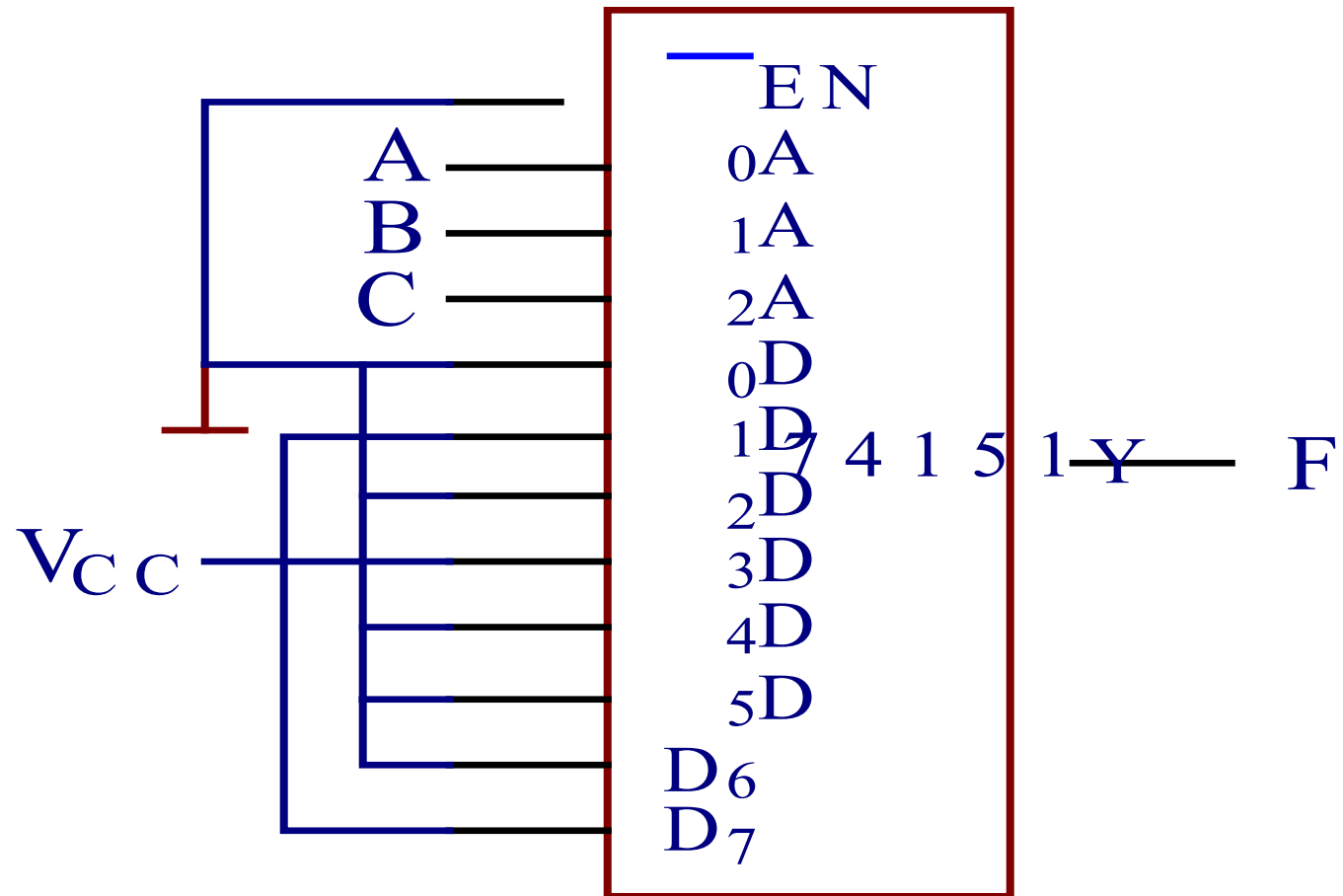
A_1A_0		00	01	11	10
A_2	0	D_0	D_1	D_3	D_2
	1	D_4	D_5	D_7	D_6

Y

BA		00	01	11	10
C	0	0	1	1	0
	1	0	0	1	0

F

再令 $D_0=D_2=D_4=D_5=D_6$ ， $D_1=D_3=D_7=1$ ，则
 $Y=F$ ，相应的电路图如下所示：



例：用一片74153设计一个一位全加器。

解：1/2 74153和一位全加器 的卡诺图分别如下

		$B_i C_{i-1}$			
		00	01	11	10
A_i	0	0	1	0	1
	1	1	0	1	0

S_i

		$B_i C_{i-1}$			
		00	01	11	10
A_i	0	0	0	1	0
	1	0	1	1	1

C_i

		A_0	
		0	1
A_1	0	D_0	D_1
	1	D_2	D_3

Y

$B_i C_{i-1}$					
		00	01	11	10
A_i	0	0	1	0	1
	1	1	0	1	0

S_i

降1维
→

B_i		0	1
A_i	0	C_{i-1}	\bar{C}_{i-1}
	1	\bar{C}_{i-1}	C_{i-1}

S_i

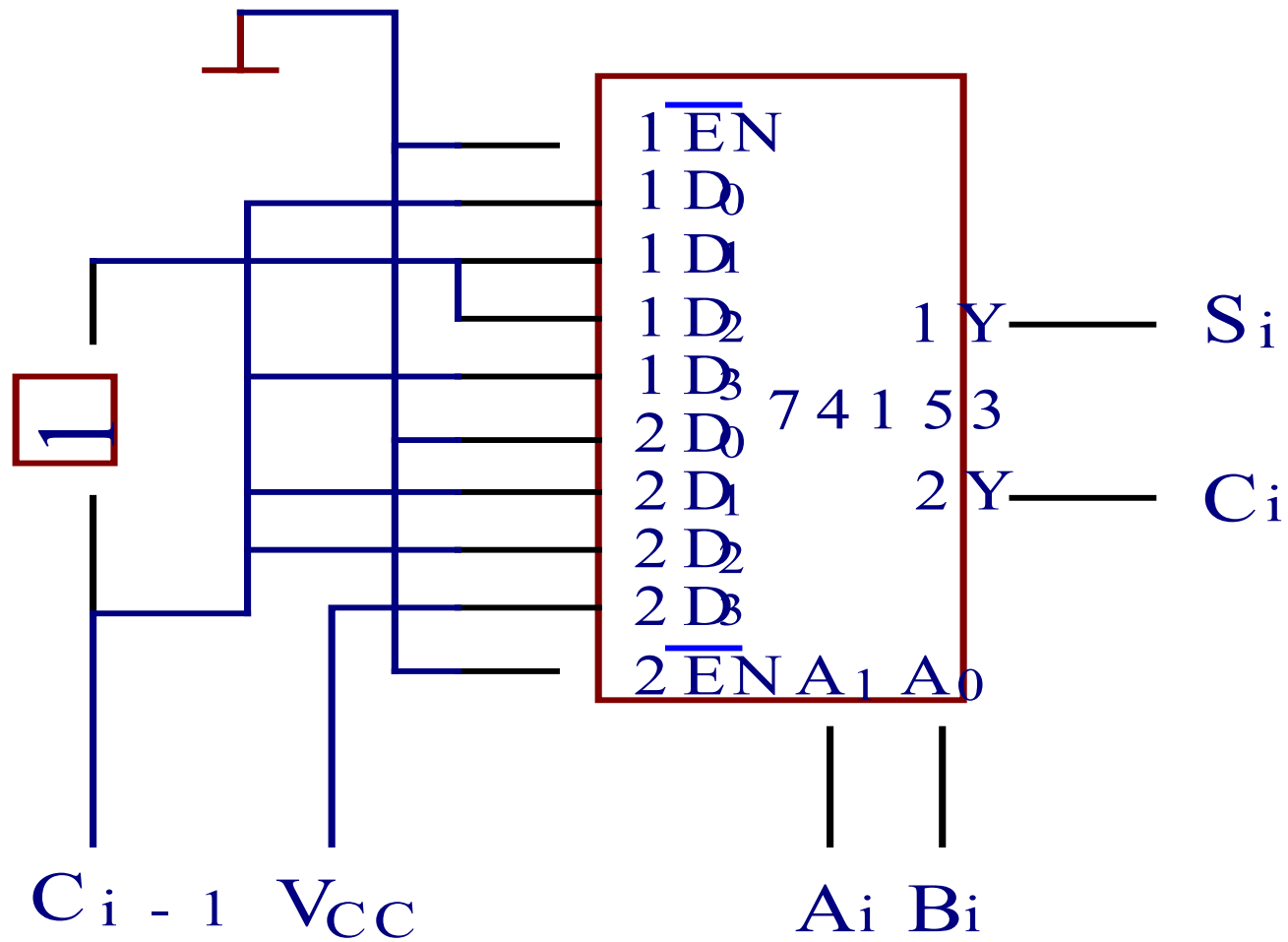
$B_i C_{i-1}$					
		00	01	11	10
A_i	0	0	0	1	0
	1	0	1	1	1

C_i

降1维
→

B_i		0	1
A_i	0	0	C_{i-1}
	1	C_{i-1}	1

C_i



用数据选择器设计组合逻辑电路的步骤：

(1) 降维；(可选)

(2) 比较；

(3) 画逻辑图。

例3.2.4：分别用一片74151和 $\frac{1}{2}$ 74153 实现函数

$$F = \bar{A}\bar{B}\bar{C} + \bar{A}BC + AB\bar{D} + A\bar{B}D + AC\bar{D}。$$

解：这是一个四变量函数，对其一次降维后可用74151实现，两次降维后可用 $\frac{1}{2}$ 74153实现。

CD		00	01	11	10
AB	00	1	1		
	01			1	1
	11	1			1
	10		1	1	1

(a)

BC		00	01	11	10
A	0	1	0	1	0
	1	D	1	\overline{D}	\overline{D}

B		0	1
A	0	\overline{C}	C
	1	C+D	\overline{D}

(b)

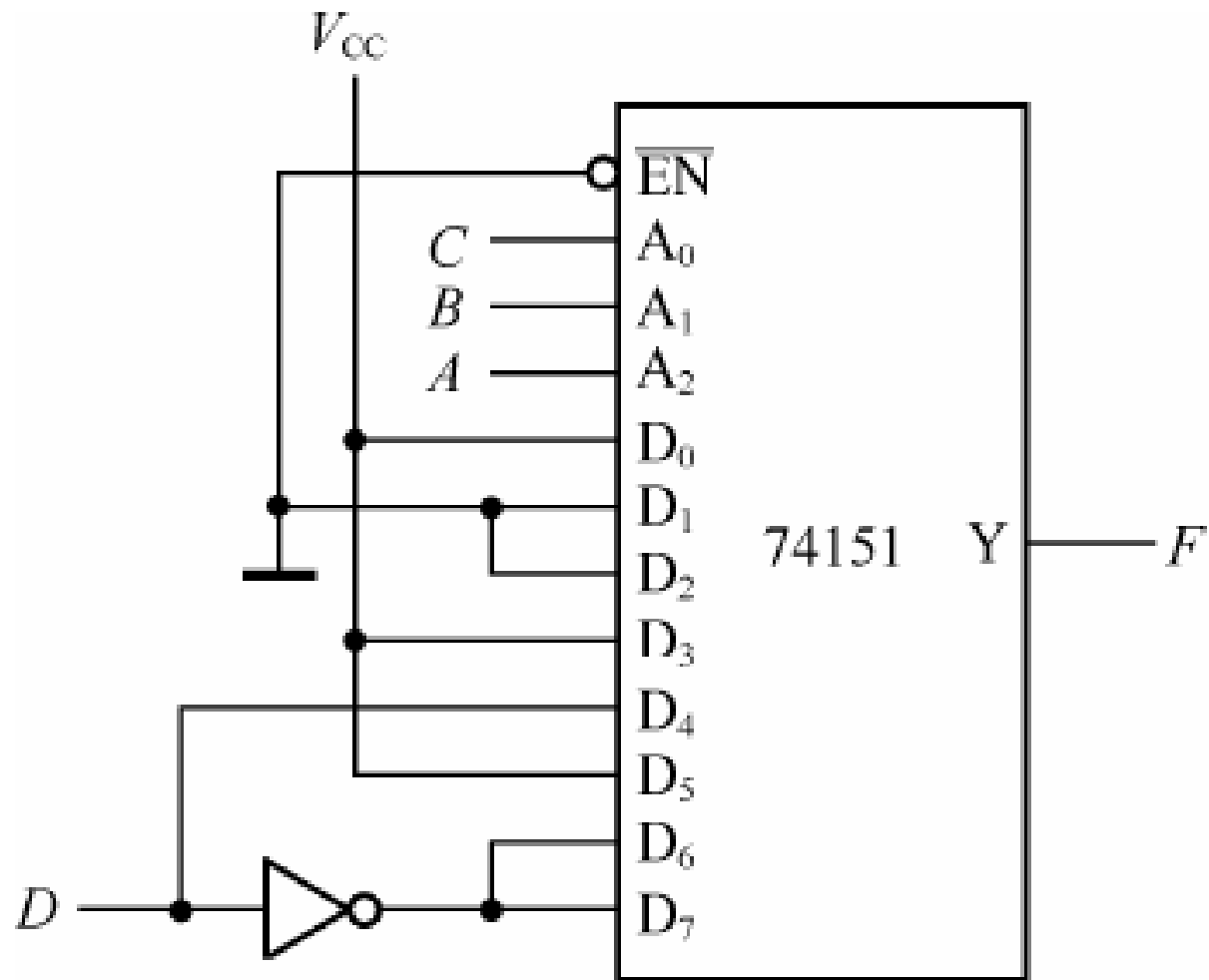
将A、B、C 分别接74151的 A_2 、 A_1 、 A_0 ；A、B 分别接 $\frac{1}{2}$ 74153的 A_1 、 A_0 ，然后与74151和 $\frac{1}{2}$ 74153的卡诺图比较，得74151的数据输入端为：

		A_1A_0			
		00	01	11	10
A_2	0	D_0	D_1	D_3	D_2
	1	D_4	D_5	D_7	D_6

		BC			
		00	01	11	10
A	0	1	0	1	0
	1	D	1	\bar{D}	\bar{D}

$$D_0 = D_3 = D_5 = 1, \quad D_1 = D_2 = 0,$$

$$D_4 = D, \quad D_6 = D_7 = \bar{D}$$



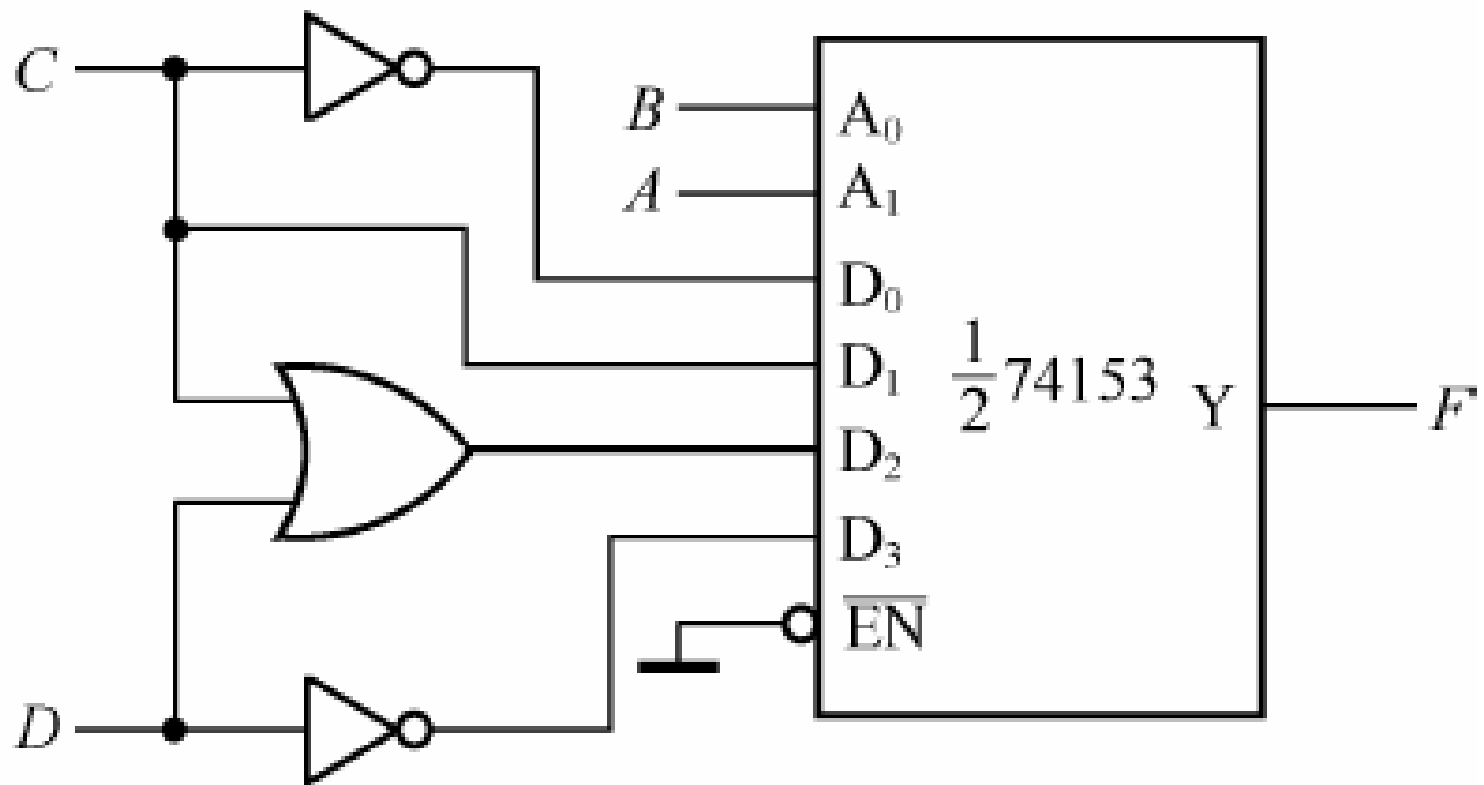
		A_0	
		0	1
A_1	0	D_0	D_1
	1	D_2	D_3

		B	
		0	1
A	0	\overline{C}	C
	1	$C+D$	\overline{D}

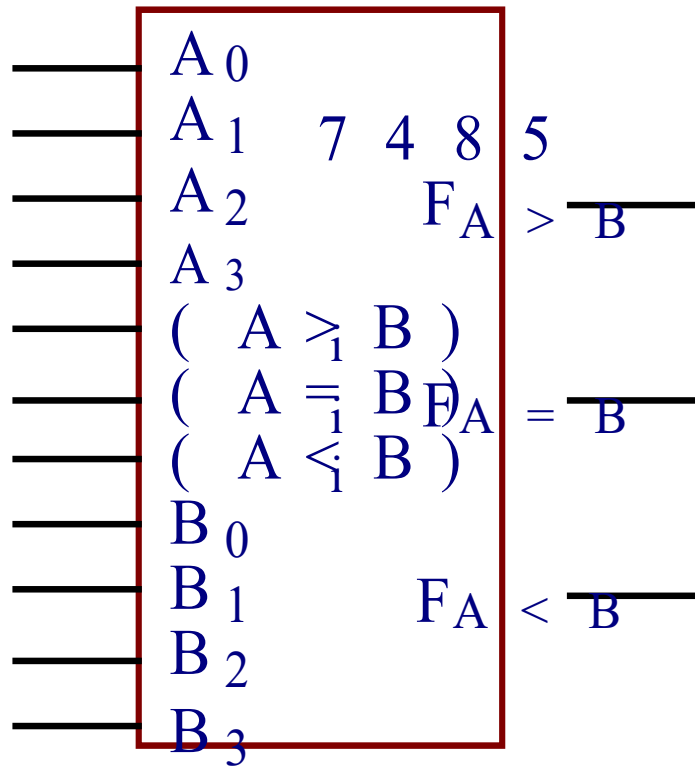
1/2 74153 的数据输入端为：

$$D_0 = \overline{C}, \quad D_1 = C, \quad D_2 = C + D, \quad D_3 = \overline{D}$$

电路如下所示。



四位并行数据比较器7485



$A_3 \sim A_0$ 、 $B_3 \sim B_0$: 数码输入端;

$(A > B)_i$ 、 $(A = B)_i$ 、

$(A < B)_i$: 级联输入端;

$F_{A > B}$ 、 $F_{A = B}$ 、 $F_{A < B}$: 比较结果输出端;

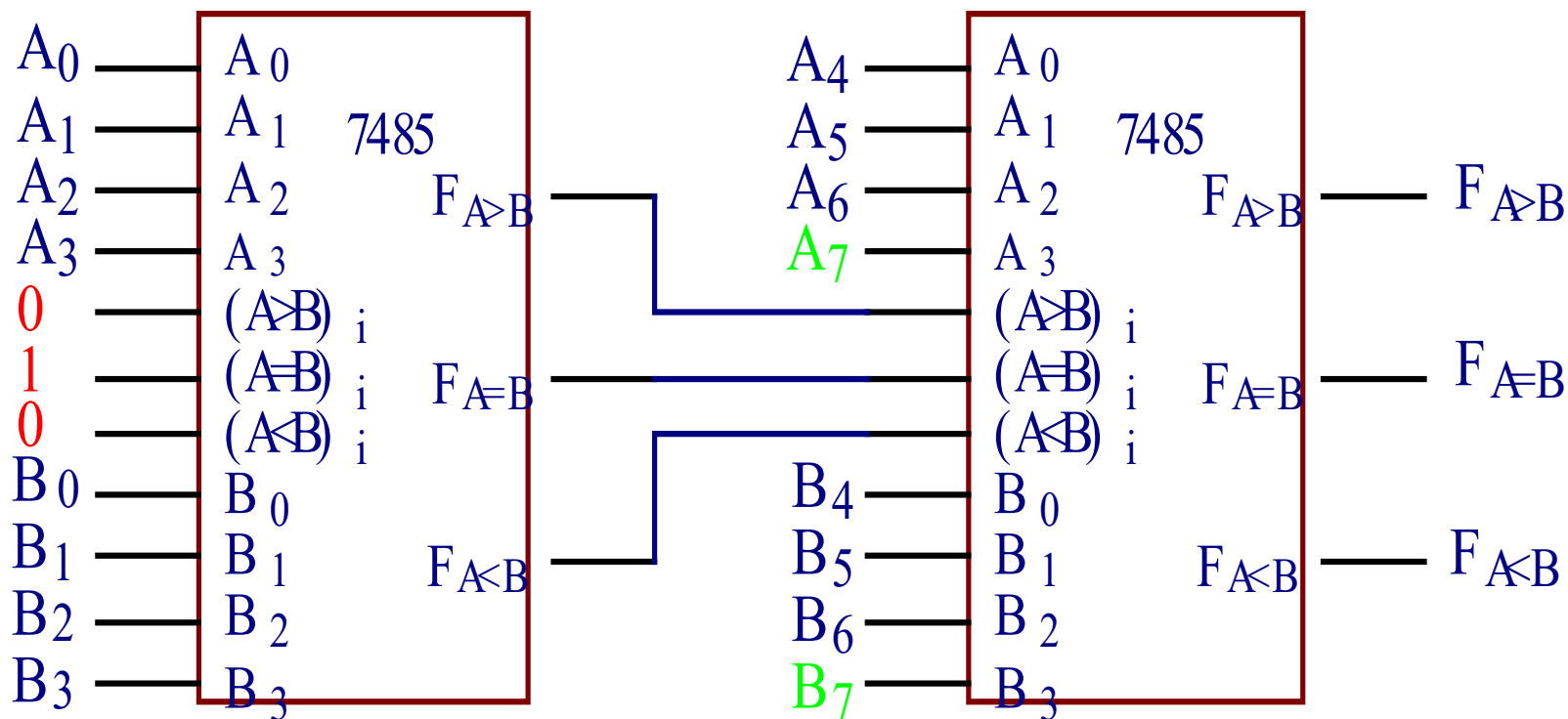
4位数据比较器7485功能表

输 入					输 出		
$A_3 B_3$	$A_2 B_2$	$A_1 B_1$	$A_0 B_0$	$(A>B)_i, (A<B)_i, (A=B)_i$	$F_{A>B}$	$F_{A<B}$	$F_{A=B}$
$A_3>B_3$	$\emptyset \emptyset$	$\emptyset \emptyset$	$\emptyset \emptyset$	$\emptyset \quad \emptyset \quad \emptyset$	1	0	0
$A_3<B_3$	$\emptyset \emptyset$	$\emptyset \emptyset$	$\emptyset \emptyset$	$\emptyset \quad \emptyset \quad \emptyset$	0	1	0
$A_3=B_3$	$A_2>B_2$	$\emptyset \emptyset$	$\emptyset \emptyset$	$\emptyset \quad \emptyset \quad \emptyset$	1	0	0
$A_3=B_3$	$A_2<B_2$	$\emptyset \emptyset$	$\emptyset \emptyset$	$\emptyset \quad \emptyset \quad \emptyset$	0	1	0
$A_3=B_3$	$A_2=B_2$	$A_1>B_1$	$\emptyset \emptyset$	$\emptyset \quad \emptyset \quad \emptyset$	1	0	0
$A_3=B_3$	$A_2=B_2$	$A_1<B_1$	$\emptyset \emptyset$	$\emptyset \quad \emptyset \quad \emptyset$	0	1	0
$A_3=B_3$	$A_2=B_2$	$A_1=B_1$	$A_0>B_0$	$\emptyset \quad \emptyset \quad \emptyset$	1	0	0
$A_3=B_3$	$A_2=B_2$	$A_1=B_1$	$A_0<B_0$	$\emptyset \quad \emptyset \quad \emptyset$	0	1	0

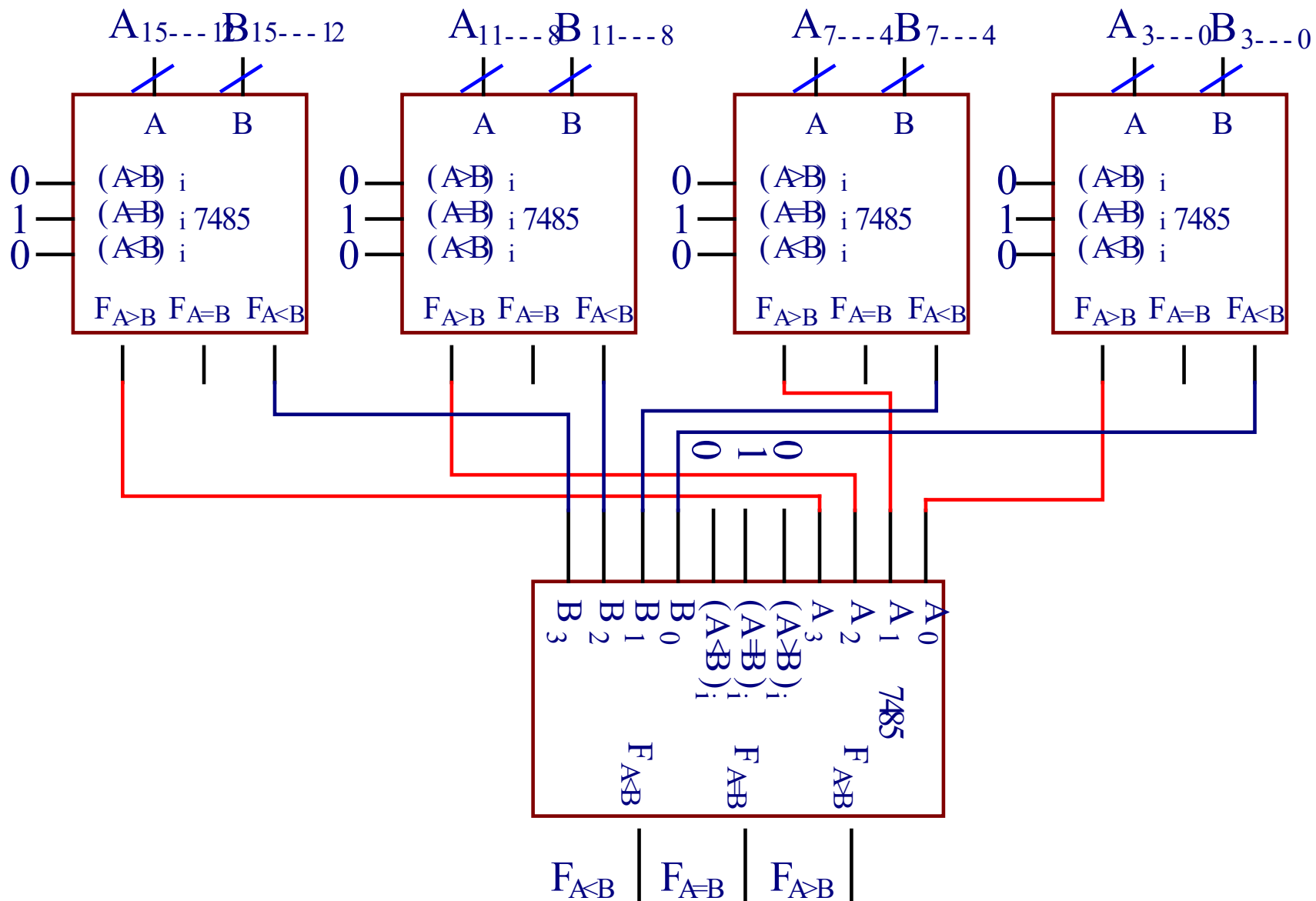
输 入					输 出		
$A_3 B_3$	$A_2 B_2$	$A_1 B_1$	$A_0 B_0$	$(A>B)_i$ $(A<B)_i$ $(A=B)_i$	$F_{A>B}$	$F_{A<B}$	$F_{A=B}$
$A_3=B_3$	$A_2=B_2$	$A_1=B_1$	$A_0=B_0$	1 0 0	1	0	0
$A_3=B_3$	$A_2=B_2$	$A_1=B_1$	$A_0=B_0$	0 1 0	0	1	0
$A_3=B_3$	$A_2=B_2$	$A_1=B_1$	$A_0=B_0$	0 0 1	0	0	1
$A_3=B_3$	$A_2=B_2$	$A_1=B_1$	$A_0=B_0$	0 0 0	1	1	0
$A_3=B_3$	$A_2=B_2$	$A_1=B_1$	$A_0=B_0$	0 1 1	0	0	1
$A_3=B_3$	$A_2=B_2$	$A_1=B_1$	$A_0=B_0$	1 0 1	0	0	1
$A_3=B_3$	$A_2=B_2$	$A_1=B_1$	$A_0=B_0$	1 1 0	0	0	0
$A_3=B_3$	$A_2=B_2$	$A_1=B_1$	$A_0=B_0$	1 1 1	0	0	1


数据比较器的扩展

(1) 串联方式



(2) 并联方式





全加器能把本位两个加数 A_n 、 B_n 和来自低位的进位 C_{n-1} 三者相加，得到求和结果 S_n 和该位的进位信号 C_n 。

由真值表写
最小项之和
式，再稍加
变换得：

A_n	B_n	C_{n-1}	S_n	C_n
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

$$\begin{aligned}
 S_n &= \overline{A_n} \overline{B_n} C_{n-1} + \overline{A_n} B_n \overline{C_{n-1}} + A_n \overline{B_n} \overline{C_{n-1}} + A_n B_n C_{n-1} \\
 &= \overline{A_n} (B_n \oplus C_{n-1}) + A_n (\overline{B_n} \oplus \overline{C_{n-1}}) \\
 &= A_n \oplus B_n \oplus C_{n-1}
 \end{aligned}$$

由真值表写
最小项之和
式，再稍加
变换得：

A_n	B_n	C_{n-1}	S_n	C_n
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

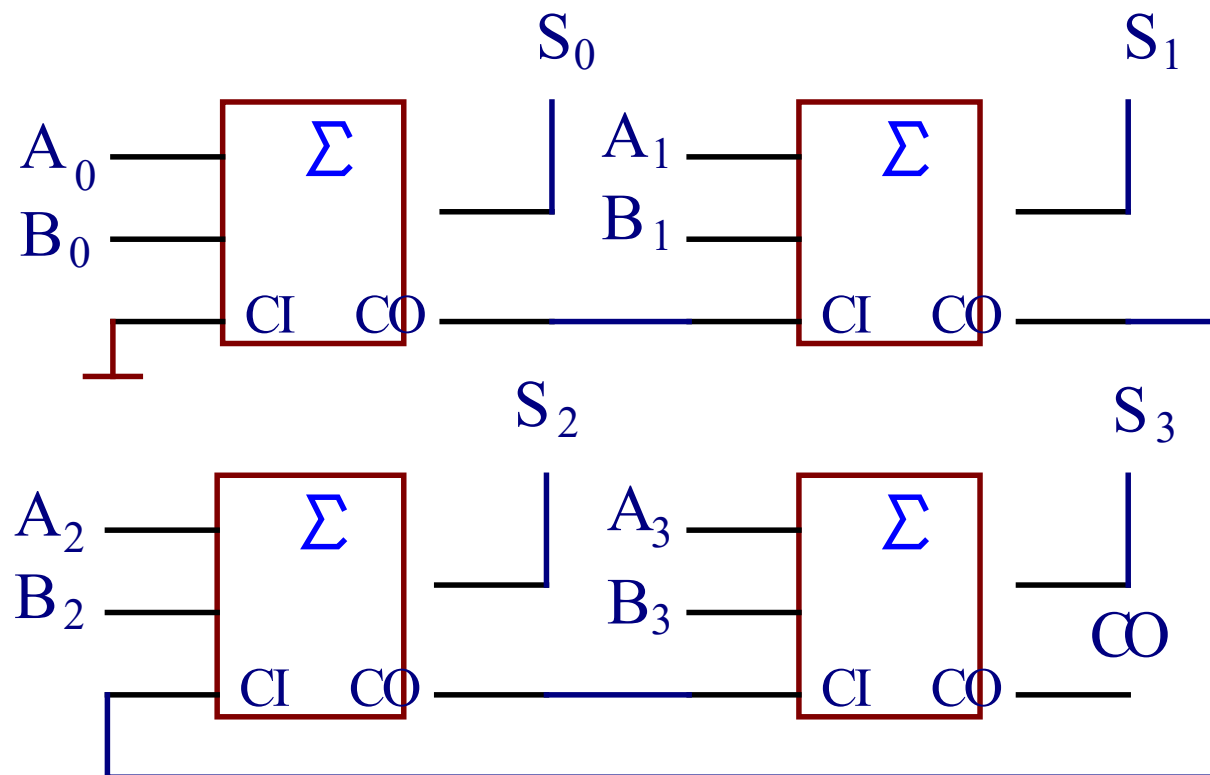
$$\begin{aligned}
 C_n &= \overline{A_n} B_n C_{n-1} + A_n \overline{B_n} C_{n-1} + A_n B_n \\
 &= (A_n \oplus B_n) C_{n-1} + A_n B_n
 \end{aligned}$$


$$S_n = A_n \oplus B_n \oplus C_{n-1}$$

$$C_n = (A_n \oplus B_n)C_{n-1} + A_n B_n$$

由表达式得逻辑图： page74

1. 四位串行进位全加器



2. 四位超前进位全加器

由于 $S_i = A_i \oplus B_i \oplus C_{i-1}$

$$C_i = A_i B_i + A_i C_{i-1} + B_i C_{i-1}$$

则 $S_0 = A_0 \oplus B_0 \oplus CI = f_0 (A_0, B_0, CI)$

$$C_0 = A_0 B_0 + A_0 CI + B_0 CI = g_0 (A_0, B_0, CI)$$

$$S_1 = A_1 \oplus B_1 \oplus C_0 = f_0 (A_1, B_1, C_0)$$

$$= f_0 (A_1, B_1, g_0 (A_0, B_0, CI))$$

$$= f_1 (A_1, B_1, A_0, B_0, CI)$$

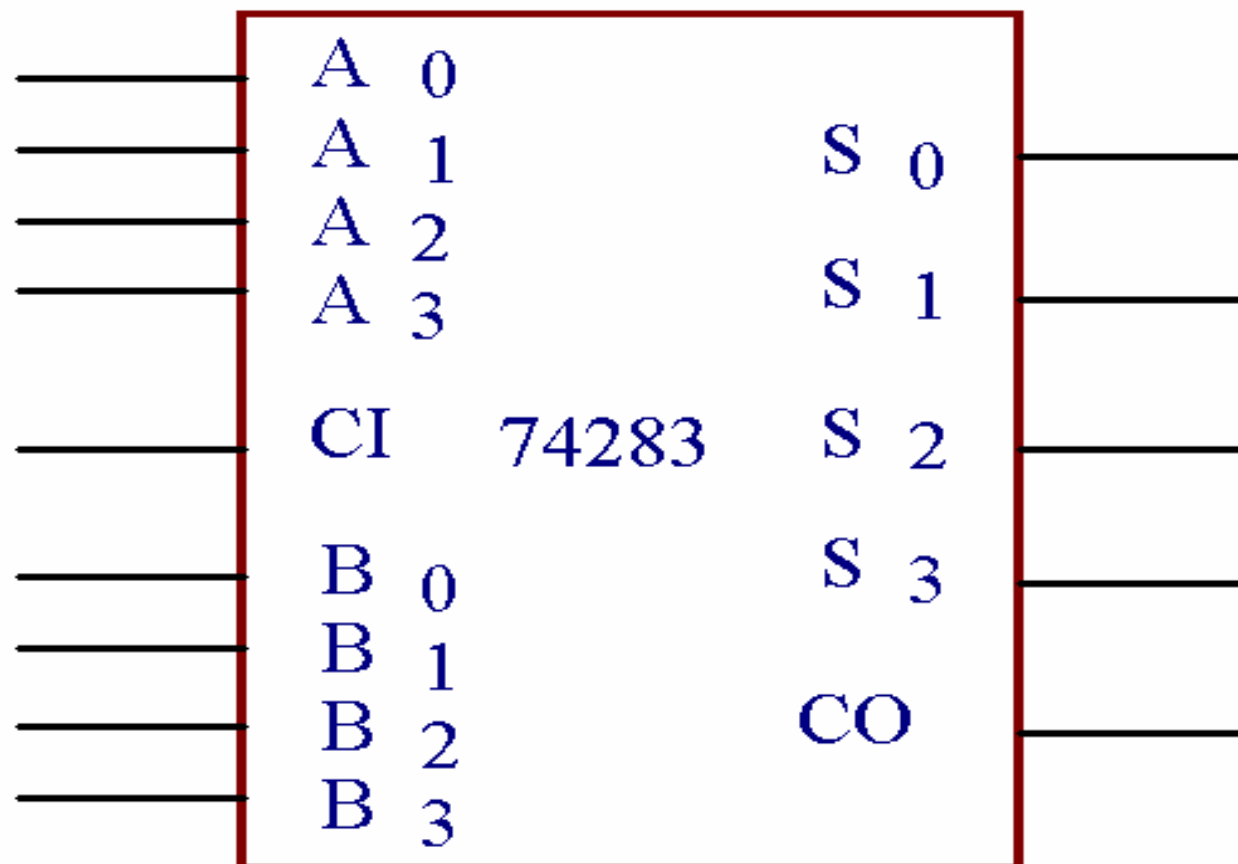
$$C_1 = A_1B_1 + A_1C_0 + B_1C_0 = g_0 (A_1, B_1, C_0)$$

$$= g_1 (A_1, B_1, A_0, B_0, CI)$$

⋮

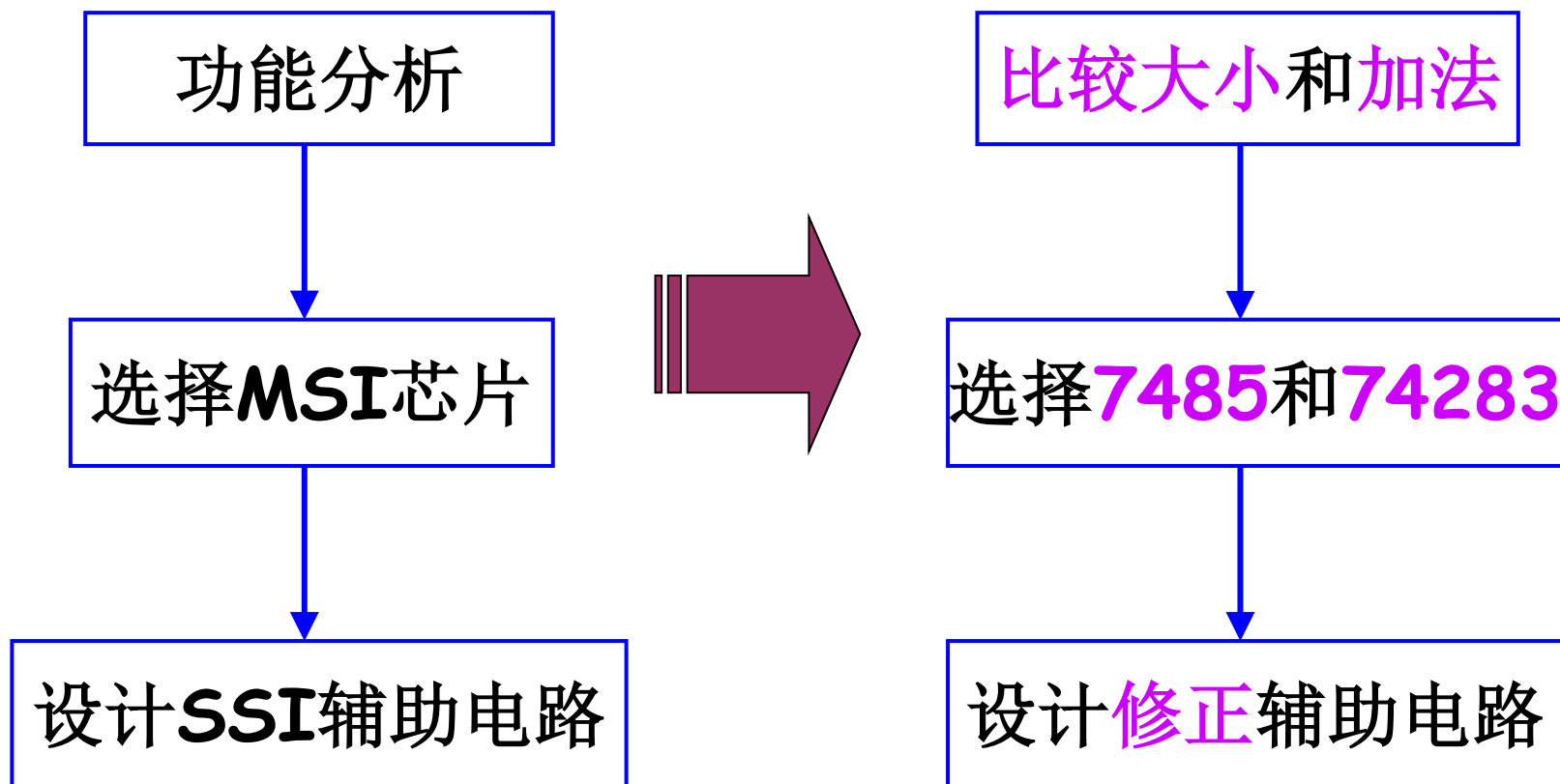
$$S_3 = f_3 (A_3, A_2, A_1, A_0, B_3, B_2, B_1, B_0, CI)$$

$$C_3 = g_3 (A_3, A_2, A_1, A_0, B_3, B_2, B_1, B_0, CI)$$



3. 全加器的应用举例

例 已知8421BCD码 $(A_3A_2A_1A_0 \cdot a_3a_2a_1a_0)_{8421BCD}$ ，试设计一个电路将该数四舍五入。



例 已知8421BCD码 $(A_3A_2A_1A_0.a_3a_2a_1a_0)_{8421BCD}$ ，试设计一个电路将该数四舍五入。

解：当小数部分大于4时，整数部分应加1，即

$$\begin{array}{r} A_3A_2A_1A_0 \\ + \quad \quad \quad 1 \\ \hline CO\ S_3\ S_2\ S_1\ S_0 \end{array}$$

当相加结果 $S_3\ S_2\ S_1\ S_0$ 为1010时，应进行修正。

例 已知8421BCD码 $(A_3A_2A_1A_0 \cdot a_3a_2a_1a_0)_{8421BCD}$ ， 试设计一个电路将该数四舍五入。

因为**1010**不是 $(10)_{10}$ 的8421BCD码表示形式，
正确结果应为**0001 0000**， 所以：

$\begin{array}{r} 1010 \\ + 0110 \\ \hline 0001 \ 0000 \end{array}$	非法码 加6修正
---	-------------

电路图如下所示：

例 已知8421BCD码 $(A_3A_2A_1A_0 \cdot a_3a_2a_1a_0)_{8421BCD}$ ，试设计一个电路将该数四舍五入。

