

3.2 中规模集成组合逻辑电路MSI

为了方便，人们将一些常用的电路的设计标准化，制成了中、大规模集成电路产品。

比较常用的有：

- (1) 编码器
- (2) 译码器
- (3) 数据选择器
- (4) 全加器
- (5) 数值比较器

3.2.1 编码器

生活中常用十进制数及文字、符号等表示事物。

编码器



译码器



数字电路只能以二进制信号工作。

编码：用二进制数码0和1构成的一组有序组合（称为代码）来表示各种对象（如十进制数、字符等）。这一指定过程，称为编码。

编码器：实现编码功能的电路。

1) 二进制编码器

2^n 个互不相同的状态 \rightarrow 2^n 个代码 (共需 n 位码元)

(1) 8—3线普通编码器

图3.2.1 表3.2.1 功能表

(2) 8—3线优先编码器74148

74148的简化符号 表4.2.2 74148功能表

2) 二—十进制优先编码器74147

能将9个输入信号分别编成9个BCD码

表3.2.3 74147功能表

3.2.2 译码器

译码： 编码的逆过程，将编码时赋予代码的特定含义“翻译”出来，还原成相应的控制信号。

译码器： 实现译码功能的电路。



常用的译码器有二进制译码器、二-十进制译码器和显示译码器等。

1) 二进制译码器

(1) 2—4 线译码器 (2) 3—8 线译码器

(3) 应用

2) 二—十进制译码器

(1) 8421BCD码译码器7442

3) 数字显示译码器

(1) 七段数码管 (2) 数字显示译码器7448



内容回顾

- 什么是编码器？ 有哪些常用的编码器？ 有什么用途？
- 什么是译码器？ 有哪些常用的译码器？ 有什么用途？



作业

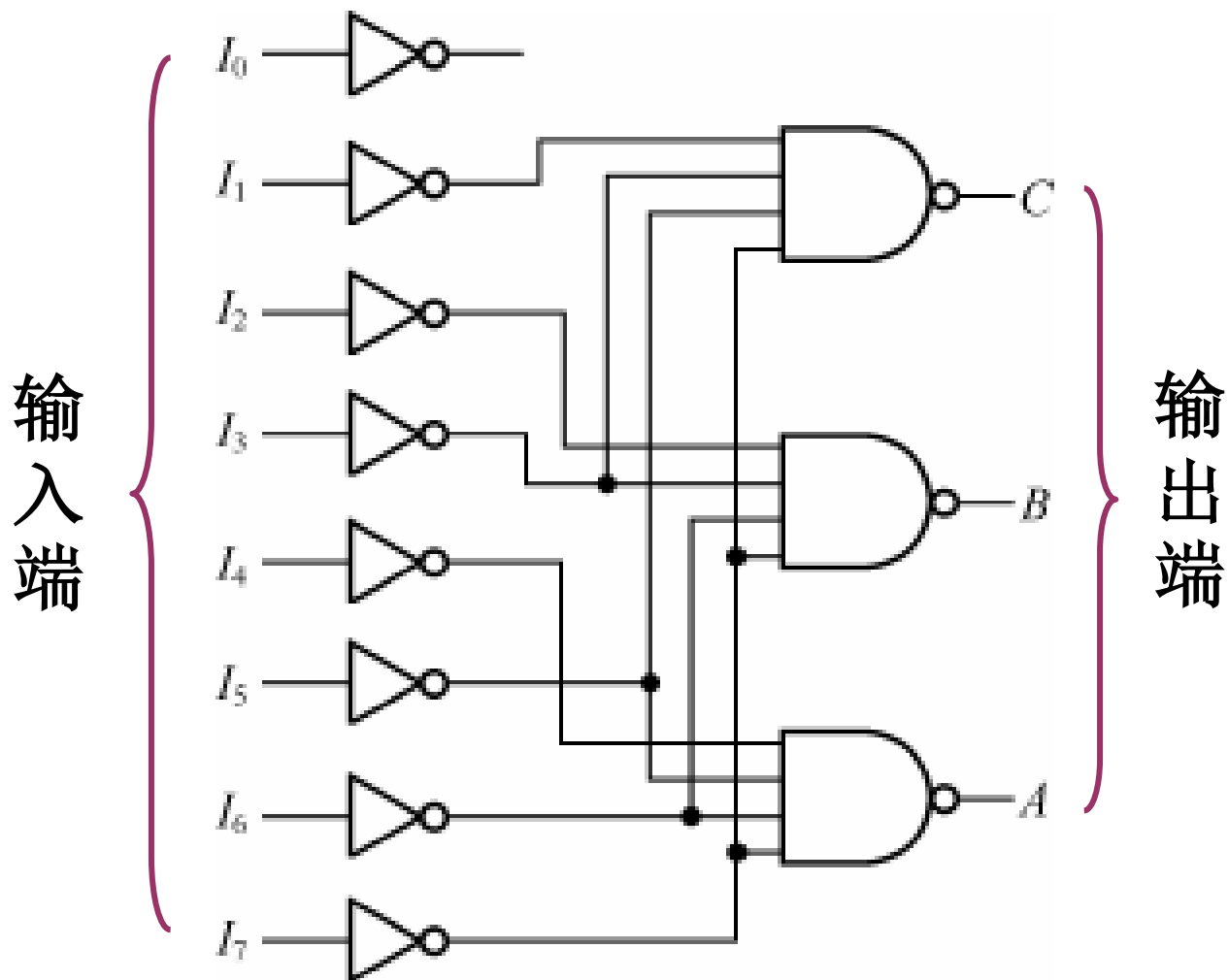
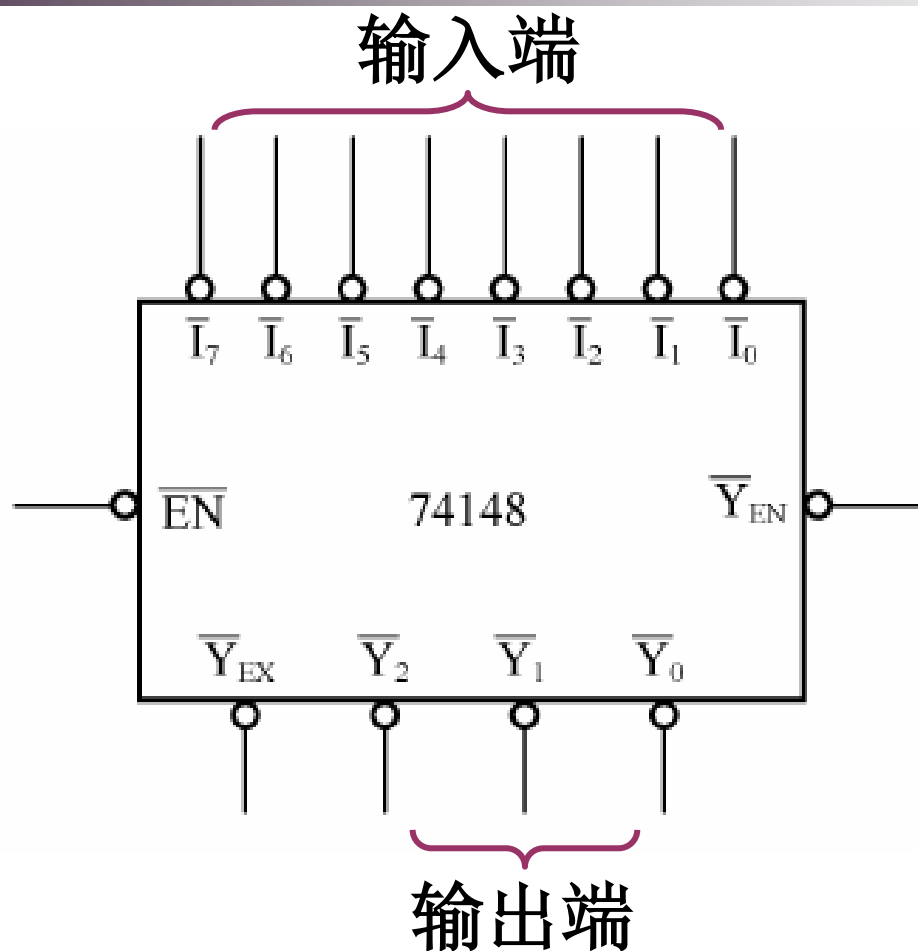


图 3.2.1 3位二进制编码器逻辑图

表3.2.1 3位二进制编码器真值表

输 入								输 出		
I_0	I_1	I_2	I_3	I_4	I_5	I_6	I_7	A	B	C
1	0	0	0	0	0	0	0	0	0	0
0	1	0	0	0	0	0	0	0	0	1
0	0	1	0	0	0	0	0	0	1	0
0	0	0	1	0	0	0	0	0	1	1
0	0	0	0	1	0	0	0	1	0	0
0	0	0	0	0	1	0	0	1	0	1
0	0	0	0	0	0	1	0	1	1	0
0	0	0	0	0	0	0	1	1	1	1



74148简化逻辑符号

74148各输入端、输出端都是低电平有效。

表3.2.2 8—3线优先编码器74148功能表

使能 输入	输 入								输 出	输出 标志	使能 输出
EN	\bar{I}_7	\bar{I}_6	\bar{I}_5	\bar{I}_4	\bar{I}_3	\bar{I}_2	\bar{I}_1	\bar{I}_0	\overline{Y}_2 \overline{Y}_1 \overline{Y}_0	\overline{Y}_{EX}	\overline{Y}_{EN}
1	∅	∅	∅	∅	∅	∅	∅	∅	1 1 1	1	1
0	1	1	1	1	1	1	1	1	1 1 1	1	0
0	0	∅	∅	∅	∅	∅	∅	∅	0 0 0	0	1
0	1	0	∅	∅	∅	∅	∅	∅	0 0 1	0	1
0	1	1	0	∅	∅	∅	∅	∅	0 1 0	0	1
0	1	1	1	0	∅	∅	∅	∅	0 1 1	0	1
0	1	1	1	1	0	∅	∅	∅	1 0 0	0	1
0	1	1	1	1	1	0	∅	∅	1 0 1	0	1
0	1	1	1	1	1	1	0	∅	1 1 0	0	1
0	1	1	1	1	1	1	1	0	1 1 1	0	1

当片(2)处于编码状态时，
 $\overline{Y}_{EN}=1$ ，从而
片(1)不工作；

当片(2)处于非
编码状态时，
 $\overline{Y}_{EN}=0$ ，从而
片(1)工作；

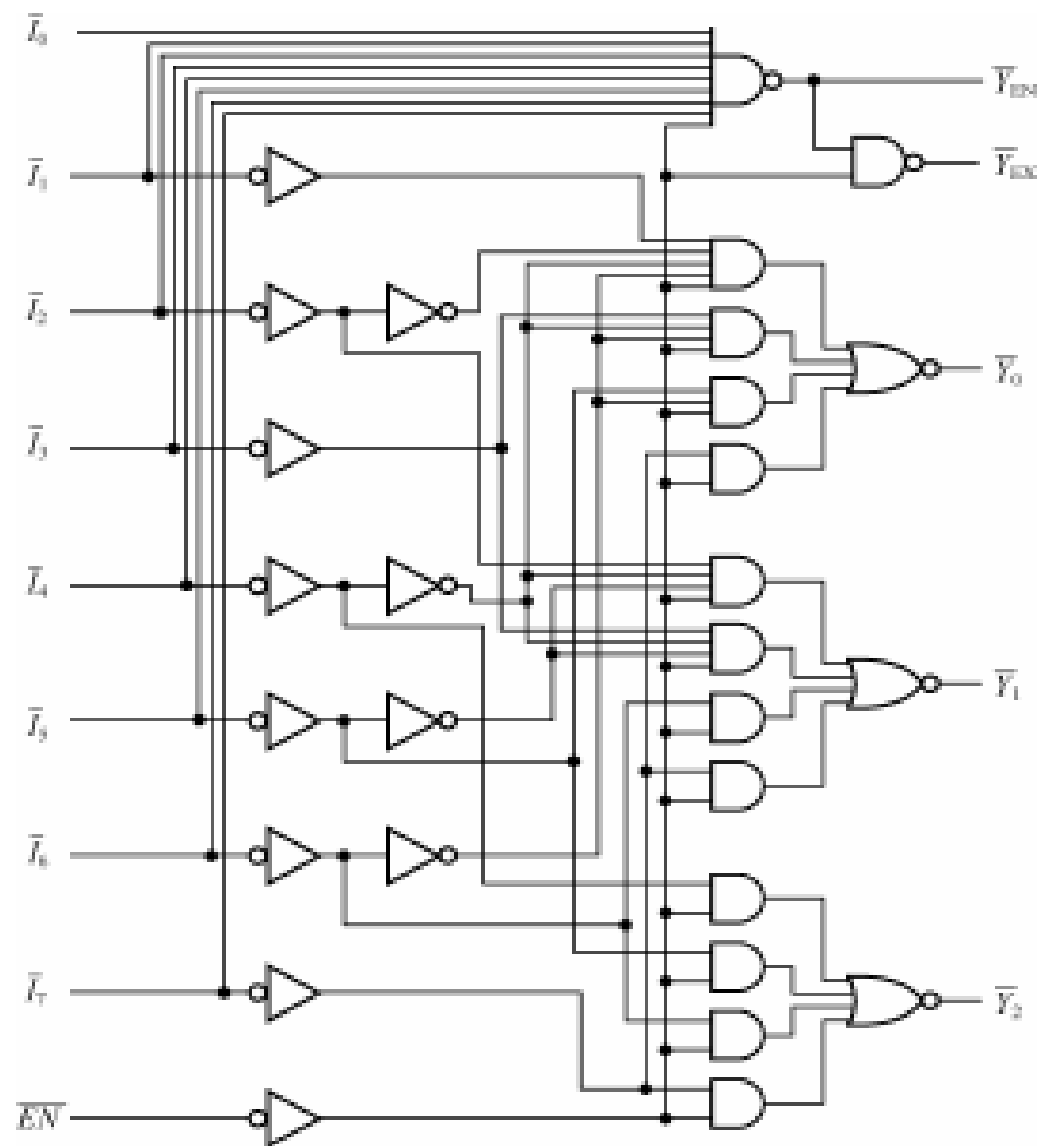


图 3.2.3

表3.2.3 二—十进制优先编码器74147功能表

输 入									输 出			
\bar{I}_1	\bar{I}_2	\bar{I}_3	\bar{I}_4	\bar{I}_5	\bar{I}_6	\bar{I}_7	\bar{I}_8	\bar{I}_9	\overline{Y}_3	\overline{Y}_2	\overline{Y}_1	\overline{Y}_0
0	1	1	1	1	1	1	1	1	1	1	1	0
∅	0	1	1	1	1	1	1	1	1	1	0	1
∅	∅	0	1	1	1	1	1	1	1	1	0	0
∅	∅	∅	0	1	1	1	1	1	1	0	1	1
∅	∅	∅	∅	0	1	1	1	1	1	0	1	0
∅	∅	∅	∅	∅	0	1	1	1	1	0	0	1
∅	∅	∅	∅	∅	∅	0	1	1	1	0	0	0
∅	∅	∅	∅	∅	∅	∅	0	1	1	0	1	1
∅	∅	∅	∅	∅	∅	∅	∅	0	1	0	1	0
1	1	1	1	1	1	1	1	1	1	1	1	1

① 产生输入端十进制下标的

8421BCD码的反码

② 输入端低电平（即逻辑“0”）有效

(1) 2—4 线译码器

- ① 逻辑图及简化符号
- ② 2—4线译码器的功能表
- ③ 2—4线译码器的逻辑表达式
- ④ 双2—4线译码器74139的简化逻辑符号

(2) 3—8 线译码器

- ① 74138简化符号
- ② 3—8线译码器74138的功能表
- ③ 3—8线译码器74138的逻辑表达式

(3) 应用

- ① 芯片的扩展
- ② 实现组合逻辑函数

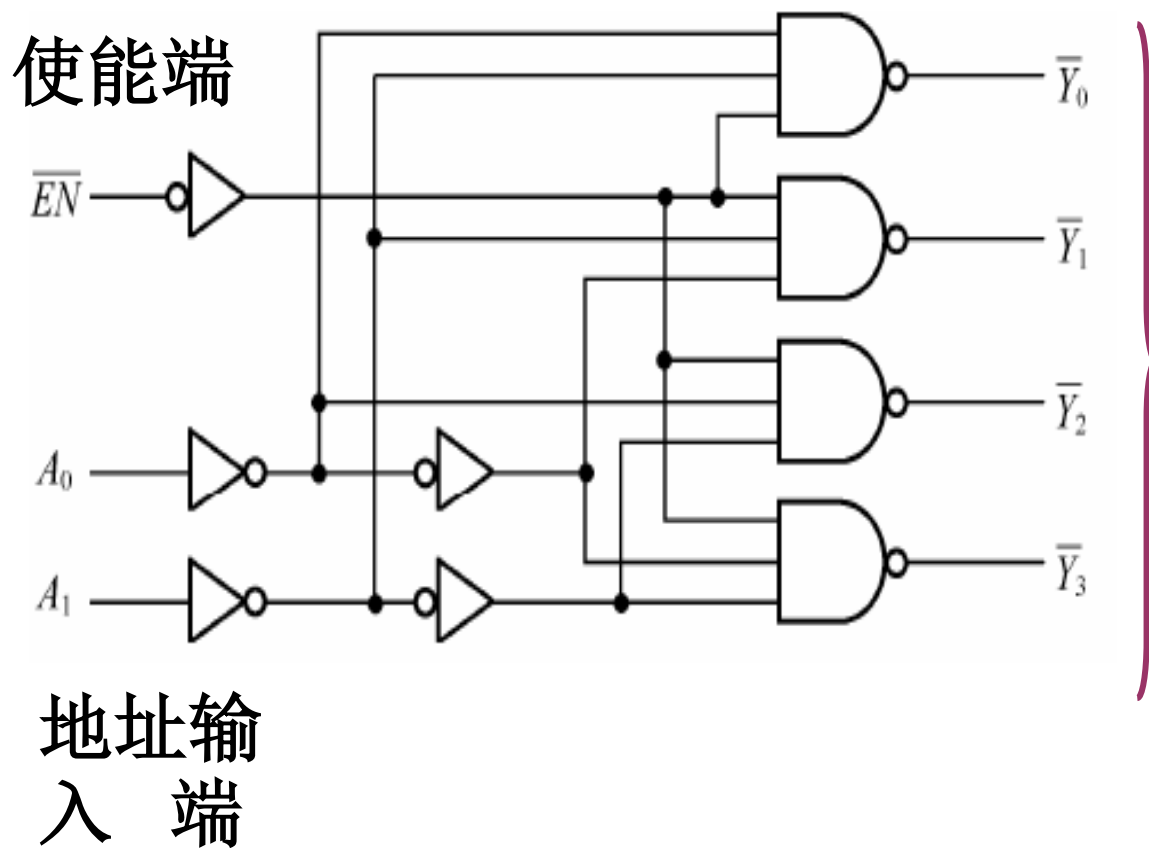
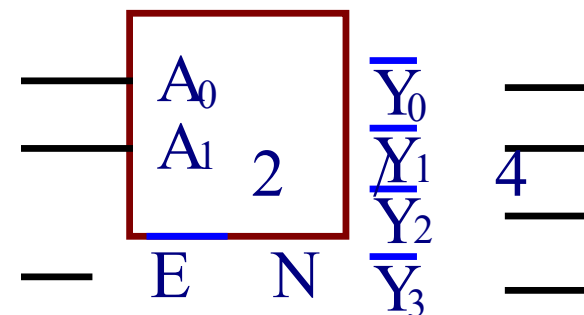


图 3.2.5 (a) 逻辑图

译码输出端



(b) 简化符号

表 4.2.4 2—4 线译码器的功能表

使能输入	输 入		输 出			
\overline{EN}	A_1	A_0	\overline{Y}_0	\overline{Y}_1	\overline{Y}_2	\overline{Y}_3
1	\emptyset	\emptyset	1	1	1	1
0	0	0	0	1	1	1
0	0	1	1	0	1	1
0	1	0	1	1	0	1
0	1	1	1	1	1	0

$\overline{EN}=0$ 时，器件工作，算出输入的一组二进制代码对应的十进制数，以此数作为下标的输出端被选中(输出0)。

2—4线译码器的逻辑表达式

$$\begin{cases} \overline{EN}=1, \overline{Y}_i=1 (i=0,1,2,3) & ; \text{器件不工作} \\ \overline{EN}=0, \overline{Y}_i=\overline{m}_i (i=0,1,2,3) & ; \text{器件工作} \end{cases}$$

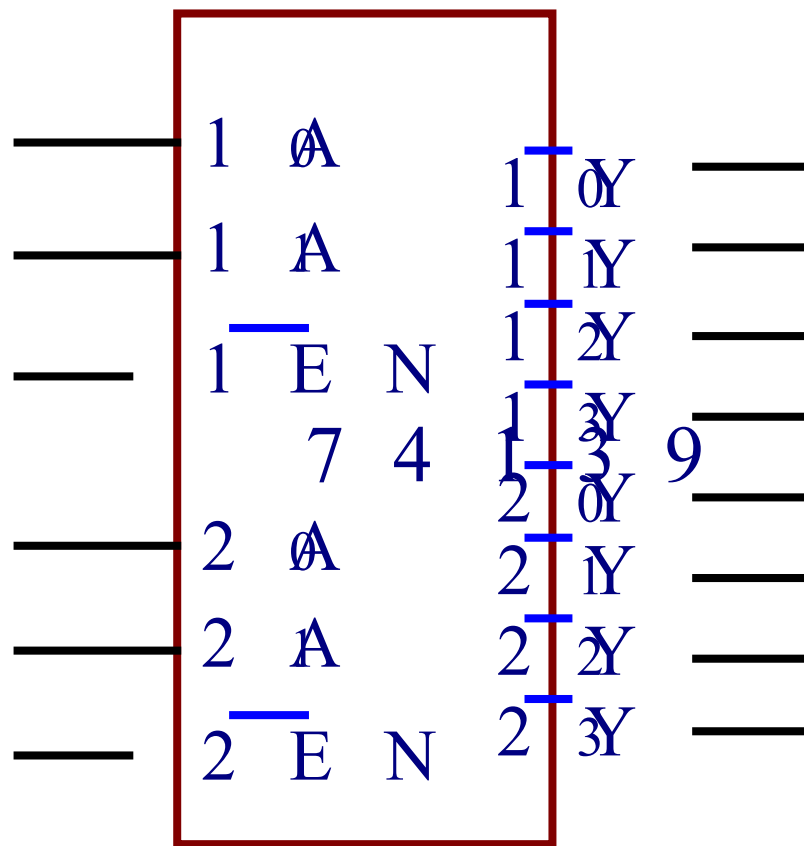


图 4.2.6 双2—4线译码器74139的简化逻辑符号

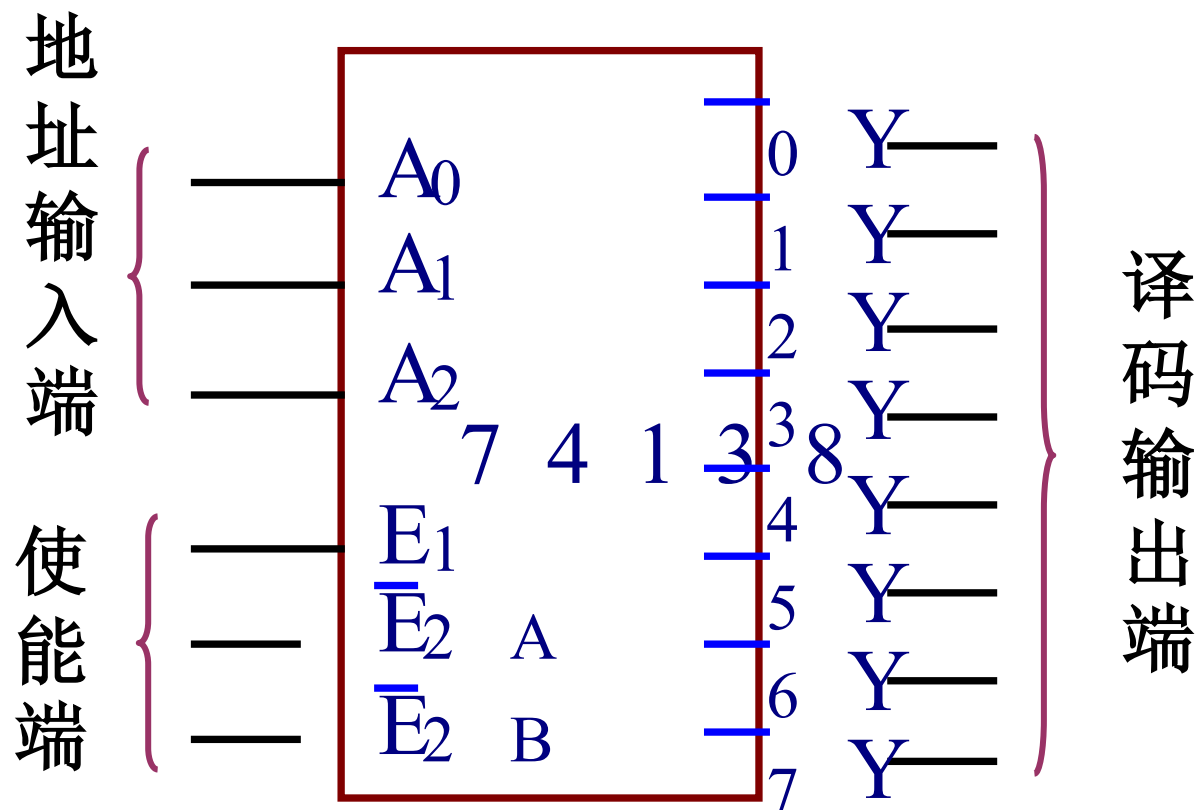


图 4.2.7 (a) 74138简化符号

表 4.2.5 3—8 线译码器74138的功能表

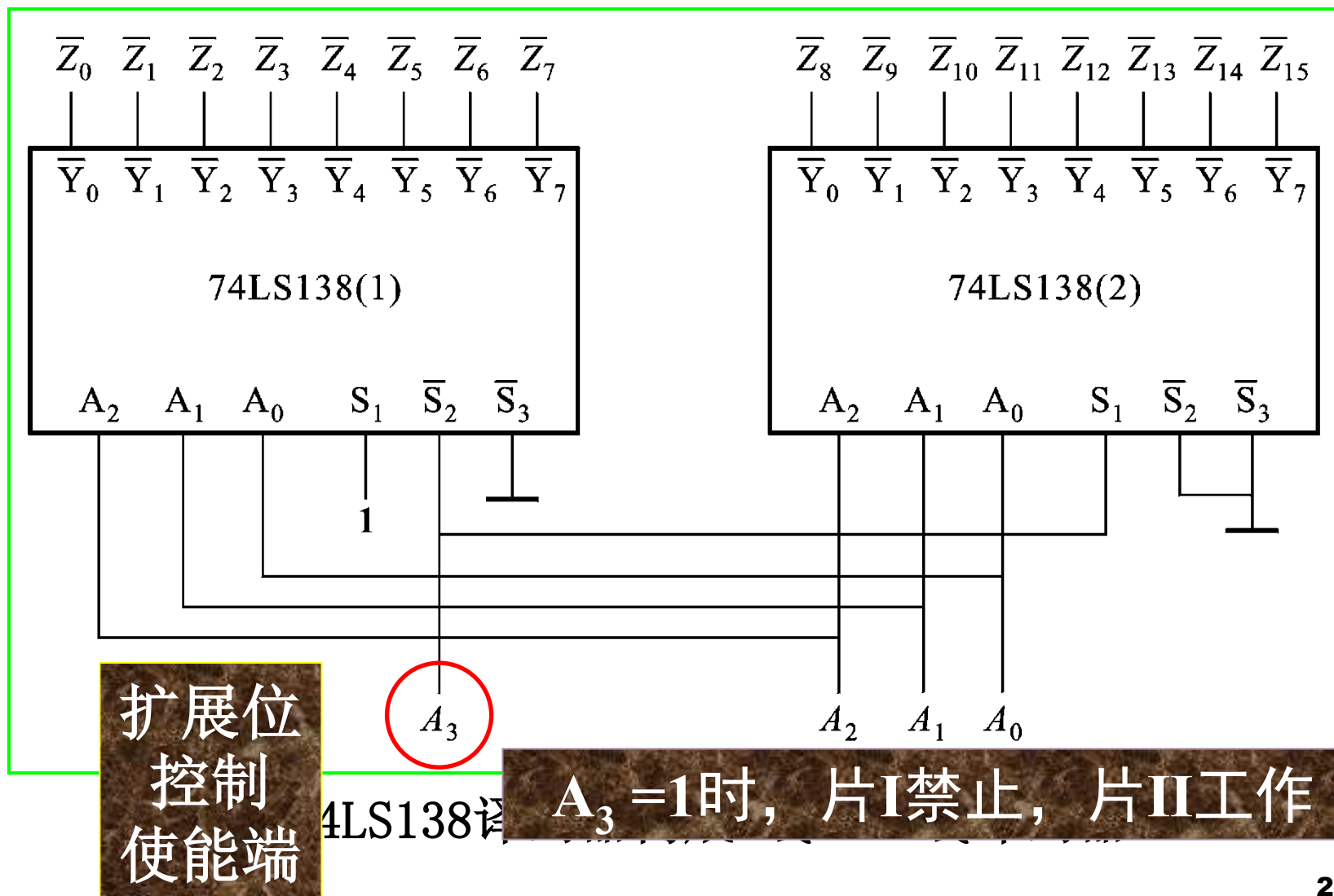
使能输入		输 入	输 出							
E_1	$\overline{E}_{2A} + \overline{E}_{2B}$	$A_2 A_1 A_0$	\overline{Y}_0	\overline{Y}_1	\overline{Y}_2	\overline{Y}_3	\overline{Y}_4	\overline{Y}_5	\overline{Y}_6	\overline{Y}_7
\emptyset	1	$\emptyset \ \emptyset \ \emptyset$	1	1	1	1	1	1	1	1
0	\emptyset	$\emptyset \ \emptyset \ \emptyset$	1	1	1	1	1	1	1	1
1	0	0 0 0	0	1	1	1	1	1	1	1
1	0	0 0 1	1	0	1	1	1	1	1	1
1	0	0 1 0	1	1	0	1	1	1	1	1
1	0	0 1 1	1	1	1	0	1	1	1	1
1	0	1 0 0	1	1	1	1	0	1	1	1
1	0	1 0 1	1	1	1	1	1	0	1	1
1	0	1 1 0	1	1	1	1	1	1	0	1
1	0	1 1 1	1	1	1	1	1	1	1	0

3—8线译码器74138的逻辑表达式

$$\left\{ \begin{array}{l} E_1=1 \text{ 和 } \overline{E_{2A}}+\overline{E_{2B}}=0 \text{ 不同时满足,} \\ \overline{Y_i}=1 \ (i=0,1,\dots,7) \quad ; \text{ 器件不工作} \\ \\ E_1=1 \text{ 和 } \overline{E_{2A}}+\overline{E_{2B}}=0 \text{ 同时满足,} \\ \overline{Y_i}=\overline{m_i} \ (i=0,1,\dots,7) \quad ; \text{ 器件工作} \end{array} \right.$$

① 芯片的扩展

$A_3 = 0$ 时, 片I工作, 片II禁止



②实现组合逻辑函数

$$F(A, B, C) = \sum m_i (i \in 0 \sim 7)$$

$$\overline{Y_i} = \overline{S \cdot m_i} = \overline{m_i} (S = 1, i = 0, 1, 2, \dots, 7)$$

比较以上两式可知，把3线—8线译码器74LS138地址输入端（ $A_2A_1A_0$ ）作为逻辑函数的输入变量（ ABC ），译码器的每个输出端 Y_i 都与某一个最小项 m_i 相对应，加上适当的门电路，就可以利用译码器实现组合逻辑函数。

例 试用74LS138译码器实现逻辑函数：

$$F(A, B, C) = \sum m(1, 3, 5, 6, 7)$$

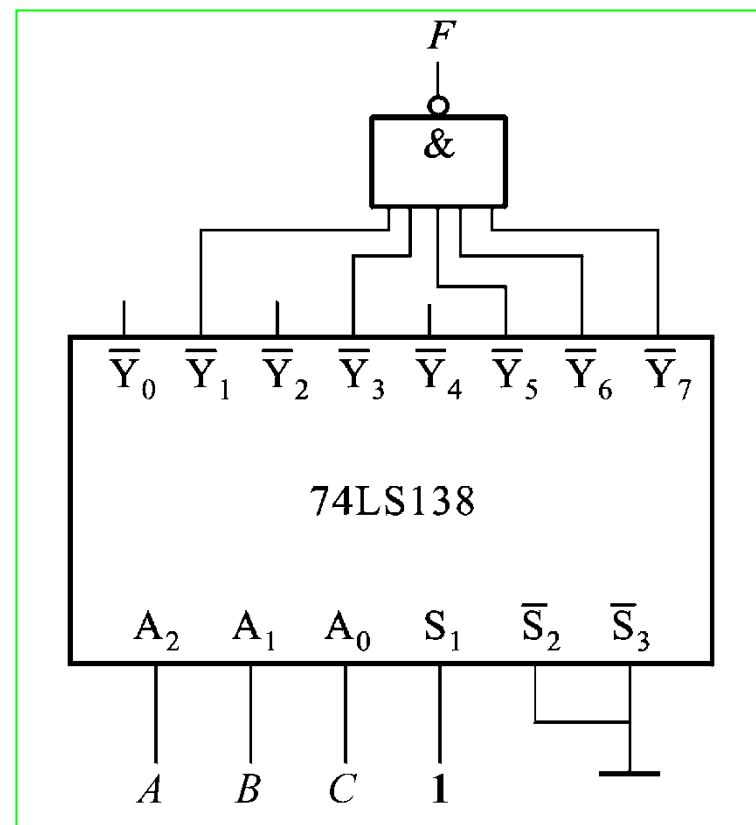
解：因为 $\overline{Y_i} = \overline{m_i} (i = 0, 1, 2, \dots, 7)$

则

$$\begin{aligned} F(A, B, C) &= \sum m(1, 3, 5, 6, 7) \\ &= m_1 + m_3 + m_5 + m_6 + m_7 \\ &= \overline{\overline{m_1} \cdot \overline{m_3} \cdot \overline{m_5} \cdot \overline{m_6} \cdot \overline{m_7}} \\ &= \overline{\overline{Y_1} \cdot \overline{Y_3} \cdot \overline{Y_5} \cdot \overline{Y_6} \cdot \overline{Y_7}} \end{aligned}$$

因此，正确连接控制输入端使译码器处于工作状态，将 \overline{Y}_1 、 \overline{Y}_3 、 \overline{Y}_5 、 \overline{Y}_6 、 \overline{Y}_7 经一个与非门输出， A_2 、 A_1 、 A_0 分别作为输入变量A、B、C，就可实现组合逻辑函数。

$$\begin{aligned} F(A, B, C) &= \sum m(1, 3, 5, 6, 7) \\ &= \overline{\overline{Y}_1 \cdot \overline{Y}_3 \cdot \overline{Y}_5 \cdot \overline{Y}_6 \cdot \overline{Y}_7} \end{aligned}$$



电路图

例 用74138实现函数 $F = AB + A\overline{C}$ 。

解： $F(A,B,C) = AB + A\overline{C} = m_4 + m_6 + m_7$

$$= \overline{\overline{m_4 + m_6 + m_7}}$$

$$= \overline{\overline{m_4} \cdot \overline{m_6} \cdot \overline{m_7}}$$

$$= \overline{\overline{Y_4} \cdot \overline{Y_6} \cdot \overline{Y_7}}$$

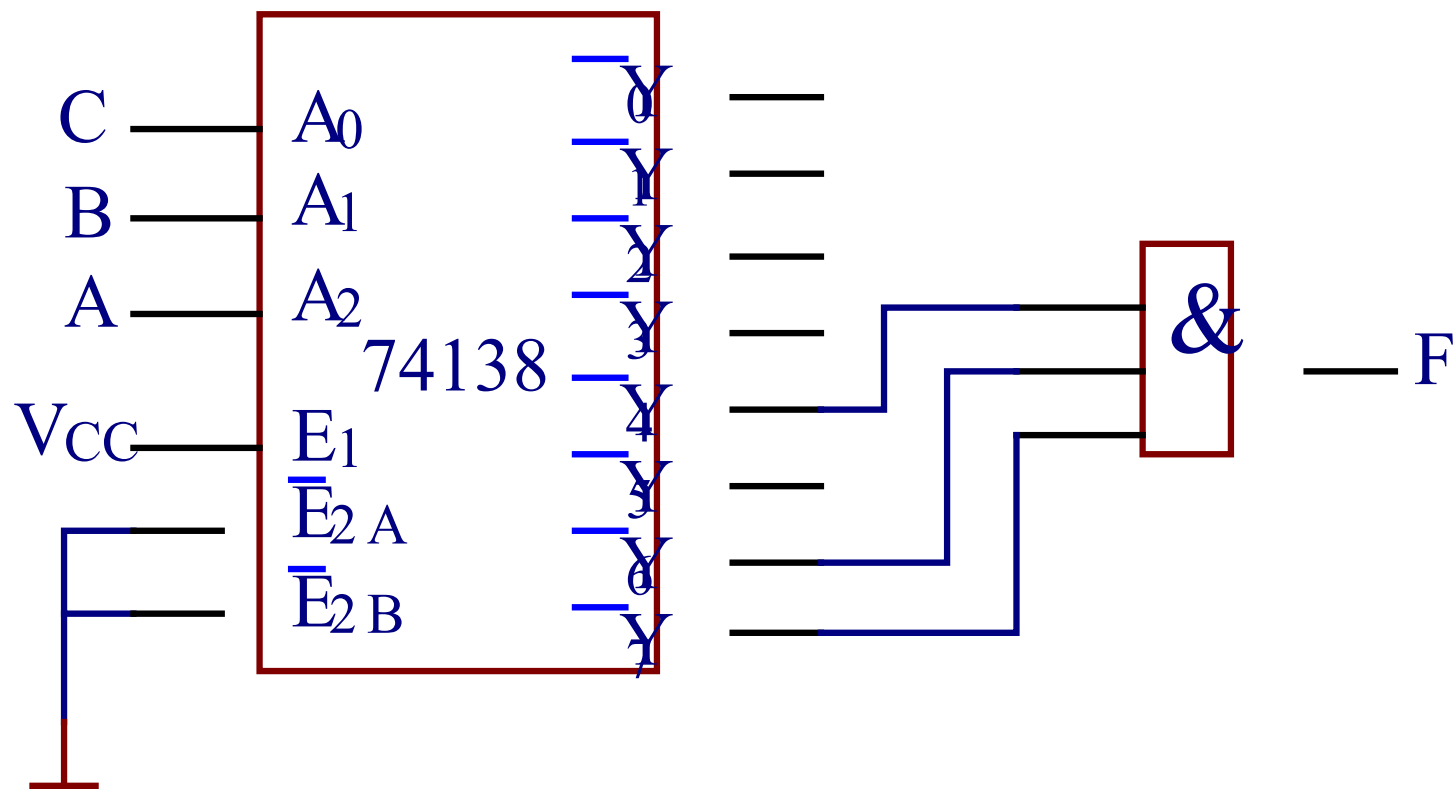

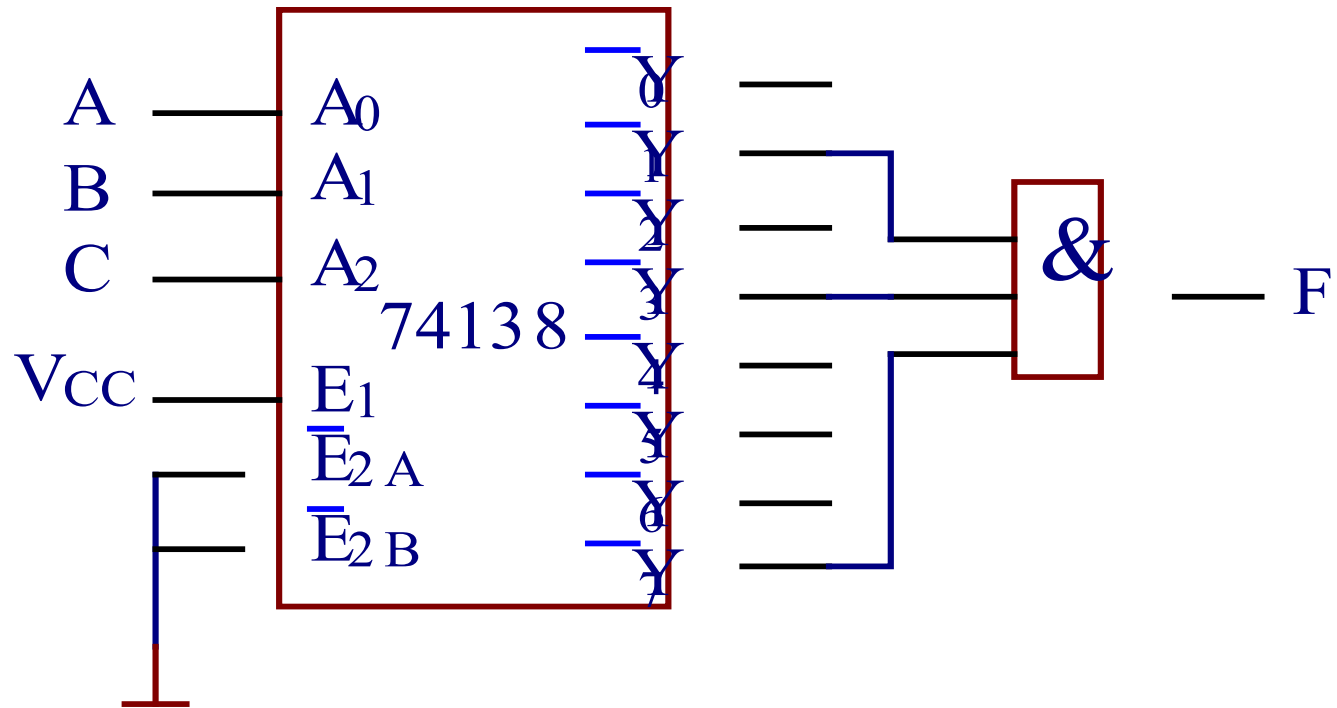


图 4.2.10 (a)


$$\begin{aligned}\text{另, } F(C,B,A) &= AB + A\bar{C} = m_1 + m_3 + m_7 \\ &= \overline{\overline{m_1 + m_3 + m_7}} \\ &= \overline{\overline{Y_1} \cdot \overline{Y_3} \cdot \overline{Y_7}}\end{aligned}$$



例 用74138设计一个多输出组合网络，它的输入为A、B、C三个变量，输出为下面三个函数。

$$\begin{cases} F_1 = AC + \overline{B}C \\ F_2 = A + \overline{C} \\ F_3 = A + B + C \end{cases}$$

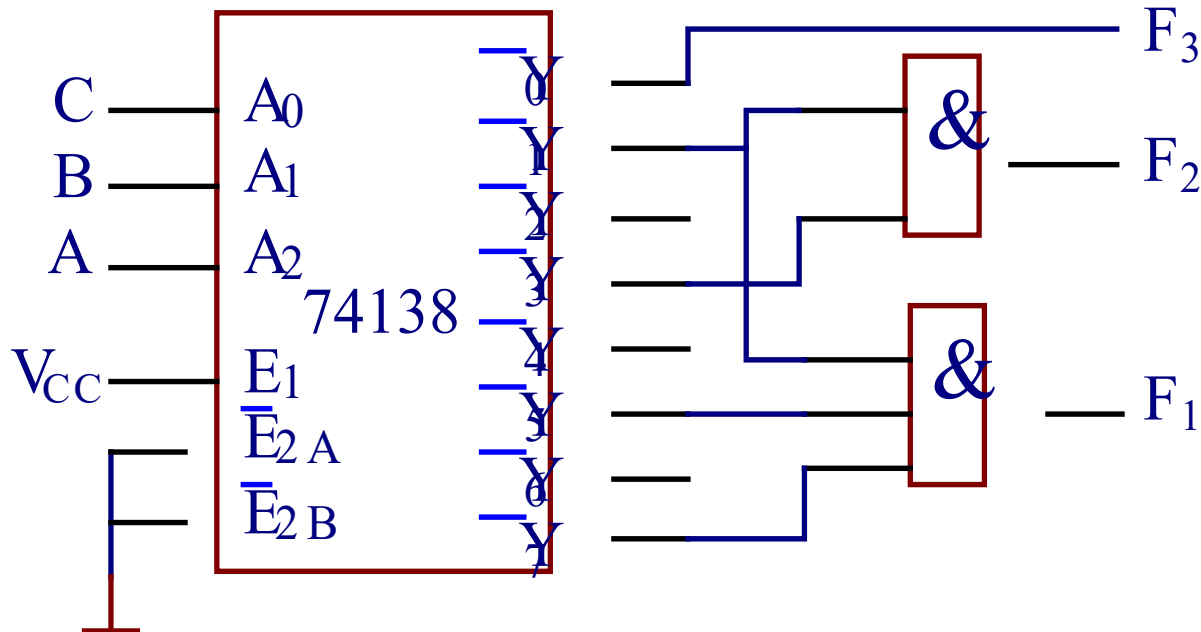
$$\begin{aligned} \text{解: } F_1(A,B,C) &= AC + \overline{B}C = m_1 + m_5 + m_7 \\ &= \overline{\overline{m_1} \cdot \overline{m_5} \cdot \overline{m_7}} \end{aligned}$$

$$F_2(A,B,C) = A + \overline{C} = m_0 + m_2 + m_4 + m_5 + m_6 + m_7$$

$$= \overline{\overline{m_0 + m_2 + m_4 + m_5 + m_6 + m_7}}$$

$$= \overline{m_1 + m_3} = \overline{m_1} \cdot \overline{m_3} = \overline{Y_1} \cdot \overline{Y_3}$$

$$F_3(A,B,C) = A+B+C = \overline{\overline{A} \overline{B} \overline{C}} = \overline{m_0} = \overline{Y_0}$$



(1) 8421BCD码译码器7442

① 7442逻辑符号

② 7442功能表

8421BCD码译码器7442

$A_3 \sim A_0$: 地址输入端;

$\bar{Y}_9 \sim \bar{Y}_0$: 输出端。

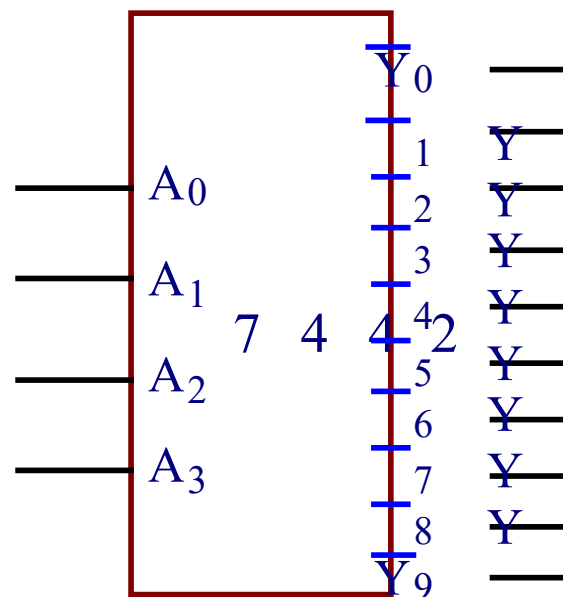


图 4.2.12 (c)

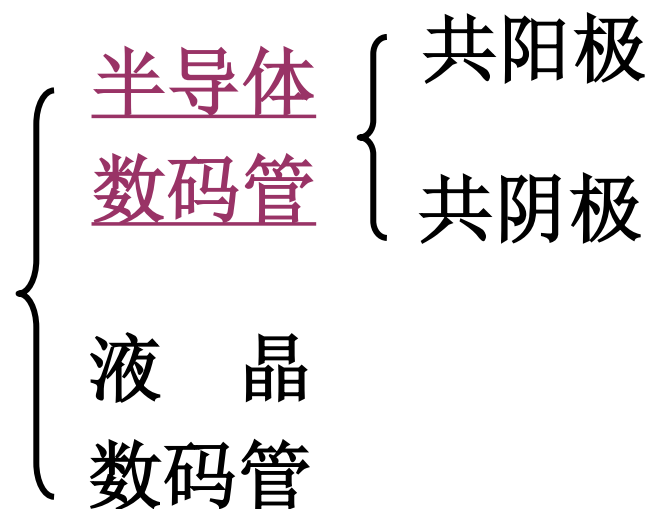
表 4.2.7 二—十进制译码器 7442 的功能表

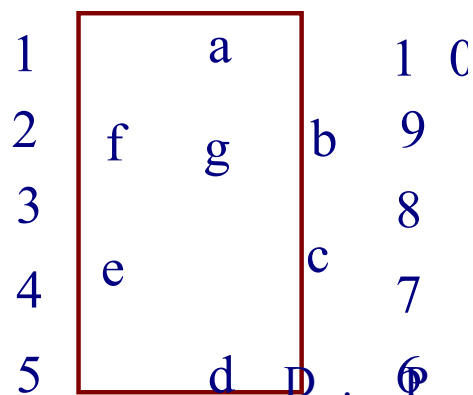
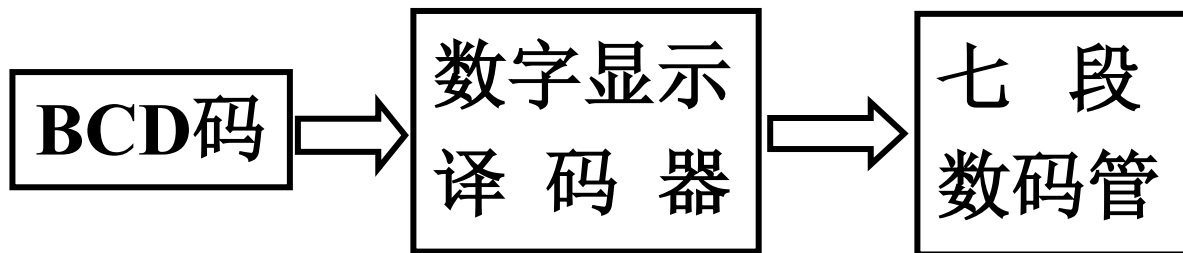
输 入				输 出									
A ₃	A ₂	A ₁	A ₀	\overline{Y}_0	\overline{Y}_1	\overline{Y}_2	\overline{Y}_3	\overline{Y}_4	\overline{Y}_5	\overline{Y}_6	\overline{Y}_7	\overline{Y}_8	\overline{Y}_9
0	0	0	0	0	1	1	1	1	1	1	1	1	1
0	0	0	1	1	0	1	1	1	1	1	1	1	1
0	0	1	0	1	1	0	1	1	1	1	1	1	1
0	0	1	1	1	1	1	0	1	1	1	1	1	1
0	1	0	0	1	1	1	1	0	1	1	1	1	1
0	1	0	1	1	1	1	1	1	0	1	1	1	1
0	1	1	0	1	1	1	1	1	1	0	1	1	1
0	1	1	1	1	1	1	1	1	1	1	0	1	1
1	0	0	0	1	1	1	1	1	1	1	1	0	1

续表

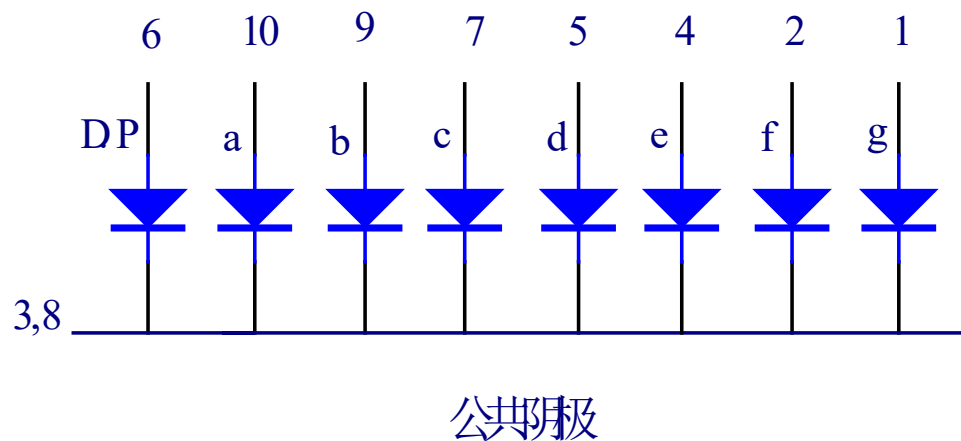
输 入				输 出									
A_3	A_2	A_1	A_0	\overline{Y}_0	\overline{Y}_1	\overline{Y}_2	\overline{Y}_3	\overline{Y}_4	\overline{Y}_5	\overline{Y}_6	\overline{Y}_7	\overline{Y}_8	\overline{Y}_9
1	0	0	1	1	1	1	1	1	1	1	1	1	0
1	0	1	0	1	1	1	1	1	1	1	1	1	1
1	0	1	1	1	1	1	1	1	1	1	1	1	1
1	1	0	0	1	1	1	1	1	1	1	1	1	1
1	1	0	1	1	1	1	1	1	1	1	1	1	1
1	1	1	0	1	1	1	1	1	1	1	1	1	1
1	1	1	1	1	1	1	1	1	1	1	1	1	1

(1) 七段数码管





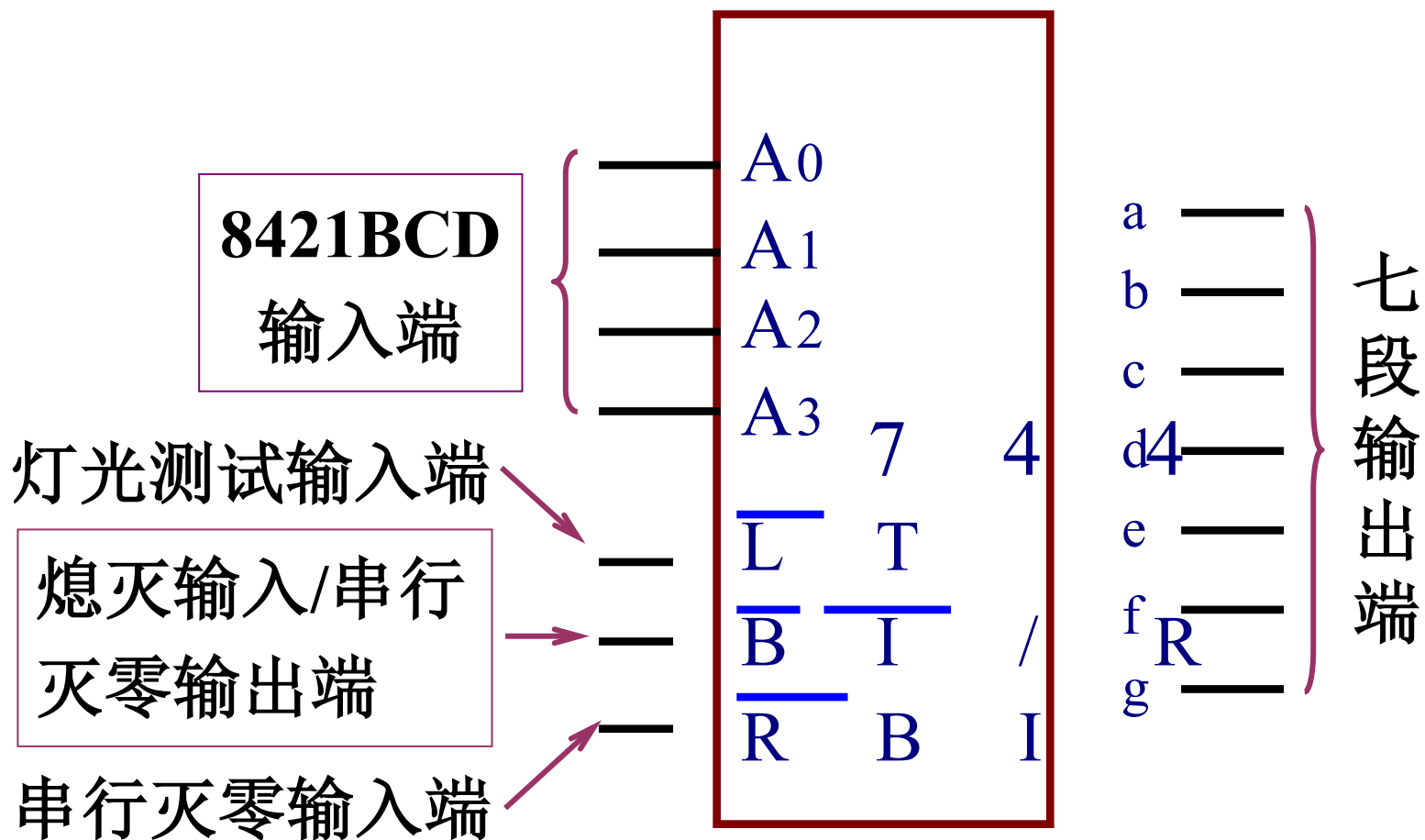
(a) 外形图



(b) 等效电路

(2) 数字显示译码器7448

- ① 7448简化符
- ② 0~15十六个字符显示
- ③ 7448功能表
- ④ 用7448驱动BS201A的连接方法
- ⑤ 有灭零控制的8位数码显示系统



a		a	a		a		a
f	b	b	g b	g b f	g b f	g f g	b
e	c	c e		c	c	c e	c
d		d	d		d	d	
0	1	2	3	4	5	6	7
a	a				a		
f g b f	g b	g	g f	g b f	g f g		
e	c	c e		c		e	
d		d	d		d	d	
8	9	10	11	12	13	14	15

0~15十六个字符显示