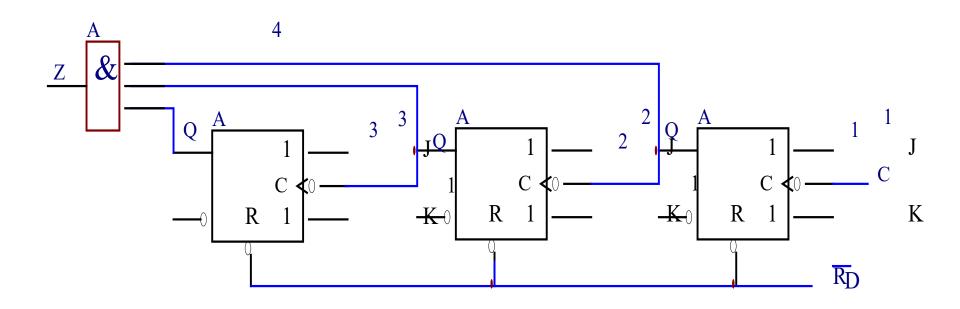
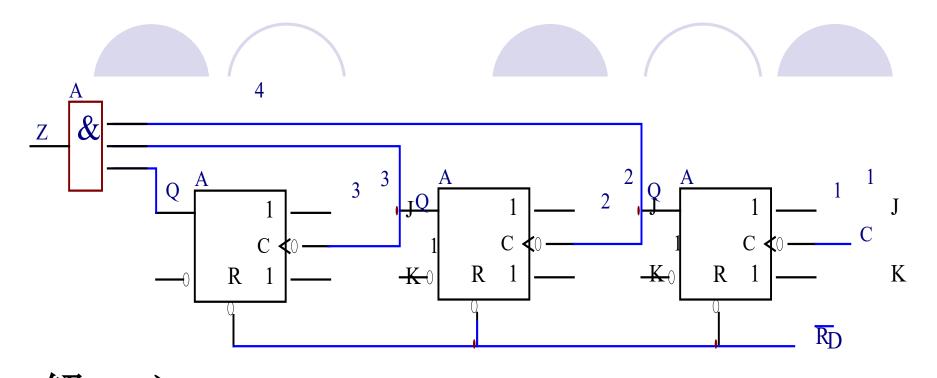
异步计数器的 分析

一、异步计数器的分析

- ●特点:各触发器的CP脉冲不是同一个, 以至状态翻转不在同一时刻发生。
- 优点:同样性能的计数器,异步计数器结构比同步计数器简单。
- 缺点:分析与设计比同步计数器复杂些。

例1: 分析下图所示的异步计数器:



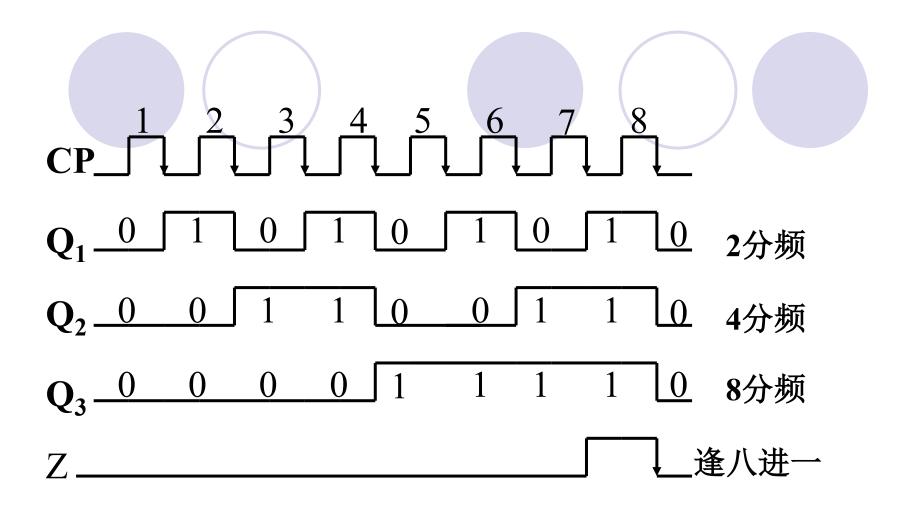


解: 1)
$$J_i=K_i=1$$

2) $Q_1^{n+1}=[\overline{Q}_1^n]\cdot CP\downarrow$
 $Q_2^{n+1}=[\overline{Q}_2^n]\cdot Q_1^n\downarrow$
 $Q_3^{n+1}=[\overline{Q}_3^n]\cdot Q_2^n\downarrow$
 $Z=Q_3Q_2Q_1$

3) 列状态转移表:

序号	Q_3^n	Q_2^n	Q_1^n	Q_3^{n+1}	Q_2^{n+1}	Q_1^{n+1}	Z
0	0	0	0	0	0	1	0
1	0	0	1	0	1	0	0
2	0	1	0	0	1	1	0
3	0	1	1	1	0	0	0
4	1	0	0	1	0	1	0
5	1	0	1	1	1	0	0
6	1	1	0	1	1	1	0
7	1	1	1	0	0	0	1



电路的工作波形图

M=2"的异步二进制加法计数器的一般规律:

- (1) 由n个T'FF构成。
- (2) 计数脉冲接第一级触发器的时钟 CP_{θ} 。
- (3) 后一级输出 Q_{i+1} 是前一级输出 Q_i 的二分频,且在 Q_i 的下降沿触发,因此

对于JKFF: $Q_i \rightarrow CP_{i+1}$

对于DFF: $\overline{Q}_i \rightarrow CP_{i+1}$

进位信号 $Z=Q_1Q_2...Q_n$

用DFF构成的3位二进制异步加法计数器电路,如图6.5.5所示。

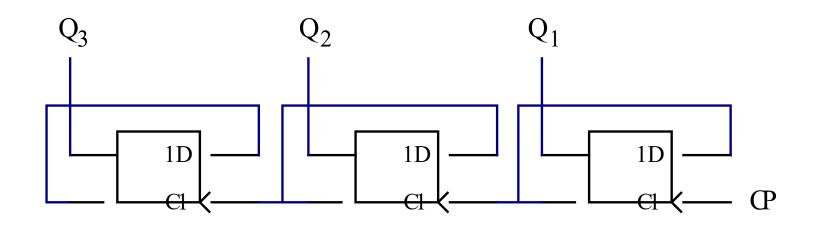


图6.5.5 用DFF构成的3位二进制异步加法计数器

异步二进制减法计数器的波形图

