

МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ
РОССИЙСКОЙ ФЕДЕРАЦИИ

Федеральное государственное автономное образовательное учреждение
высшего образования «Санкт-Петербургский политехнический университет
Петра Великого»

Институт компьютерных наук и кибербезопасности
Направление: 02.03.01 Математика и компьютерные науки

ЦВМ. Отчет по лабораторной работе №1
**Анализ и синтез комбинационных узлов
ЭВМ. Дешифратор.**

Выполнил:

Студент, группы
5130201/40001

_____ Ови Мд Шамин Ясир

Проверил:

Преподаватель,

_____ Вербова Н.М.

«_____» _____ 20__ г.

Санкт-Петербург, 2025

Содержание

1	Цель работы	3
2	Методика выполнения работы	3
2.1	Описание процедуры синтеза схемы	3
2.2	Схемы синтезируемых устройств	5
2.3	Схема дешифратора на ИС K155ИД4	6
2.4	Видоизменённая схема дешифратора (3 на 8)	7
3	Вывод	8

1 Цель работы

Изучить принципы построения и функционирования дешифратора.

2 Методика выполнения работы

2.1 Описание процедуры синтеза схемы

Был синтезирован дешифратор 3-х разрядного числа в соответствии с переключательной функцией, приведённой в Таблице 1.

№	x_2	x_1	x_0	y_0	y_1	y_2	y_3	y_4	y_5	y_6	y_7
0	0	0	0	1	0	0	0	0	0	0	0
1	0	0	1	0	1	0	0	0	0	0	0
2	0	1	0	0	0	1	0	0	0	0	0
3	0	1	1	0	0	0	1	0	0	0	0
4	1	0	0	0	0	0	0	1	0	0	0
5	1	0	1	0	0	0	0	0	1	0	0
6	1	1	0	0	0	0	0	0	0	1	0
7	1	1	1	0	0	0	0	0	0	0	1

Таблица 1: Таблица 1: Переключательная функция

Была составлена совершенная дизъюнктивная нормальная форма (СДНФ) для каждого выхода дешифратора (каждый y_i активен на одном наборе входов $x_2x_1x_0$):

Output	Active when inputs	Boolean equation
y_0	000	$y_0 = \bar{x}_2 \bar{x}_1 \bar{x}_0$
y_1	001	$y_1 = \bar{x}_2 \bar{x}_1 x_0$
y_2	010	$y_2 = \bar{x}_2 x_1 \bar{x}_0$
y_3	011	$y_3 = \bar{x}_2 x_1 x_0$
y_4	100	$y_4 = x_2 \bar{x}_1 \bar{x}_0$
y_5	101	$y_5 = x_2 \bar{x}_1 x_0$
y_6	110	$y_6 = x_2 x_1 \bar{x}_0$
y_7	111	$y_7 = x_2 x_1 x_0$

Рис. 1: Таблица выходных функций дешифратора в виде СДНФ

2.2 Схемы синтезируемых устройств

Была зарисована функциональная схема дешифратора. Пример приведён на Рисунке 2.

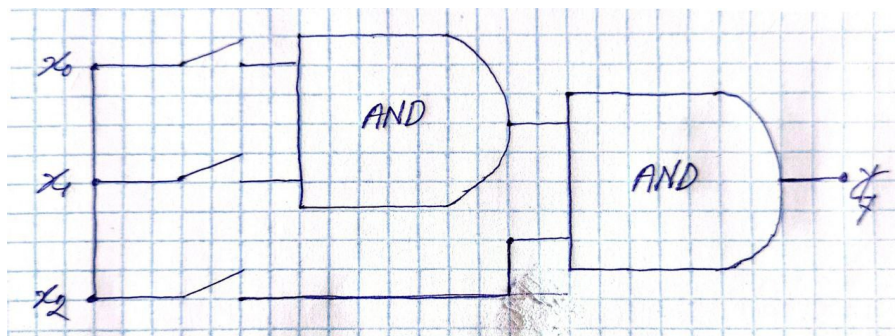


Рис. 2: Пример для схемы дешифратора

В программе Multisim была введена данная схема. Она представлена на Рисунке 3. При запуске программы и замыкании ключей в правильном порядке загораются соответствующие лампочки, показывающие результат функции.

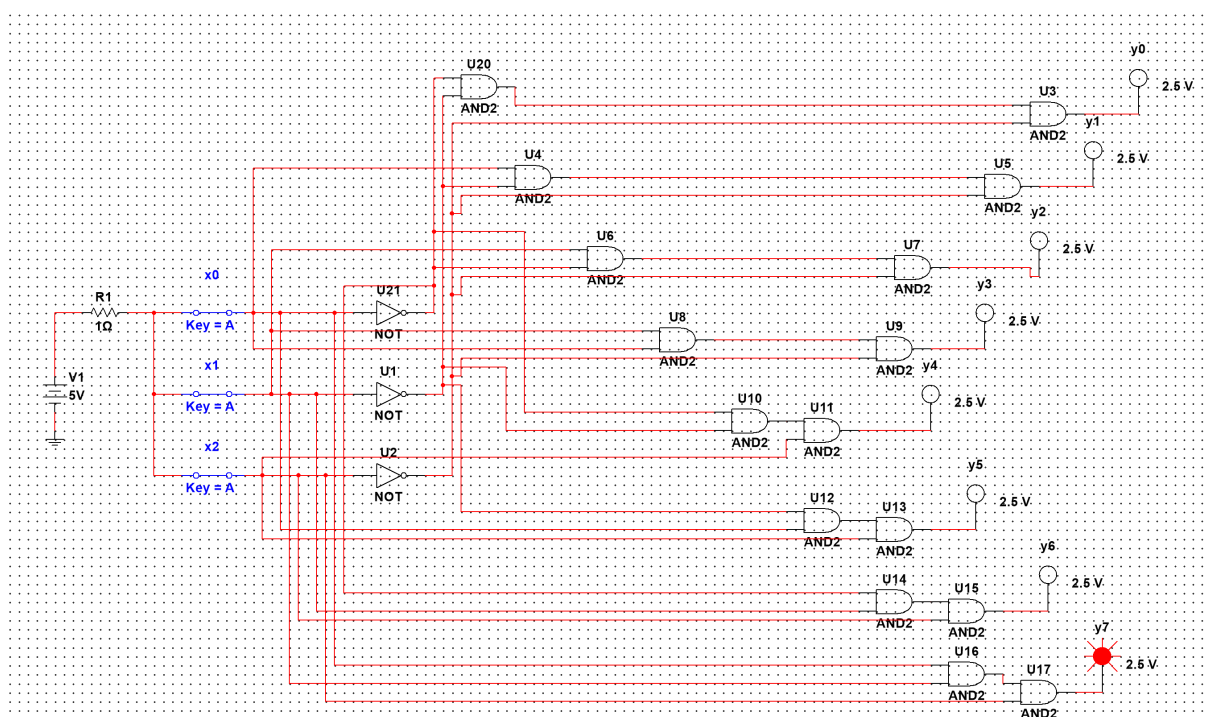


Рис. 3: Дешифратор $3 \rightarrow 8$, собранный в программе Multisim

2.3 Схема дешифратора на ИС К155ИД4

На данном этапе лабораторной работы необходимо было изучить принцип действия интегрального дешифратора К155ИД4 (аналог SN74155). Данная микросхема представляет собой двойной дешифратор 2→4. Схема подключения и исследования устройства показана на Рисунке 4.

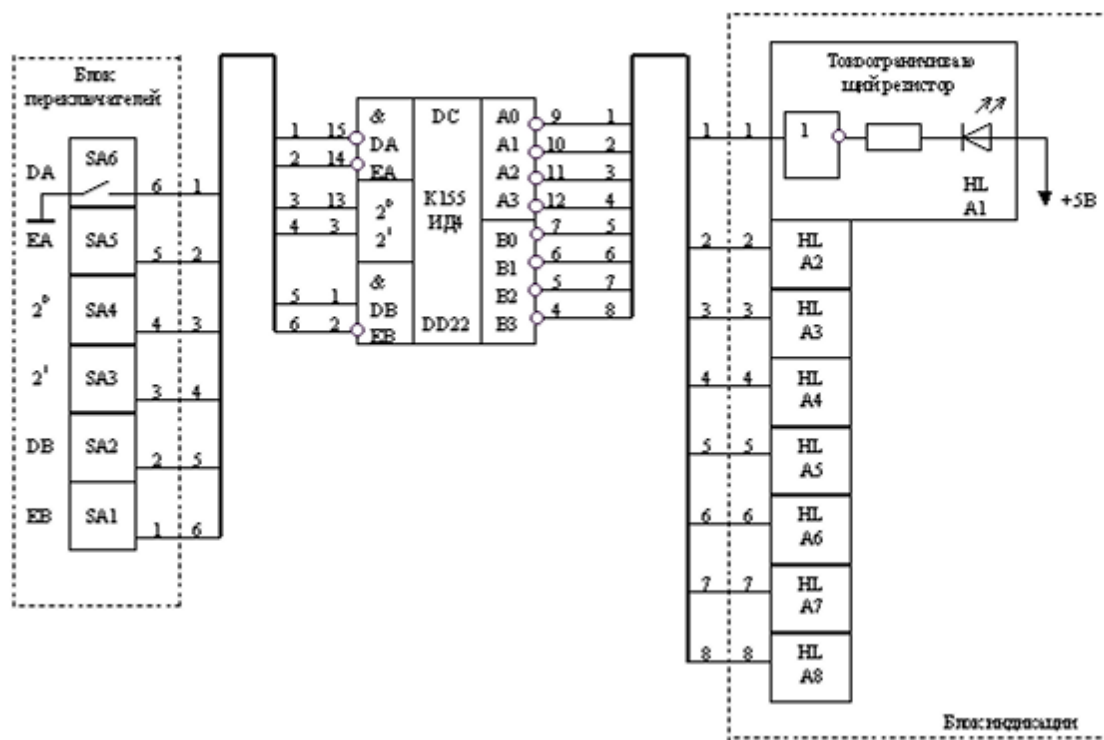


Рис. 4: Схема исследования микросхемы К155ИД4

В дальнейшем схема дешифратора была реализована в программе Multisim в двух вариантах: сначала в виде двойного дешифратора 2 на 4, где каждая половина микросхемы имеет по два входа и четыре выхода, а затем в виде полного дешифратора 3 на 8, объединяющего обе части микросхемы (см. Рис. ?? и Рис. ??).

2.4 Видоизменённая схема дешифратора (3 на 8)

Микросхема K155ИД4 (аналог SN74155) содержит два независимых дешифратора 2 на 4 с активными по нулю выходами. Сначала схема была собрана в режиме двойного дешифратора 2 на 4, что позволило проверить работу каждой половины кристалла отдельно (Рис. 5). Далее схема была видоизменена для получения полного дешифратора 3 на 8 (Рис. 6).

Для преобразования 2 на 4 в 3 на 8 использовалась следующая логика подключения (обозначения пинов соответствуют надписям на условном обозначении в Multisim):

- адресные входы: $\mathbf{A} \leftarrow x_0$, $\mathbf{B} \leftarrow x_1$;
- вход разрешения верхней половины: $\mathbf{1C} \leftarrow 1$ (VCC), $\mathbf{1G} \leftarrow \overline{x_2}$;
- вход разрешения нижней половины: $\mathbf{2C} \leftarrow 1$ (VCC), $\mathbf{2G} \leftarrow x_2$;
- таким образом, при $x_2 = 0$ активируется верхний дешифратор (выходы $\mathbf{1Y0-1Y3}$), при $x_2 = 1$ — нижний ($\mathbf{2Y0-2Y3}$).

Поскольку выходы микросхемы активны по нулю, индикаторы подключались к шине +5 В (анод через токоограничивающий резистор), а катод — к соответствующему выходу. В этом случае загорается только тот светодиод, на выходе которого сформирован логический ноль.

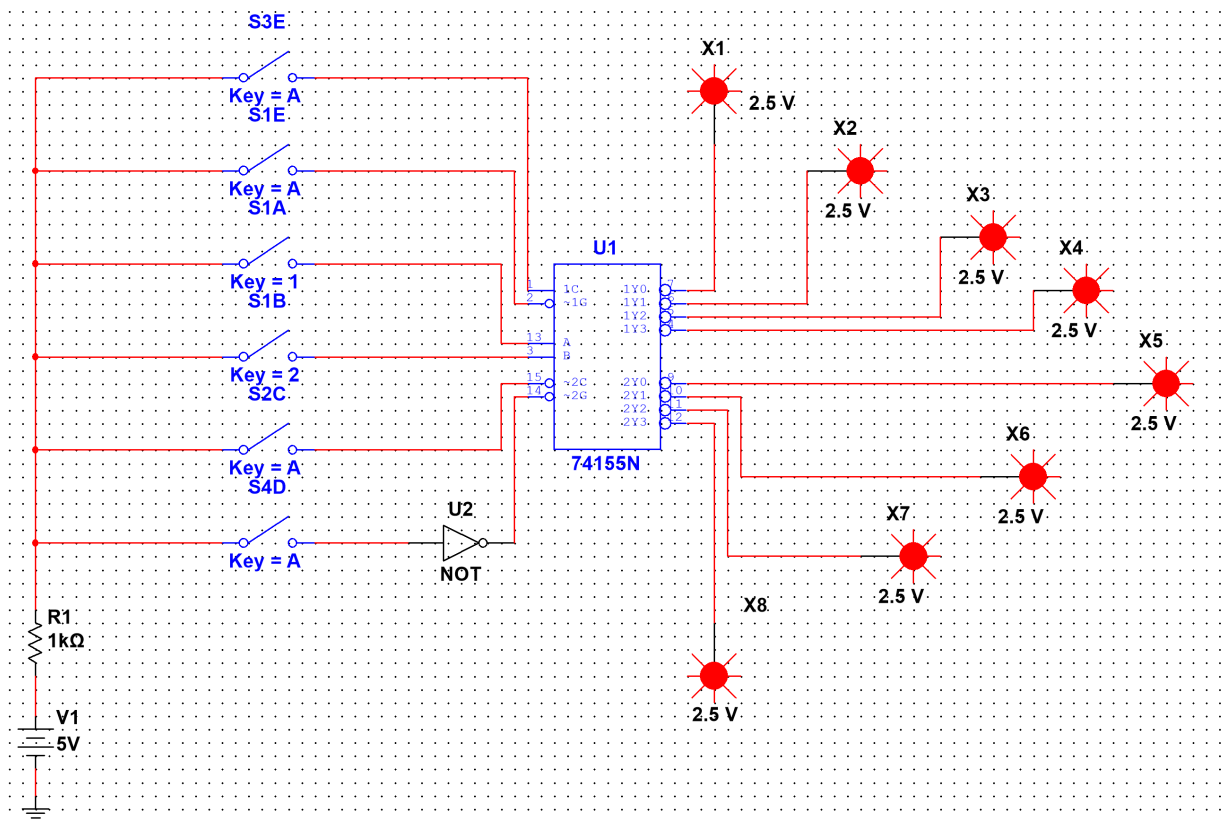


Рис. 5: Дешифратор K155ИД4 (SN74155) в режиме 2 на 4

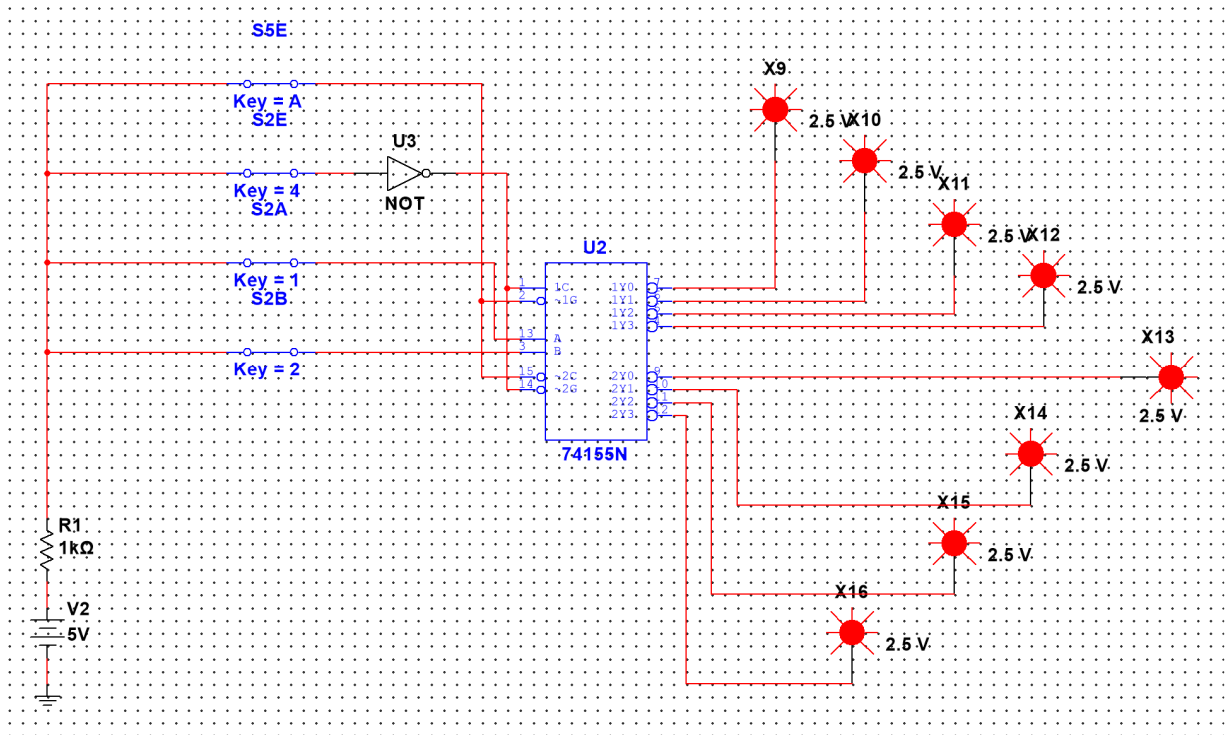


Рис. 6: Видоизменённая схема: дешифратор 3 на 8 на базе К155ИД4 (SN74155)

Проверка показала, что для каждой комбинации входов $x_2x_1x_0 \in \{000, \dots, 111\}$ активен ровно один выход (**1Y0–1Y3** либо **2Y0–2Y3**), что подтверждает корректную работу дешифратора 3 на 8.

3 Вывод

В ходе работы изучены принципы построения дешифраторов. Синтезирован дешифратор 3 на 8, реализован в Multisim и проверен экспериментально. Исследована микросхема К155ИД4, преобразована из конфигурации 2 на 4 в 3 на 8. Работа подтвердила теоретические знания о комбинационных узлах ЭВМ.