

SVEUČILIŠTE U ZAGREBU
FAKULTET ELEKTROTEHNIKE I RAČUNARSTVA

DIPLOMSKI RAD br. 1181

**MJERNI SUSTAV ZA SUČELJE IZMEĐU
MOZGA I RAČUNALA**

Marko Medved

Zagreb, lipanj 2015.

SVEUČILIŠTE U ZAGREBU
FAKULTET ELEKTROTEHNIKE I RAČUNARSTVA
ODBOR ZA DIPLOMSKI RAD PROFILA

Zagreb, 6. ožujka 2015.

DIPLOMSKI ZADATAK br. 1181

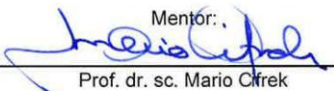
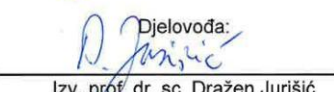
Pristupnik: **Marko Medved (0036458263)**
Studij: Elektrotehnika i informacijska tehnologija
Profil: Elektroničko i računalno inženjerstvo

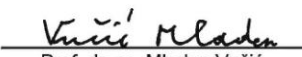
Zadatak: **Mjerni sustav za sučelje između mozga i računala**

Opis zadatka:

Istražiti najčešće načine ostvarivanja sučelja između mozga i računala (engl. brain-computer interface, BCI). Opisati načine realizacije sustava za mjerenje bioelektričkih signala mozga (elektroencefalograf, EEG) te usporediti realizaciju s diskretnim komponentama u odnosu na integrirane izvedbe. Na temelju tih razmatranja realizirati višekanalni sustav kojim bi, uz signale mozga, bilo moguće mjeriti i signale srca (elektrokardiogram, EKG) i mišića (elektromiogram, EMG). Ostvariti povezivanje i komunikaciju s osobnim računalom. Na osobnom računalu razviti programsku podršku za demonstraciju rada BCI sučelja.
U svezi dobivanja detaljnih informacija obratiti se mentoru.

Zadatak uručen pristupniku: 13. ožujka 2015.
Rok za predaju rada: 30. lipnja 2015.

Mentor:

Prof. dr. sc. Mario Cifrek
Djelovoda:

Izv. prof. dr. sc. Dražen Jurišić

Predsjednik odbora za
diplomski rad profila:

Prof. dr. sc. Mladen Vučić

Zahvaljujem prof. dr. sc. Mariju Cifreku na savjetima, pomoći i povjerenju tijekom izrade ovog rada. Hvala dr. sc. Željki Lučev Vasić na pomoći tijekom izrade studentskih radova. Veliko hvala kolegi Krešimiru Friganoviću na pomoći kod izrade ovog rada, ali i ostalih zajedničkih projekata. Posebna zahvala kolegama Ivanu Babiću i Toniju Martinoviću na savjetima kod izrade ovog rada. Hvala svima koji su bili uz mene tijekom cijelog studija, osobito svim dragim prijateljima. Hvala mojoj djevojci što me podržavala kod izrade ovog rada. Najveća hvala mojim roditeljima koji su mi bili potpora tijekom cijelog studija, bez njih nikad ne bih uspio i zato im posvećujem ovaj rad.

Sadržaj

1. Uvod	1
2. Signali kod sučelja između mozga i računala	2
2.1. Električna aktivnost mozga.....	2
2.1.1. Regije mozga i postavljanje elektroda	4
2.2. Sučelje između mozga i računala.....	6
2.2.1. Primjena evociranih potencijala	8
3. Sustavi za prikupljanje signala mozga.....	9
3.1. Mjerna instrumentacija za snimanje signala mozga	9
3.2. Analiza smetnji kod snimanja bioelektričkih signala	11
3.3. Potiskivanje smetnji kod mjerenja bioelektričkih signala	14
3.4. Parametri kod izrade mjernog sustava za sučelje između mozga i računala	17
3.5. Izvedbe mjernih sustava za sučelje između mozga i računala	18
4. Opis mjernog sustava	21
4.1. Razvojni sustav ADS1299EEG-FE.....	21
4.1.1. Integrirani krug ADS1299	21
4.2. Mikrokontroler STM32F407 i ostalo sklopovlje	25
5. Komunikacija s ADS1299 i dizajn programske podrške.....	26
5.1. Naredbe za ADS1299	27
5.2. Mogućnosti programiranja i pregled registara	30
5.3. Uspostavljanje komunikacije i dizajn programske podrške.....	32
6. Programska podrška na osobnom računalu	38
6.1. Opis grafičkog sučelja	38
6.2. Opis kontrolne ploče.....	41
7. Mjerenje i prikaz rezultata	43
8. Zaključak.....	50
9. Literatura.....	51
Sažetak	53
Summary.....	54
Prilog A. Tehnička dokumentacija	55

1. Uvod

Sučelje između mozga i računala (engl. *brain-computer interface*, BCI) je intrigantno i izazovno područje istraživanja, koje se još uvijek razvija. Razlozi tome su brojne primjene koje ovo područje nudi, posebno kod pomoći nepokretnim osobama, ali i za razvoj računalnih igara i virtualne stvarnosti.

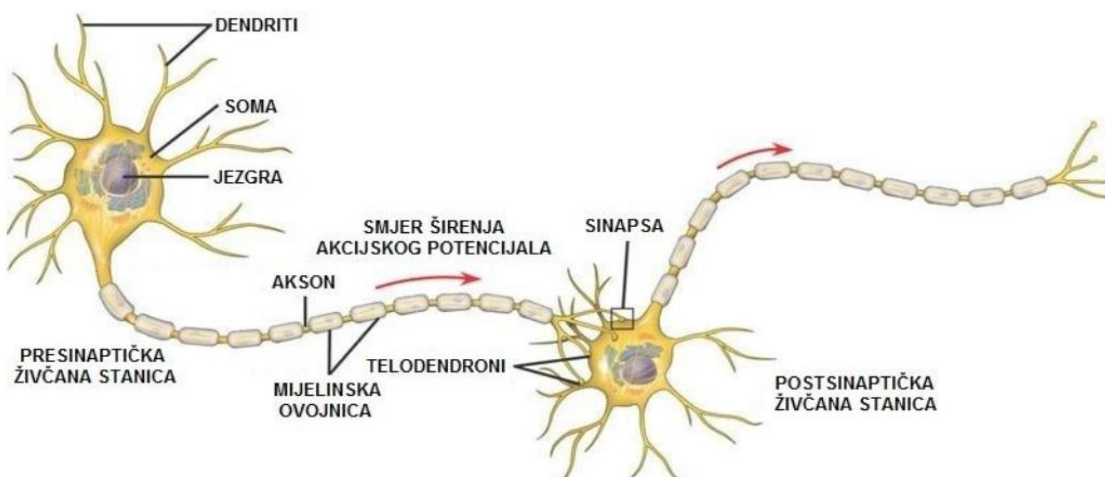
U ovom radu su istraženi najčešći načini ostvarivanja BCI sučelja, te su opisani načini realizacije sustava za mjerenje bioelektričkih signala mozga. Razmatrana je usporedba izvedbi s diskretnim komponentama i integriranih izvedbi, te je na temelju toga izveden višekanalni BCI sustav koristeći razvojni sustav ADS1299EEG-FE za mjerenje bioelektričkih signala, temeljen na integriranom krugu ADS1299. Uz signale mozga ovaj sustav može mjeriti signale srca (elektrokardiogram, EKG), te signale mišića (elektromiogram, EMG). Ostvarena je komunikacija između mjernog sklopovlja i mikrokontrolera STM32F407, te odašiljanje signala osobnom računalu u stvarnom vremenu. Korištenjem programskog paketa Labview realizirano je sučelje s prikazom osam kanala, te odgovarajuća kontrolna ploča za odašiljanje naredbi ADS1299 sklopu. Na temelju realiziranog sustava mogu se promatrati EEG signali, a moguće su daljnje nadogradnje sustava koristeći metode obrade signala i frekvencijske analize u stvarnom vremenu.

2. Signali kod sučelja između mozga i računala

Za uspješan dizajn sustava za prikupljanje signala mozga, potrebno je poznavati samu prirodu nastanka signala, fiziološke procese koji se događaju, te osnovnu anatomiju mozga. Kod sučelja mozga i računala s aspekta dizajna hardvera bitno za koju namjenu će se sustav koristiti te koje će se značajke pokušati izlučiti iz sustava. Prema tome je potrebno prilagoditi broj kanala, pristupačnost sustava raznim uvjetima i okruženju.

2.1. Električna aktivnost mozga

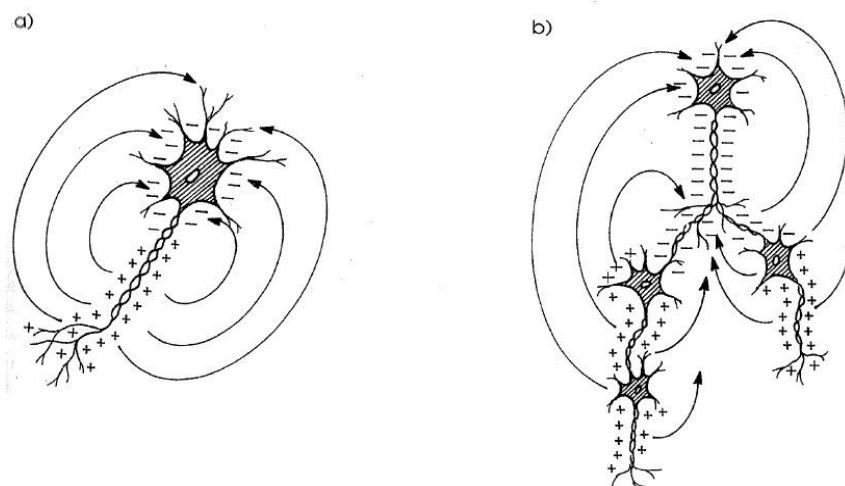
Temelj živčanog sustava su živčane stanice odnosno neuroni. Važna uloga neurona je u tome da oni prenose i obrađuju informaciju u organizmu. Pojedini neuron je građen od tijela živčane stanice (soma), jezgre, aksona, dendrita i telodendrona. Upravo dendriti i telodendroni predstavljaju put koji povezuje više živčanih stanica, a mjesto njihovog spoja je sinapsa. Građa živčane stanice i širenje akcijskog potencijala između dvije stanice je prikazano na slici 1. Pod djelovanjem akcijskog potencijala u neuronu se luči neurotransmitter iz završetka prethodne živčane stanice (presinapse) u sinaptičku pukotinu [1]. Time dolazi do kemijskog povezivanja presinapse s postsinapsom (početkom sljedeće živčane stanice). Ovisno o neurotransmiteru ovisi hoće li sinapsa biti ekscitacijska ili inhibicijska odnosno hoće li biti omogućen ili onemogućen prijenos akcijskog potencijala na slijedeći neuron.



Slika 1. Građa živčane stanice i širenje akcijskog potencijala (preuzeto iz [2] i prilagođeno)

Da bi se prešao prag podražljivosti sljedećeg neurona i time bio omogućen prijelaz akcijskog potencijala s jednog neurona na drugi, uglavnom mora djelovati više sinapsa. Djelovanjem više presinapsi na različitim mjestima neurona dolazi do intenzivnijeg podražaja postsinapse sljedećeg neurona, a takav način prijenosa se naziva prostorna sumacija (vidljivo na slici 1). Za prijenos akcijskog potencijala s jednog na drugi neuron djelovanjem jedne sinapse, frekvencija kojom se podražuje postsinapsa sljedećeg neurona mora biti dovoljno visoka. Upravo djelovanje novog podražaja tijekom trajanja trenutnog podražaja zove se vremenska sumacija [1].

Kada dođe do pobude neurona kemijskim, mehaničkim ili električnim putem nastaje njegova depolarizacija. U trenutku depolarizacije neurona od some prema ograncima na kraju aksona, neuron predstavlja električni dipol. Naponi mozga su posljedica depolarizacije i repolarizacije skupine živčanih stanica u mozgu. Napon dipola dolazi do izražaja kada veći broj dipola odnosno neurona djeluje sinkronizirano. Veliki broja neurona, odnosno dipola koje oni oblikuju, zajedno djeluju, a konačni rezultirajući napon koji je nastao kao posljedica tog djelovanja može se mjeriti postavljanjem elektroda na glavu osobe [3]. Na slici 2 vidljivo je formiranje dipola depolarizacijom ili repolarizacijom jednog i više neurona.



Slika 2: a) Stvaranje električnog dipola pri depolarizaciji ili repolarizaciji
b) nastajanje dipola depolarizacijom ili repolarizacijom više neurona [3]

Mjerenjem razlike potencijala na elektrodama se detektira valovita promjena napona. Postoji nekoliko načina za snimanje električne moždane aktivnosti koji

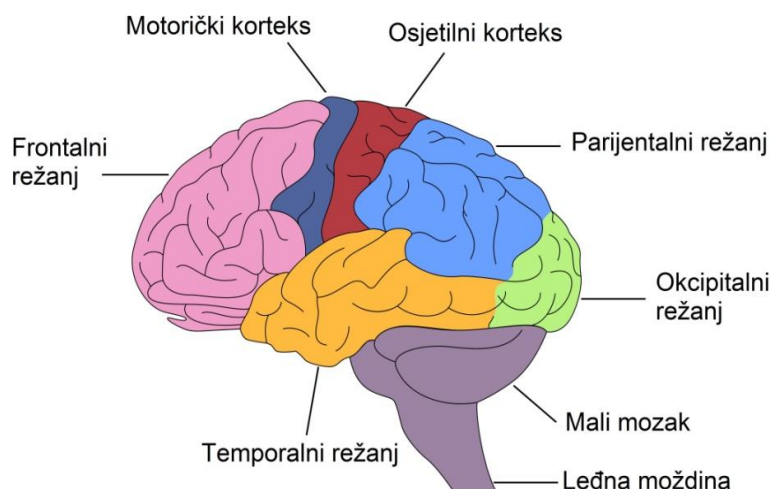
moгу biti invazivni i neinvazivni. Invazivna metoda snimanja signala mozga je elektrokortikografija (engl. *electrocorticography*, ECoG) kod koje se signali mozga snimaju elektrodama smještenim na koru velikog mozga. Neinvazivna metoda elektroencefalografija (engl. *electroencephalography*, EEG) koristi postavljanje elektroda na samu površinu glave. U ovom radu kao način snimanja signala mozga je korišten EEG prvenstveno zbog svoje neinvazivnosti, tako da će u nastavku poglavlja biti analizirano mjerenje i karakteristike EEG signala.

Kako su EEG signali zapravo mjereni naponi odnosno razlike potencijala između dvaju točaka na površini glave, ti signali su niske amplitude reda mikrovolta. Razlog tako niske amplitude je prigušenje generiranog potencijala mozga koji mora proći kroz moždanu tekućinu, kosti lubanje i kožu, na čijoj se površini postavljaju elektrode. Kod mjerenja ECoG-a signali su više amplitude i nisu toliko prigušeni, jer se mjere izravno na mozgu. Kod projektiranja sustava za mjerenje bioelektričkih potencijala bitno je voditi računa o veličini i frekvencijskom rasponu ulaznog signala te neželjenim signalima koji se pojavljuju u mjernom kanalu. Ovisno o tim veličinama se pristupa projektiranju mjernih sustava. Amplitude EEG signala su reda od 1 do 100 μV , a frekvencijsko područje je od 0,1 do 50 Hz. Promjena frekvencije i amplitude moždanih valova ovisi o psihičkom stanju osobe. Sukladno tome razlikuju se karakteristična četiri osnovna moždana vala, svaki odgovarajuće frekvencije, amplitude i valnog oblika, a to su alfa (α), beta (β), theta (θ) i delta (δ) ritam. Svaki od ovih ritmova javlja se u određenoj regiji mozga.

2.1.1. Regije mozga i postavljanje elektroda

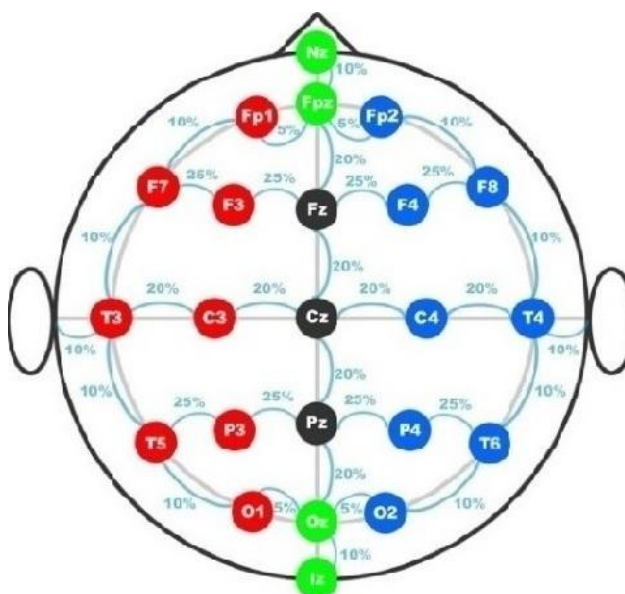
Mozak se dijeli na četiri osnovne regije: frontalnu, temporalnu, parijetalnu i okcipitalnu regiju. Svaka regija ima odgovarajuću funkciju, a za pojedine regije su karakteristični prethodno spomenuti moždani valovi. Regije mozga su vidljive na slici 3. Frontalni režanj je najveći od svih, a aktivan je kod planiranja, organiziranja, održavanja slijeda misli i rješavanja problema. Temporalni režanj zadužen je za sluh, jezik i pamćenje. Okcipitalni režanj je zadužen za vid, dok je parijetalni aktivan kod percepcije svijeta i smisla. Uz četiri glavne regije često se u glavnoj podijeli dijelova mozga navode motorički korteks zadužen za kretanje, te osjetilni korteks. Ovisno koje značajke se žele izlučiti iz signala mozga snimat će se

odgovarajući kanali s pojedinih regija mozga, a prema tome se kod projektiranja mjernog sustava mora osigurati dovoljan broj kanala.



Slika 3. Regije mozga (preuzeto iz [4] i prilagođeno)

Za snimanje EEG signala postoji standardni 10-20 sustav postavljanja elektroda kako bi se osiguralo da položaj elektroda bude jednak kod svih ispitanika odnosno u svim mjerenjima kod pojedinog ispitanika. Najčešće se koriste kape s elektrodama kako se ne bi kod svakog ispitanika morala mjeriti glava. Na slici 4 se može vidjeti sustav rasporeda elektroda 10-20 gdje su prikazani položaji 23 elektrode na glavi.



Slika 4. 10 - 20 sustav rasporeda elektroda

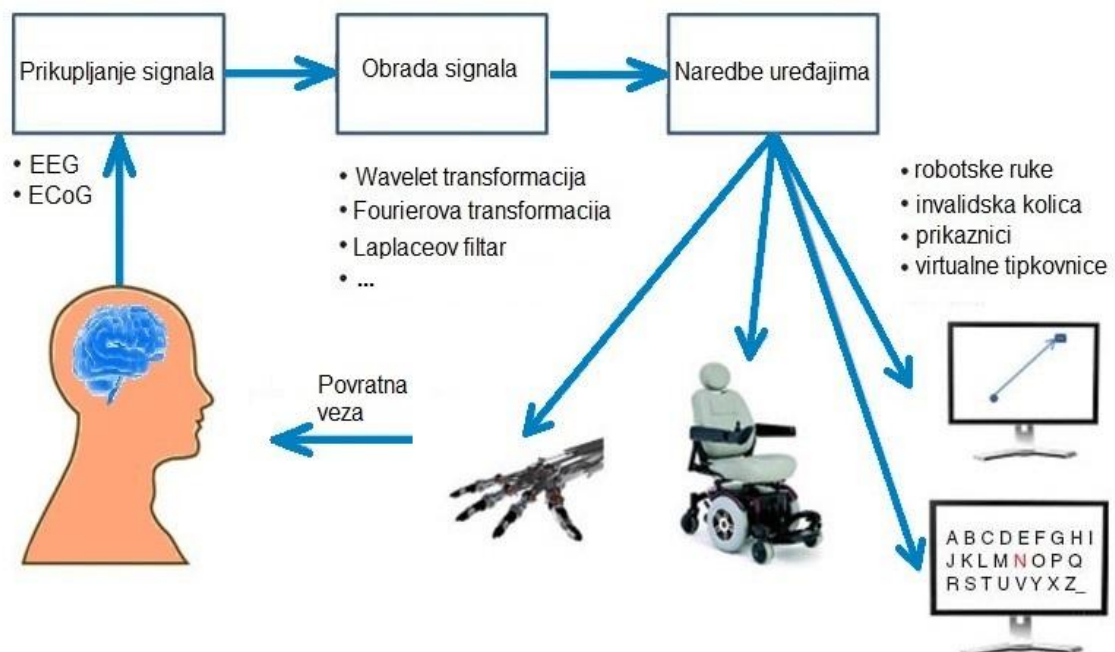
Brojevi 10 i 20 u imenu sustava označavaju razmak između susjednih elektroda koji iznosi 10% ili 20% udaljenosti mjerene od uha do uha i od nasiona do iniona. Želi li se proširiti takav sustav većim brojem elektroda, po istom principu se mogu postaviti nove elektrode između već postavljenih elektroda kao sustav 10-10. Pojedine elektrode imaju broj u nazivu koji označava hemisferu kojoj elektroda pripada, a uz broj elektroda sadrži i slovo kao oznaku skalpa glave na kojem se elektroda nalazi. Neparni brojevi kod naziva elektroda (1, 3, 5, 7) prema slici 4 označavaju elektrode postavljene na lijevoj hemisferi, a parni brojevi (2, 4, 6, 8) elektrode postavljene na desnoj hemisferi.

Kod snimanja napona mozga najčešće se koristi više kanala, jer jedan kanal kod dijagnostike uglavnom nema veliko značenje. Jedan kanal EEG-a čini pojačalo, filtri, programabilna pojačala, A/D pretvornici te sustav za prikaz podataka. Korištenje jednog kanala kod sučelja između mozga i računala može imati veće značenje ako se ciljano zna koje karakteristike signala se pojavljuju na određenom dijelu glave. Primjer toga je snimanje jednog kanala EEG-a s okcipitalne regije mozga te izlučivanje evociranih potencijala stabilnog stanja. Broj kanala ovisi o načinu mjerenja. Mjerenje napona mozga može biti monopolarni ili bipolarno. Monopolarno mjerenje predstavlja razliku potencijala između pojedine elektrode na glavi i jedne referentne elektrode (npr. ušna resica) u odnosu na koju se mjeri razlika potencijala. Referentna elektroda može biti i zajednička točka spoja svih elektroda (potencijali svih elektroda spojeni u jednu zajedničku točku) koja je onda spojena na ušnu resicu. Kod bipolarnog načina mjeri se razlika potencijala između dviju elektroda. U ovom radu su s realiziranim sustavom provedena odgovarajuća mjerenja bipolarnim načinom.

2.2. Sučelje između mozga i računala

Sustavi sučelja mozga i računala se počinju istraživati kao nastavak na istraživanja mjernih sustava za snimanje signala mozga. Ovo područje se i danas još uvijek aktivno istražuje osobito s aspekta obrade EEG signala i dobivanja evociranih potencijala. Problemi u ovom području su izazovni, a ciljevi su izravno povezivanje čovjekove namjere i djelovanja nekog tehničkog sustava koji je upravljan računalom. BCI sustavi povezuju ljudski mozak i vanjske tehničke

sustave. Cilj BCI sustava je zaobići poteškoće kod interakcije nepokretnih osoba okolnim svijetom. Primjene takvih sustava su značajne kod ljudi s neuromuskularnim bolestima i oštećenjima nastalih zbog moždanog udara, ozljeda leđne moždine, atrofične lateralne skleroze ili cerebralne paralize [5]. Generalno BCI sustavi se mogu podijeliti na egzogene i endogene. Egzogeni BCI sustavi koriste neki vanjski podražaj (vidni, slušni ili somatosenzorni) za pokretanje procesa u mozgu koji je moguće detektirati u snimljenom EEG signalu. Endogeni BCI sustavi koriste procese u moždanoj aktivnosti, nastale kao posljedica kognitivnih unutarnjih procesa kao što je primjerice zamišljanje pokreta. Većina mjernih BCI sustava sastoji se od instrumenta za mjerenje električne aktivnosti mozga (invazivni i neinvazivni), računala na kojem se obrađuju snimljeni podaci i detekcije karakteristika signala ovisno o BCI sustavu. Sve to kako bi se na kraju moglo upravljati nekim tehničkim sustavom. Postoje jednostavni i složeni primjeri upravljanja sustavom, od davanja naredbi računalu za paljenje i gašenje kućne rasvjete, pomicanja invalidskih kolica, do upravljanja umjetnim protezama, robotima i sličnim sustavima. Osim za pomoć ljudima BCI sustavi nalaze primjenu kod upravljanja u računalnim igrama, virtualnoj stvarnosti i raznim sustavima računalne grafike. Na slici 5 može se vidjeti općeniti prikaz BCI sustava.



Slika 5. BCI sustav (preuzeto iz [6] i prilagođeno)

Prikupljeni signali se obrađuju u stvarnom vremenu, zatim se provodi ekstrakcija i klasifikacija odgovarajućih značajki koje služe kao naredbe uređajima za poduzimanje odgovarajuće akcije. Osim što je važno da se signali prikupljaju i prikazuju u stvarnom vremenu, osoba koja se nalazi kao dio BCI sustava mora dobiti neku povratnu informaciju o odgovarajućim akcijama koje provodi sustav kojim ona upravlja. Mora postojati povratna veza između sustava kojim se upravlja i osobe koja upravlja tim sustavom kako bi osoba vidjela jeli njen napor i koncentracija polučila neki rezultat kod upravljanja sustava.

2.2.1. Primjena evociranih potencijala

Evocirani potencijali su zapravo posljedica aktivnosti određenih regija mozga na neke vanjske podražaje (psihološke, fizikalne il kemijske). BCI sustavi temeljeni na vizualnim evociranim potencijalima (engl. *steady state visual evoked potentials*, SSVEP) spadaju u kategoriju egzogenih BCI sustava, jer je potrebna koncentracija na neki vanjski podražaj. Primjer korištenja SSVEP-a može biti BCI sustav s jednim mjernim kanalom koji prikuplja signale mozga s okcipitalne regije. Ovisno o vizualnim stimulatorima odgovarajuće frekvencije u koje osoba gleda, mjerni sustav detektira vizualni evocirani potencijal na frekvenciji treptanja stimulatora.

Uz SSEVP, kao evocirani potencijali koji koriste vizualne stimulare u BCI sustavima se koriste P300 evocirani potencijali. Oni se koriste uglavnom kod virtualnih tipkovnica gdje postoji skup znakova koji trepte. Svaki put kad se upali odgovarajući simbol javlja se evocirani potencijal u mozgu. Kada se osoba koncentrira na odgovarajuću metu drugačiji je oblik evociranog potencijala, koji odgovara toj meti i ima vrh na 300 ms nakon podražaja (P300).

Uz P300 i SSVEP postoje još i senzomotorički ritmovi, te zamišljanje pokreta. Svaki pokret ili zamišljanje pokreta uzrokuje smanjenje mu ritma odnosno pobudom uzrokovanu desinkronizaciju. Ovakvi BCI sustavi spadaju pod endogene BCI sustave.

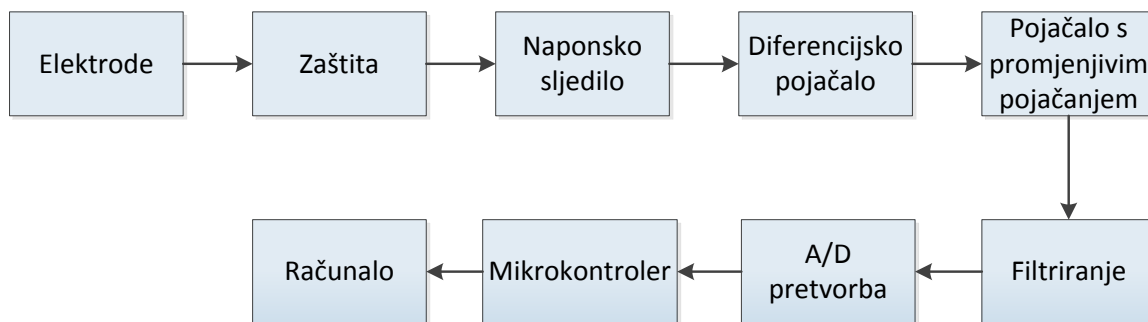
Osobe koje su dio BCI sustava moraju naučiti kako se takvi sustavi koriste odnosno moraju se istrenirati, da točno znaju koju akciju moraju poduzeti kako bi sustav detektirao naredbu koju žele zadati.

3. Sustavi za prikupljanje signala mozga

Istraživanja električne aktivnosti mozga kao i ostalih bioelektričkih signala je zanimljivo stručnjacima iz različitih područja. Kroz kvalitetno prikupljene signale mogu se provesti odgovarajući zaključci o subjektu s kojeg su prikupljeni. Signali mozga se počinju istraživati krajem 19. stoljeća kada fizičari počinju mjeriti električnu aktivnost mozga nad životinjama. Prateći napredak prirodoslovnih i tehničkih znanosti početkom dvadesetog stoljeća dolazi do razvoja EEG-a. Prvi elektroencefalografski zapis izmjerio je Hans Berger početkom 20. stoljeća i od tada se EEG intenzivnije istražuje. Elektroencefalografi kao uređaji koji snimaju moždanu aktivnost se koriste u bolnicama kod promatranja pacijenata. Osobito su pogodni kod praćenja različitih pojava u mozgu pri određenim podražajima pacijenta. Signali prikupljeni ovakvim neinvazivnim postupcima omogućuju brojna istraživanja u različite svrhe. Posebno značajno područje istraživanja je ekstrakcija značajki koje predstavljaju naredbu nekom vanjskom sustavu. Sukladno tome može se zaključiti da su ovakvi sustavi sastavni dio sučelja mozga i računala ako se koriste za tu namjenu. U sljedećim potpoglavljima su razmotreni zahtjevi kod projektiranja mjernih sustava za prikupljanje signala mozga, te pregled sučelja između mozga i računala.

3.1. Mjerna instrumentacija za snimanje signala mozga

Ovisno za koju namjenu se izrađuje mjerni sustav potrebno je tome prilagoditi njegove parametre. Primjerice, ako se je u mjernom sustavu područje interesa alfa i beta ritam za koje je poznato na kojim se frekvencijama pojavljuju onda je potrebno tome prilagoditi pojačanje i frekvencijsko područje mjernog sustava. Općenito sustavi za snimanje signala mozga, ali i ostali sustavi za prikupljanje bioelektričkih potencijala u stvarnom vremenu imaju karakterističan redoslijed komponenata. Blok shema mjernog kanala za snimanje signala mozga prikazana je na slici 6.



Slika 6. Karakteristična blok shema mjernog kanala za snimanje signala mozga

Elektrode su s pojačalom za pojačanje signala mozga povezane uglavnom preko oklopljenih kabela. Prvi blok na ulazu je zaštita, a koristi se za ograničenje napona na ulazu u naponsko sljedilo. Karakteristika zaštitnog bloka je takva da on ne smije utjecati na mjereni signal koji je vrlo male amplitude. Kao ulazna pojačala prema slici 6. koriste se naponska sljedila (uglavnom izvedena operacijskim pojačalima), koja moraju imati što višu ulaznu impedanciju kako bi bio što veći faktor potiskivanja istofaznog signala (engl. *common mode rejection ratio*, *CMRR*). Između naponskog sljedila i diferencijskog pojačala može se postaviti prospojna matrica koja služi za spajanje diferencijskog pojačala na odgovarajuće elektrode. Pri tome matrica mora unositi što manje šuma u mjerene signale. Nakon naponskih sljedila nalaze se diferencijalna pojačala koja potiskuju istofazne smetnje odnosno imaju visok faktor potiskivanja, a ujedno moraju biti izrazito niskošumna. Da se ostvare zahtjevi za visokim ulaznim otporom i faktorom potiskivanja, osim diskretno izvedenih naponskih sljedila i diferencijskih pojačala, najčešće se koriste instrumentacijska pojačala koja upravo zadovoljavaju prethodno navedene zahtjeve. Signal s diferencijalnih pojačala dolazi na pojačalo s promjenjivim pojačanjem koje služi za prilagođenje signala dinamičkom opsegu A/D pretvornika. Korištenjem filtara potiskuju se neželjene frekvencijske komponente prvenstveno kako bi se spriječila pojava aliasinga. Digitalni mjerni signali se s A/D pretvornika šalju mikrokontroleru, koji ostvaruje komunikaciju s računalom. Na računalu se provodi prikaz signala i odgovarajuća obrada.

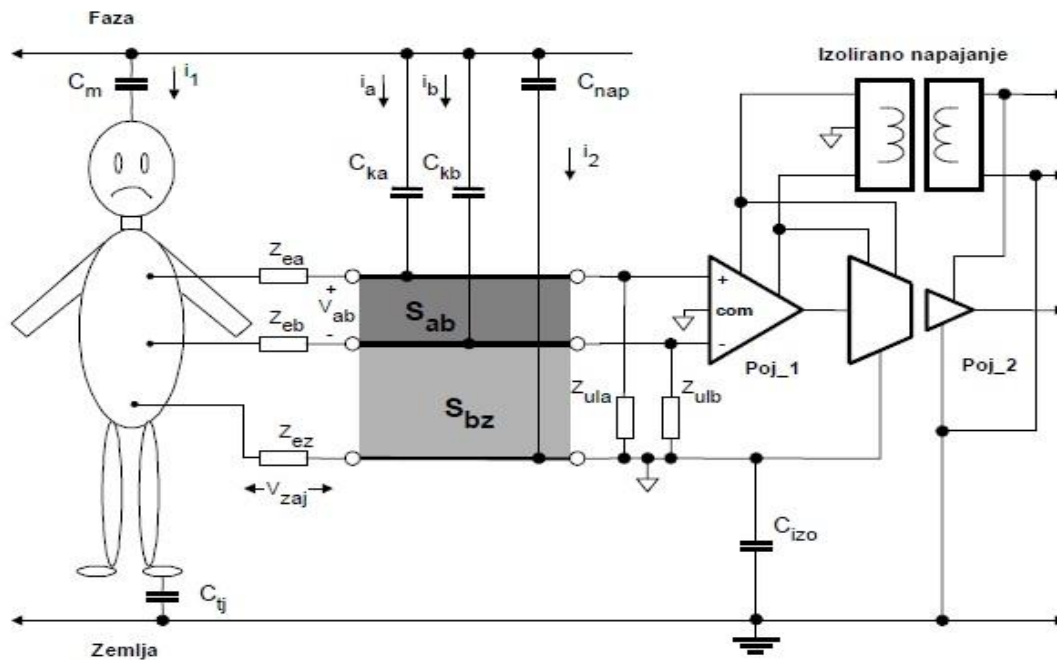
Osobito je važno prilagoditi mjerni sustav potiskivanju smetnji (najčešće iz gradske mreže), jer kod mjerenja niskoamplitudnih signala sprežanje vanjskih smetnji više dolazi do izražaja. Mjereni signal tada ima prisutne smetnje koje ga izobličuju.

3.2. Analiza smetnji kod snimanja bioelektričkih signala

Utjecajni faktori kod mjerenja signala mozga su: impedancija kože i elektrode, sprezanje smetnje zajedničkog napona (osobito smetnje iz gradske mreže) te ostali neželjeni bioelektrički signali (elektrookulogram (EOG), elektromiogram (EMG), te elektrokardiogram (EKG)). Bitan uzrok smetnji su i različite tranzijentne pojave uzrokovane uključivanjem trošila odnosno ostalih uređaja koji su u blizini mjernog sustava.

Sučelje kože i elektrode predstavlja impedanciju pri mjerenju EEG signala, a kako bi se dobio što točniji signal potrebno je smanjiti tu impedanciju koliko god je moguće. Prije postavljanja elektroda koža se mora na odgovarajući način pripremiti. Potrebno je skinuti površinski rožnati sloj kože abrazivnim gelom ili alkoholom, a potom se postavlja najčešće elektrolitski gel kako bi se smanjila impedancija sučelja kože i elektrode. Ta impedancija mora na odgovarajući način biti smanjena ispod 5 k Ω .

Smetnje iz gradske mreže su u praksi najčešće pa se one uglavnom analiziraju kod utjecaja na uređaje za mjerenje bioelektričkih signala. Prema tome na slici 7. je prikazana shema ulaznog dijela uređaja za snimanje evociranih potencijala s ucrtanim parazitnim elementima koji predstavljaju prijenosne putove smetnji iz okoline u mjerni sustav. Kapacitet C_{tj} predstavlja skup svih kapaciteta koji povezuju tijelo pacijenta prema zemlji, koja je uzeta kao referentni potencijal. Parazitni kapacitet C_m predstavlja kapacitete od tijela pacijenta do gradske mreže. Sa C_{nap} je označen kapacitet između energetske instalacije i plivajuće referentne točke diferencijskog pojačala. Parazitni kapacitet C_{izo} koji povezuje plivajuću referentnu točku sa zemljom je zbroj parazitnih kapaciteta između izoliranih strana sklopa napajanja te parazitnog kapaciteta izolacijskog pojačala. C_{ka} , C_{kb} predstavljaju sve kapacitete koji se sprežu između gradske mreže i kabela koji povezuju elektrode s pojačalom. Impedancije elektroda su označene kao Z_{ea} , Z_{eb} i Z_{ez} , dok su ulazne impedancije za zajednički signal diferencijskog pojačala (Poj_1) označene s Z_{ula} i Z_{ulb} . Sa Poj_2 je označeno izolacijsko pojačalo.



Slika 7. Shematski prikaz ulaznog dijela uređaja za snimanje evociranih potencijala sa ucrtanim parazitnim elementima koji služe kao prijenosni putovi smetnjama iz okoline u mjerni sustav [7]

Prema prethodnoj slici vidljivo je da se smetnja elektrostatskim putem dominantno prenosi iz gradske mreže u pojačalo preko parazitnih struja koje teku kroz parazitne kapacitete i elektrode u pojačalo. Priključenjem pojačala na tijelo pacijenta dio struje i_1 zatvara se na zemlju preko Z_{ez} i C_{izo} te na Z_{ez} stvara razliku potencijala (V_{zaj}) između srednjeg potencijala tijela i referentne točke pojačala. Drugi dio struje i_1 se zatvara preko kapaciteta C_{tj} na zemlju. Napon V_{zaj} predstavlja istofaznu smetnju na ulazu u pojačalo, a nastaje zbog struja koje teku kroz tijelo.

Smetnje nastaju i zbog struja koje teku u pojačalo, jer struja i_2 prema slici 2, teče jednim dijelom prema zemlji preko Z_{ez} i C_{tj} , a jednim dijelom preko C_{izo} . Do stvaranja istofazne smetnje odnosno napona V_{zaj} dolazi kad struja i_2 teče kroz Z_{ez} i C_{tj} . Kako je ovaj generirani napon istofazne smetnje suprotnog polariteta od napona istofazne smetnje uzrokovane strujom i_1 , ta dva napona će se oduzimati. Naponi su suprotnog polariteta zato što struje i_1 i i_2 imaju suprotan smjer kada teku kroz Z_{ez} , što je u stvarnosti čest slučaj. Promatra li se najgori slučaj tada je potrebno istofazne smetnje uzeti istim predznakom, te ih treba zbrojiti [7].

Kapacitivna veza mjernih kabela i izvora smetnji (kapaciteti C_{ka} i C_{kb}) predstavlja glavni izvor smetnji kod bioelektričkih mjerenja. Struje i_a i i_b se zatvaraju na zemlju najviše preko impedancija elektroda Z_{ea} i Z_{eb} , te kapaciteta C_{tj} , ali i preko Z_{ez} i C_{izo} zbog velikog iznosa ulaznih impedancija diferencijskog pojačala. Kako su kapaciteti C_{ka} i C_{kb} različiti, a različitog iznosa su i impedancije elektroda Z_{ea} i Z_{eb} dolazi do stvaranja diferencijskog napona na ulazu pojačala (prema slici 2 to je V_{ab}). Preko jednadžbe 1 može se izračunati iznos tog napona:

$$V_{ab} = i_a \cdot Z_{ea} - i_b \cdot Z_{eb} = i \cdot Z_e \left(\frac{\Delta Z_e}{Z_e} + \frac{\Delta i}{i} \right) \quad (1)$$

pri čemu je $i = (i_a + i_b)/2$ $Z_e = (Z_{ea} + Z_{eb})/2$.

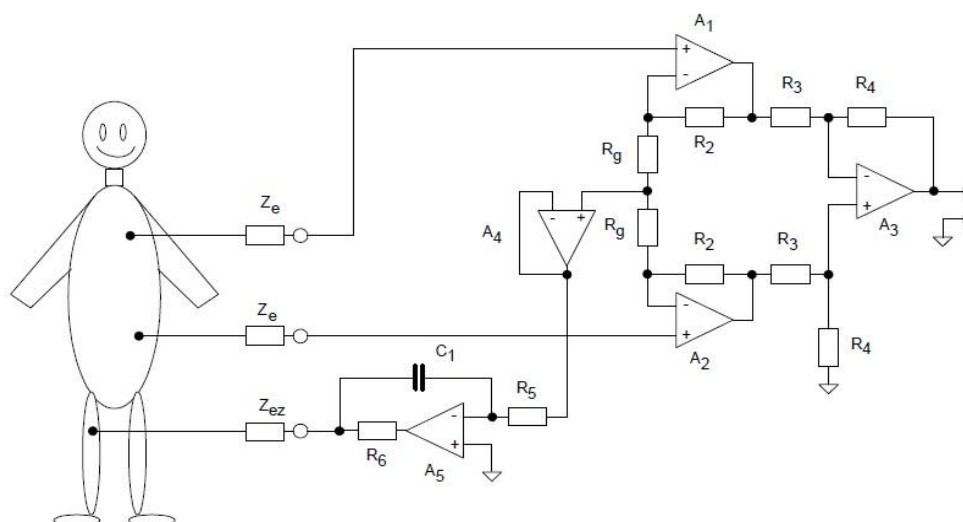
Ovaj napon će pojačalo pojačati, a u slučaju velikog pojačanja pojačalo može otići u zasićenje. Kako bi se potisnula ova smetnja (napon V_{ab}) potrebno je provesti simetriranje signalnih putova ujednačavanjem impedancija elektroda odgovarajućom pripremom kože uz primjenu gela na sučelje kože i elektrode, te održavanjem elektroda itd. Za potiskivanje ove smetnje provodi se i simetriranje prijenosnih putova smetnji ujednačavanjem vrijednosti parazitnih kapaciteta C_{ka} i C_{kb} upotrebom kabela jednake duljine te njihovim postavljanjem jedan blizu jedan drugome itd.

Uz prethodne elektrostatske smetnje javljaju se i magnetski inducirane smetnje. Ove smetnje ovise o orijentaciji i površini petlji koje zatvaraju priključni kabele elektroda. Smanjenje ovih smetnji se najčešće provodi ispreplitanjem priključnih kabela, oklapanjem pacijenta (materijalom s velikom permeabilnošću npr. Mu-metal) ili magnetskim oklapanjem izvora smetnji, te njegovim udaljavanjem od mjesta snimanja. U praksi je većinu ovih tehnika teško provesti zbog specifičnog položaja elektroda na tijelu gdje su petlje koje zatvaraju kabele velike površine, a oklapanja pacijenta ili izvora smetnji je teško izvedivo [7].

3.3. Potiskivanje smetnji kod mjerenja bioelektričkih signala

Potiskivanje istofaznih smetnji ovisi o faktoru potiskivanja ulaznog diferencijskog pojačala, o razlici iznosa impedancija elektroda i razlici u ulaznim impedancijama diferencijskog pojačala. Diferencijsko pojačalo je moguće izvesti s faktorom potiskivanja većim od 100 dB na frekvenciji 50 Hz uz iznos pojačanja od 10 do 10000, a pojačalom takvih specifikacija moguće je dovoljno potisnuti istofazne smetnje. Diferencijsko pojačalo ima jednake ulazne impedancije za istofazni signal. Razlika u impedancijama nastaje kad su na ulaz spojeni kabeli koji ulaznim impedancijama dodaju iznose vlastitih kapaciteta, a ti kapaciteti nisu jednaki. Tada postoji razlika u impedancijama ulaznog kruga diferencijskog pojačala, a na ulazu pojačala javlja se diferencijski signal ako je na elektrodama istofazni signal. Ovo se zove efekt naponskog djelitelja. Diferencijski napon V_{ab} , na ulazu pojačala izravno ovisi o iznosu istofazne smetnje V_{zaj} , o iznosu omjera srednje impedancije elektroda i srednje impedancije ulaza u pojačalo, ali i o njihovim relativnim razlikama. Pojačalo će ovaj diferencijski napon pojačati, ako stvarno dođe do razgođenja impedancija ulaznog kruga diferencijskog pojačala. Kako bi se taj diferencijski napon smetnje V_{ab} smanjio potrebno je što više ujednačiti i smanjiti impedancije elektroda, postupcima navedenim u prethodnom potpoglavlju. Ulazni otpor diferencijskih pojačala je reda 1 G Ω , pa ulaznu impedanciju pojačala određuje ulazni kapacitet diferencijskog pojačala, te kapacitet komponenti koje ga okružuju. Razlike u ulaznim impedancijama pojačala ovisiti će prvenstveno o izvedbi ulaznog dijela pojačala, ali i o odabiru što kraćih niskokapacitivnih kabela elektroda. Kako je apsolutne iznose ulaznih kapaciteta teško kontrolirati, potrebno je ostvariti veliku srednju ulaznu impedanciju odnosno male ulazne kapacitete kako bi se mogla kompenzirati razlika između ulaznih impedancija Z_{ula} i Z_{ulb} .

Smanjenje istofazne smetnje može se postići smanjenjem impedancije zajedničke elektrode Z_{ez} ili smanjenjem struje koja teče kroz tu impedanciju. Smanjivanje struje postiže se smanjivanjem parazitnih kapaciteta C_{nap} i C_{izo} . Značajnije smanjenje struje kroz impedanciju zajedničke elektrode postiže se eliminacijom napona koji postoji između referentnog potencijala pojačala i srednjeg potencijala tijela pacijenta. Primjer takvog sklopa je sklop za pogon desne noge (engl. *driven right leg*, DRL) čija je pojednostavljena shema vidljiva na slici 8.



Slika 8. Shema sklopa za pogon desne noge povezanog s diferencijskim pojačalom izvedenog operacijskim pojačalima [7]

Kao što je vidljivo sa slike, sklop za pogon desne noge čini integrator spojen u petlju negativne povratne veze, a nastoji održati malu razliku potencijala između potencijala spoja otpornika R_g i referentnog potencijala diferencijskog pojačala. Kada je na priključnicama diferencijskog pojačala spojen istofazni napon, potencijal spoja otpornika R_g je jednak istofaznom naponu. U slučaju spoja diferencijskog signala srednja vrijednost napona spoja otpornika R_g je jednaka nula volta. Poveća li se pojačanje povratne veze poboljšat će se praćenje potencijala, a sukladno tome i smanjiti napon istofazne smetnje. Problem koji se može pojaviti kod ovakvog sklopa je moguća nestabilnost ako je preveliko pojačanje petlje povratne veze.

Za smanjenje diferencijskog napona smetnje izraženog formulom 1, na ulazu diferencijskog pojačala potrebno je smanjiti struje koje teku u kabele elektroda. Smanjivanje tih struja se postiže oklapanjem kabela elektroda i spajanjem oklopa na referentni potencijal pojačala. Problem kod ovakvog spajanja je što se kapaciteti oklopa kabela prema signalnom vodu zbrajaju ulaznom kapacitetu pojačala, jer su mu spojeni paralelno. Za dugačke kabele to predstavlja problem jer kapacitet koji će se pribrojiti ulaznom kapacitetu pojačala je reda veličine 100 pF, što znači da se ulazna impedancija može spustiti ispod 100 M Ω , a smetnja će tada biti izraženija. Kako bi se izbjeglo povećanje ulaznog kapaciteta pojačala pri korištenju oklopljenog kabela može se koristiti princip postavljanja

naponskog sljedila između signalnog voda i oklopa kabela. Time se održava oklop kabela na istom potencijalu na kojem se nalazi i signalni vod. Problemi ovog pristupa su moguća nestabilnost kompletnog pojačala, ali i kompleksnost zato što se na svakom ulazu diferencijalnog pojačala nalazi jedno naponsko sljedilo.

Pojednostavljenje se može postići postavljanjem jednog zajedničkog naponskog sljedila koje se spaja između potencijala spoja otpornika R_g i svih oklopa kabela. Razlika u odnosu na prethodni spoj je ta što će se smanjenje utjecaja kapaciteta (između oklopa kabela i signalnog voda) javiti tek kad je na ulaz pojačala spojen istofazni signal. Tada će potencijal spoja otpornika R_g biti na istofaznom naponu. Ovakav spoj za pogon oklopa se može primijeniti ako kabele elektroda nisu predugački, pa njihov kapacitet tada neće bitno smanjiti diferencijski ulazni otpor pojačala.

Analiza smetnji izrazito je bitna kod ovakvih sustava kako bi se moglo na odgovarajući način provesti mjerenje. U ovom radu potiskivanje smetnji provedeno je oklapanjem kabela i spajanjem oklopa na referentni potencijal pojačala. Spoj je izveden slično kao na slici 8. s razlikom u tome što je kondenzatoru u povratnoj vezi paralelno stavljen otpornik.

3.4. Parametri kod izrade mjernog sustava za sučelje između mozga i računala

Prilikom projektiranja sustava za snimanje signala mozga odnosno evociranih potencijala, potrebno je definirati parametre koje takvi sustavi moraju zadovoljiti. Različiti zahtjevi postavljaju se u ovisno namjeni uređaja, te načinu i mjestu gdje će se takav uređaj koristiti. U ovom radu se koristi uređaj u laboratorijskim uvjetima relativno visoku prisutnost vanjskih smetnji, a služi za prikupljanje signala mozga u stvarnom vremenu te potencijalnu detekciju evociranih potencijala stabilnog stanja. Iznos ulazne impedancije mora biti jako velik (barem $100\text{ M}\Omega$ na 50 Hz), jer o njoj ovisi potiskivanje smetnji odnosno što je ona veća biti će manji diferencijalni napon smetnje koji je nastao zbog nejednakih iznosa impedancija elektroda. Ulazna impedancija pojačala mora biti barem za dva reda veličine veća od najveće očekivane impedancije sučelja elektroda-koža. O ulaznoj impedanciji zapravo ovisi faktor potiskivanja i što je viša ulazna impedancija bit će veće potiskivanje istofaznog (zajedničkog) napona, a uz to diferencijalni signal će biti više pojačan. Faktor potiskivanja istofaznog napona je kod ovako zahtjevnih mjernih sustava minimalno reda veličine 100 dB na 50 Hz .

Donja granična frekvencija pojačala mora postojati (u granicama od $0,1\text{ Hz}$ do 1 Hz), kako bi se potisnule odgovarajuće smetnje na frekvencijama od 0 Hz (DC komponenta). Te smetnje su uglavnom zbog polarizacijskih potencijala elektroda, te izlaznog napona pomaka operacijskih pojačala. Gornja granična frekvencija mora postojati prvenstveno zbog mogućeg aliasinga prilikom uzorkovanja signala A/D pretvornikom, ali i kako bi se potisnule neželjene frekvencijske komponente koje sigurno nisu dio frekvencijskog pojasa signala od interesa. Prema tome gornja granična frekvencija treba biti što viša ako se žele promatrati odgovarajuće pojave i istraživanja signala na frekvencijama koje nisu u strogom području EEG signala, npr. istraživanja evociranih potencijala na višim frekvencijama. Kod mjerenja EEG signala najčešće se gornja granična frekvencija odabire iz intervala od 30 do 100 Hz (često ispod 50 Hz zbog smetnje iz gradske mreže). Za ovako osjetljive i niskoamplitudne signale koji su sumjerljivi šumu mjernog kanala, logično je izabrati A/D pretvornik s većim brojem bitova. Prema tome potrebno je uzeti u obzir A/D pretvornike od 16 do 24 bita razlučivosti. Pojačanje kod ovakvih

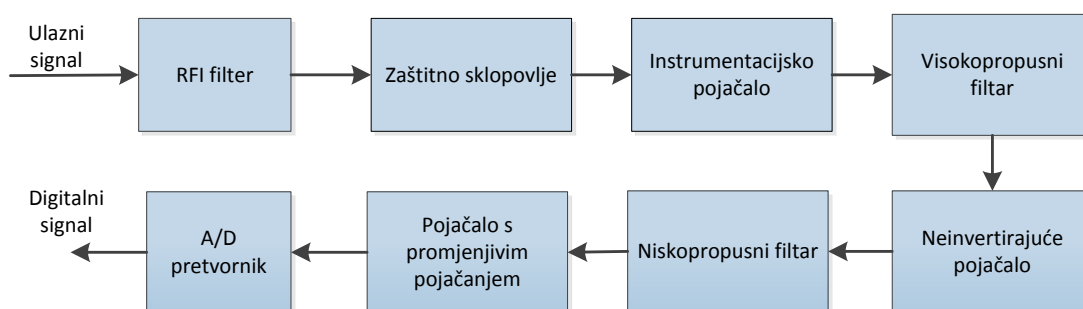
mjernih sustava mora biti visoko da se što više pojačaju niskoamplitudni signali, a pojačanja su obično od 80 do 120 dB.

Važno je da mjerni sustavi budu niskošumni i da mjerni kanali imaju ograničenje šuma do nekoliko mikrovolta u promatranom frekvencijskom pojasu. Razlog tome su niske amplitude EEG signala (1-100 μV), pa šum ne smije imati višu vrijednost od vrijednosti mjerenog signala.

Priključni kabeli moraju biti oklopljeni osobito kod višekanalnih sustava, jer svaki neoklopljeni priključni kabel unosi smetnju u sustav. Napajanje sustava zahtjeva što veću autonomiju kako bi sustav bio što više izoliran od izvora smetnji iz mreže, pa u skladu s tim baterijska napajanja imaju prednost. Uz to u prilog baterijskim napajanjima ide sigurnost i prenosivost. Jedino što im ne ide u prilog je vrijeme rada, tako da se za dugotrajna mjerenja moraju koristiti mrežna napajanja s galvanskom izolacijom.

3.5. Izvedbe mjernih sustava za sučelje između mozga i računala

Glavni dio mjernih sustava za sučelje između mozga i računala može biti izveden s diskretnim komponentama ili kao integrirane izvedbe. Korištenjem diskretnih komponenata mjerni sustavi se uglavnom izvode kao kaskada odgovarajućih pojačala i filtarskih blokova. Na slici 9. je kao primjer prikazana blok shema mjernog kanala sustava za sučelje između mozga i računala temeljenog na SSVEP-u.



Slika 9. Blok dijagram koji prikazuje kaskadu stupnjeva u sustavu za prikupljanje EEG signala

RFI filter osigurava odsjecanje visokih frekvencija koje sigurno nisu dio frekvencijskog područja signala od interesa. Slijedi izolacijsko sklopovlje koje mora što manje utjecati na mjereni signal, a glavna namjena mu je da štiti ostatak pojačala od visokog napona izvana (npr. udar defibrilatora). Instrumentacijsko pojačalo omogućava visoku ulaznu impedanciju i faktor potiskivanja istofaznog napona, nisku razinu šuma te se koristi kao ulazno pojačalo (predpojačalo). Njegovo pojačanje ne smije biti preveliko kako se uz koristan signal ne bi pojačale smetnje nastale zbog utjecaja napona pomaka pojačala, ulazne struje pojačala, te polarizacijskog napona elektroda (istosmjernog napona prisutnog između elektroda). Ostali blokovi su prethodno opisani u sličnom razmatranju kod slike 6. Uz prikazane komponente mjernog sustava izvodi se i sklopovlje za smanjenje istofazne smetnje.

Posljednjih deset godina istraživanja mjernih sustava za sučelje između mozga i računala su vrlo značajna, te ovisno o izvedbama dobivaju se relativno dobri rezultati [9-16]. Uglavnom se kod izvedbe analognog dijela mjernog sustava koriste izvedbe s diskretnim komponentama [10-14] kod kojih je nešto lakše izvesti željene parametre koji su definirani u poglavlju 3.4. Velika prednost izvedbe diskretnim komponentama je brže vrijeme razvoja te veći izbor diskretnih komponenata, a njihov problem je veličina te potrošnja. Na tržištu postoji veliki izbor različitih komponenti koje su potrebne za realizaciju ovako osjetljivih mjernih sustava, pa je u postupku projektiranja potrebno pažljivo izabrati adekvatne komponente koje će zadovoljiti željene parametre.

Kako danas prvenstveno postoji tendencija minijaturizacije da pacijenti mogu uređaje nositi uz sebe, integrirane izvedbe se sve više razvijaju. Tendencija je integrirati većinu analognih i digitalnih komponenata u jedan integrirani krug (engl. *integrated circuit*, IC). Visoku integraciju komponenata omogućuje VLSI tehnologija, a uređaji su uglavnom bazirani na CMOS-u. Problem kod izvedbi temeljenih na MOS-u je $1/f$ šum jer kod nižih frekvencija utječe na kvalitetu niskih signala [15]. Primarni cilj izvedbe sklopovlja u integriranoj izvedbi je smanjiti napon napajanja i potrošnju bez utjecaja na kvalitetu mjerenog signala ili dinamički opseg. Kada se to postigne moguće je koristiti baterije manjih dimenzija, pa se time smanjuju i dimenzije uređaja. Izvedba instrumentacijskog pojačala kao najosjetljivije komponente se kod integriranih bioelektričkih pojačala ne izvodi

klasičnom izvedbom s tri operacijska pojačala, jer je između ostalog potrebno jako precizno uparivanje otpornika što je kod integriranih izvedbi cijelog mjernog sustava teško izvesti. Kao moguće izvedbe postoje pojačala sa strujnom povratnom vezom i MOS tranzistorima [15].

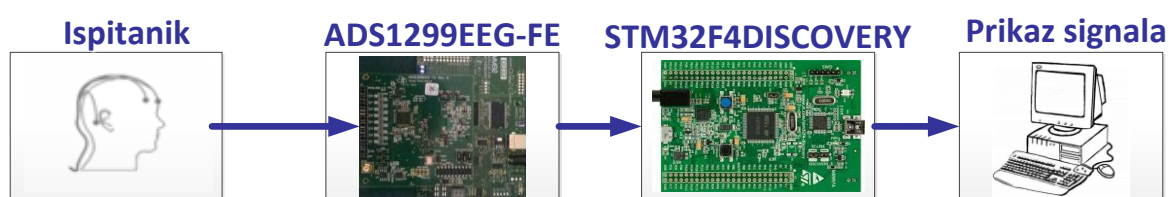
Uglavnom je praksa kod višekanalnih sustava da se analogna obrada izvodi za svaki kanal posebno, a onda se preko multipleksora može dovesti signal sa svakog kanala na jedan A/D pretvornik koji je visoke rezolucije. To može predstavljati problem jer postoji mogućnost da kod preklapanja multipleksora dođe do smetnje i istitravanja. U slučaju integriranja A/D pretvornika s analognim dijelom mjernog sustava povećava se potrošnja i dimenzije. Unatoč zahtjevima kod integriranih izvedbi ovakvih mjernih sustava može se postići dovoljno visok faktor potiskivanja istofaznog signala, reda veličine 100 dB na 50 Hz te ulazni DC pomak 60 μ V [15].

Kako postoji potreba da se signali mozga promatraju duže vrijeme u svakodnevnom životu osoba sve se više teži ostvariti bežičnu komunikaciju između pojedinih uređaja. Kod mjerenja EEG signala, bez obzira što se radi o vrlo osjetljivim elektroničkim uređajima, postoje razvijeni sustavi za bežično prikupljanje EEG signala. Samo slanje „sirovih“ EEG signala u stvarnom vremenu iznimno povećava potrošnju, pa se kod takvih sustava mora napraviti kompromis između količine podataka koja će se slati i potrošnje bežičnog mjernog čvora koji se nalazi na osobi. U slučaju da se takvi sustavi koriste u sklopu BCI sustava, tada se uglavnom sva obrada provodi na jednom dijelu sustava koji se najčešće nalazi na osobi, a samo se naredbe bežično prenose do izvršnog sustava. Glavni cilj kod takvih sustava je postići što manju potrošnju, te što manji gubitak informacija.

Kao komercijalni primjer integrirane izvedbe sustava za mjerenje signala mozga je upravo ADS1299, koji se koristi u ovom radu kao sustav za sučelje između mozga i računala. Osim njega za prikupljanje bioelektričkih signala se koristi ADS1298 proizvođača Texas Instruments, ali taj sustav je prvenstveno namijenjen za snimanje signala elektrokardiograma. U nastavku rada je opisan ADS1299, njegove karakteristike, te mjerenje i prikaz bioelektričkih signala u stvarnom vremenu.

4. Opis mjernog sustava

Za snimanje signala mozga u ovom radu je korišten razvojni sustav s integriranim krugom ADS1299 (Texas Instruments, Inc.) koji je povezan s razvojnim sustavom STM32F4DISCOVERY, te je ostvareno slanje podataka na osobno računalo gdje se podaci prikazuju u stvarnom vremenu. U ovom poglavlju dan je opis razvojnog sustava s integriranim krugom ADS1299 i mikrokontrolera STM32F407. Na slici 10 je prikazana blok shema mjernog sustava. Namjena ovog sustava je prijenos i prikaz signala u stvarnom vremenu.



Slika 10. Blok shema mjernog sustava

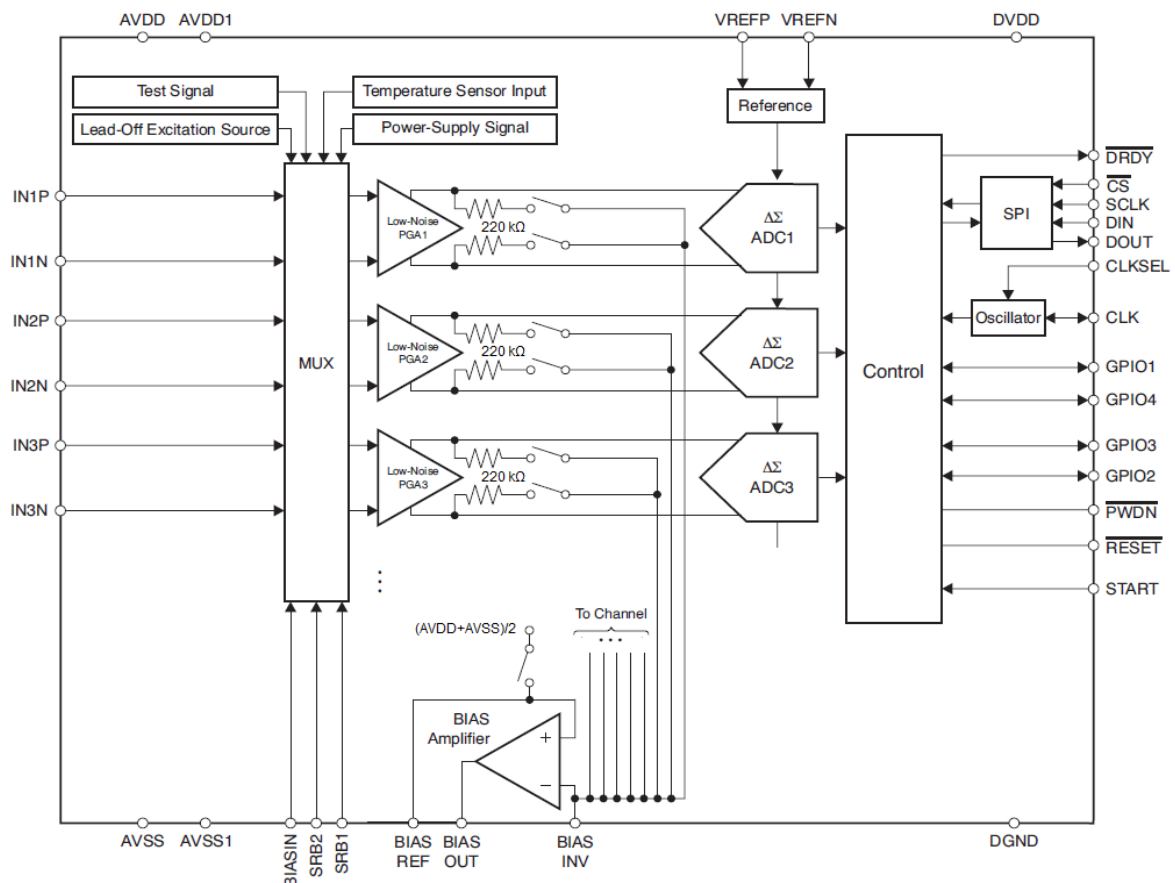
4.1. Razvojni sustav ADS1299EEG-FE

Glavna zadaća ovog sustava je mjerenje EEG signala i evociranih potencijala odnosno njihovo prikupljanje i prijenos. Razvojni sustav se generalno sastoji od modula. Jedan modul je tiskana pločica na kojoj se nalazi ADS1299, konektori za elektrode, vanjski oscilatori, sklop za pogon oklopa, regulatori napona, te ostale komponente oko ADS1299 sklopa. Sustav sadrži velik broj ispitnih priključaka i prenosnika (engl. *jumper*) kako bi se mogle ostvariti različite mjerne konfiguracije [17]. Velika prednost mu je prilagodljivost i konfigurabilnost.

4.1.1. Integrirani krug ADS1299

ADS1299 je komercijalno dostupan integrirani krug koji omogućuje pojačanje bioelektričkih signala i A/D pretvorbu. Prednosti ovog sklopa kao i većine ostalih integriranih mjernih sustava su male dimenzije i relativno niska potrošnja (4,3 mW po kanalu). Ovaj sustav ima 8 mjernih kanala, ugrađeno programabilno pojačalo (engl. *programmable gain amplifier*, PGA), te 24-bitni sigma-delta ($\Sigma\Delta$) A/D pretvornik na svakom kanalu. A/D pretvornici istovremeno uzorkuju svih 8 kanala

frekvencijama uzorkovanja od 250 Hz do 32 kHz. Uz to sklop ima interni izvor referentnog napona, zajednički za sve A/D pretvornike i oscilator, te SPI (engl. *serial peripheral interface*) komunikacijsko sučelje. Uz to može biti konfiguriran za različite načine mjerenja [18]. Blok shema sklopa prikazana je na slici 11.



Slika 11. Blok shema ADS1299 sklopa (preuzeto iz [18] i modificirano)

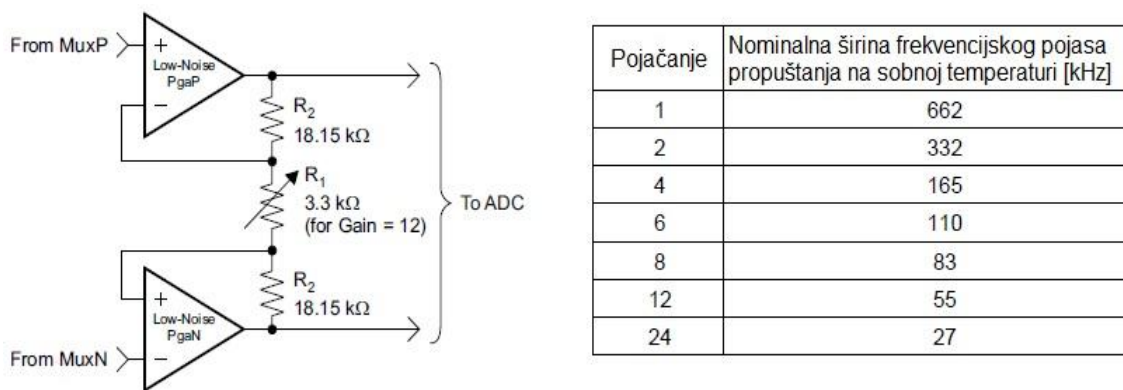
Analogno napajanje ADS1299 sklopa može biti unipolarno 0-5 V ili bipolarno $\pm 2,5$ V, a digitalno od 1,8 V do 3,6 V. Tako je na pločici razvojnog sustava omogućen odabir unipolarnog ili bipolarnog napajanja ovisno o položaju premosnika.

Mjerenja različitih signala omogućuje konfigurabilni ulazni multiplesor. Upisom podataka u odgovarajući registar zadaje se naredba multipleksoru da na ulaze PGA spoji željeni signal. Shema multipleksora prikazana je na slici 12. Analogni ulazi PGA su diferencijalni, a kada je multipleksor programiran tako da su priključci programabilnog pojačala spojeni na vanjske mjerne priključke, INP označava

pozitivan, a INN negativan priključak na svakom kanalu. Multipleksor omogućava da ulazi pojačala mogu biti spojeni: na vanjske priključke (engl. *normal mode*), kratko spojeni, na napon napajanja, na izlaz sklopa za pogon desne noge, na temperaturni senzor, na testni signal ili na signal za detekciju isključenosti elektrode (engl. *lead-off excitation signal*). Priključci BIAS_IN, SRB2 i SRB1 su zajednički za sve kanale. SRB2 je priključak koji služi kako bi se INP priključci mogli kratko spojiti zajedno, a SRB1 priključak služi da se svi INN priključci mogu spojiti zajedno kako bi se moglo provesti monopolarno mjerenje signala. Upisom vrijednosti u registre CHnSET[3:0] se upravlja većinom prethodno navedenih funkcija multipleksora.

Analogni ulazi ADS1299 sklopa je diferencijalan, kada je PGA spojen izravno na INP i INN priključke. Razlika potencijala može maksimalno biti u rasponu $\pm V_{ref}/\text{pojaćanje}$, pri čemu je V_{ref} referentni napon. PGA je moguće za svaki kanal postaviti na odgovarajuće pojaćanje (1, 2, 4, 6, 8, 12), a početna vrijednost je 24. Kao što je ranije spomenuto ovaj sklop ima mogućnost monopolarnog i diferencijalnog ulaza. Kod monopolarnog je negativni priključak INN svakog kanala spojen na zajednički potencijal svih kanala i podignut na vrijednost polovice napona napajanja. INN pojedinog kanala se može spojiti na jedan zajednički priključak preko multipleksora (postavljanjem SRB1 sklopke) ili izvana postavljanjem prospojnika. Treba napomenuti kako je kod monopolarnog načina mjerenja potrebno postaviti napajanje ADS1299 sklopa od 0 do 5 V. Kada se koristi diferencijalni ulaz potrebno je postaviti napajanje sklopa $\pm 2,5$ V. Kod monopolarnog i diferencijalnog ulaza su jednako postavljeni registri za postavljanje kanala CHnSET[2:0] u 000 (*Normal mode*) što i je početna vrijednost u tim registrima. Proizvođač preporučuje da se mjerenja izvode koristeći diferencijalne ulaze za sve kanale.

PGA je implementirano operacijskim pojaćalima diferencijalno kao ulazni stupanj instrumentacijskog pojaćala (slika 12). Pojaćanja se mogu mijenjati upisom vrijednosti u CHnSET [6:4] registar. ADS1299 ima CMOS ulaze i zanemariv strujni šum. Uz PGA na slici 12 je prikazana tablica s pojasom propušćanja za pojedina pojaćanja.



Slika 12. Implementacija PGA i tablica s pojasom propuštanja za pojedina pojačanja

U slučaju diferencijalnog ulaznog signala pojačanje je $G=1+(2R_1/R_2)$, a otpornik kojim se upravlja pojačanje ima otpor 3,3 kΩ za pojačanje 12. Pojačanje zajedničkog napona je jedinično te je u ovakvoj konfiguraciji potrebno koristiti sklop za pogon desne noge (DRL) koji se nalazi integriran u ADS1299.

Zajednički napon je za svaku granu spojen na negativni priključak *bias* pojačala, preko otpornika 220 kΩ prema slici 11. Na BIAS REF priključak odnosno na pozitivnu priključak BIAS pojačala se može spojiti vanjska referentna vrijednost ili interna koja odgovara polovici napona napajanja $(AVDD+AVSS)/2$. Kako bi se zatvorila povratna veza izvana je između BIAS OUT i BIAS INV priključaka dodan paralelni spoj kondenzatora i otpornika (kod razvojnog sustava ADS1299EEG-FE to su 10 nF i 392 kΩ). Priključak BIAS OUT se kod mjerne konfiguracije izravno spaja na pacijenta preko mjernog kabela (na razvojnom sustavu je omogućeno da se taj priključak preko prenosnika spoji i na sklop za pogon oklopa). Tako se ostvaruje negativna povratna veza, a zajednički signal se invertiran i pojačan vraća na tijelo ispitanika kako bi se potisnula smetnja. Stabilnost petlje ovisi o mjernom postavu i paralelnom spoju kondenzatora i otpornika.

Nakon pojačanja signal svakog kanala dolazi pripadajući na 24 bitni sigma delta A/D pretvornik. On se sastoji od sigma delta modulatora drugog reda, te digitalnog niskopropusnog filtra i decimatora. Sigma delta modulator uzorkuje ulazni signal frekvencijom $f_{MOD}=f_{CLK}/2$ (f_{CLK} izvana dovedeni trakt na CLK priključak ADS1299 sklopa). Ta frekvencija je reda 1 MHz i puno viša od odabrane frekvencije uzorkovanja maksimalno 16 kHz. Decimator odnosno decimacijski filter prima niz bitova iz modulatora, te se takav signal filtrira decimacijskim niskopropusnim sinc

filtrom trećeg reda. Filtar prigušuje šum koji je u modulatoru transponiran na više frekvencije, a potom se signal u decimatoru poduzorkuje na željenu frekvenciju uzorkovanja. Uzorkovani signal se dalje preko SPI sučelja šalje mikrokontroleru. Uz prethodno navedeni sinc filter, na razvojnom sustavu ADS1299EEG-FE se prije samog ulaza svakog pojačala nalazi niskopropusni filter gornje granične frekvencije 6,78 kHz. Dodatno filtriranje se tek može provesti nakon digitalizacije koristeći digitalne filtre.

Na priključak CLK sklopa ADS1299 može se dovesti vanjski izvor takta ili koristiti interni. Priključak CLKSEL omogućuje odabir takta. U ovom radu je na razvojnom sustavu ugrađen eksterni izvor takta, te je CLKSEL postavljen u 0 te je time odabran eksterni izvor takta koji se dovodi na CLK priključak. Frekvencija takta je $f_{CLK}=2,048$ MHz.

Da bi ADS1299 radio na željeni način mora imati stabilan interni izvor referentnog napona. Moguće je koristiti postojeći interni izvor referentnog napona, ali i dodatni vanjski izvor. U ovom radu je korišten interni izvor referentnog napona 4,5 V, a na pločici razvojnog sustava je zbog toga spojen VREFN na AVSS.

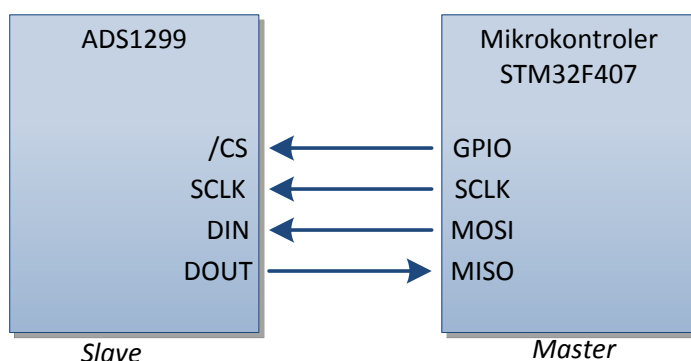
4.2. Mikrokontroler STM32F407 i ostalo sklopovlje

Glavni zahtjev kod odabira mikrokontrolera u ovom slučaju je da ima SPI sučelje zato što ADS1299 sklop zahtjeva takvu komunikaciju. Mikrokontroler upravlja svim komunikacijama, prikuplja podatke sa sklopa ADS1299 i odašilje ih osobnom računalu. U ovom radu komunikacija između ADS1299 sklopa i mikrokontrolera je preko SPI, a komunikacija mikrokontrolera s osobnim računalom preko USART-a koristeći USB/USART sklop. Mikrokontroler STM32F407VGT6 je zasnovan na 32-bitnoj ARM Cortex-M4F jezgri, ima 1 MB Flash memorije, te 192 KB SRAM memorije. Nalazi se kao centralna jedinica razvojnog sustava STM32F4DISCOVERY koji sadrži sklopovlje za programiranje, te uklanjanje i otkrivanje grešaka u kodu (engl. *debugging*), ali i mnoge druge periferije. U kontekstu ovog rada može se zaključiti da je mikrokontroler više nego dovoljan za prijenos podataka, jer SPI sučelje ima mogućnost maksimalne brzine prijenosa 37,5 Mbit/s, a USART do 10,5 Mbit/s. Uz to mikrokontroler sadrži i odgovarajuće

vremenske brojače (engl. *timers*) koji služe za ostvarivanje različitih kašnjenja, koja su vrlo bitna kod izvedbe komunikacije s ADS1299.

5. Komunikacija s ADS1299 i dizajn programske podrške

Sklop ADS1299 mora biti programiran, odnosno u njegove registre moraju biti upisane odgovarajuće vrijednosti kako bi se podesile željene opcije mjerenja i prijenosa podataka. Kako je SPI sučelje jedini način komunikacije s ADS1299 sklopom, to znači da se upis i čitanje podataka, te davanje naredbi mora izvesti preko tog sučelja. SPI sučelje je standardni način prijenosa i koristi se kod komunikacije mikrokontrolera s različitim periferijama. Standardni je serijski protokol, a uređaji komuniciraju u *master/slave* načinu rada, pri čemu je *master* (mikrokontroler) taj koji inicira podatak od *slavea* (ADS1299). Na slici 13 je prikazana je blok shema koja opisuje SPI komunikaciju.



Slika 13. Blok shema SPI komunikacije

Kao što je vidljivo sa slike koriste se četiri signala :

- a) CS – (*Chip Select*) služi za odabir *Slave* uređaja (može ih biti više)
- b) SCLK – (*Serial Clock*) takt slanja koji daje *Master*
- c) MOSI - (*Master Output Slave Input*) podaci koji se šalju *Slaveu*
- d) MISO – (*Master Input Slave Output*) podaci primljeni sa *Slavea*

Ovdje se koristi dvosmjerna komunikacija tijekom svakog SCLK ciklusa odnosno mikrokontroler šalje bit na MOSI liniju, a ADS1299 sklop šalje bit na MISO liniju koju mikrokontroler čita. Prije toga CS signal mora biti nisko, kako bi odabrani

uređaj mogao početi komunikaciju. Prijenos se zapravo odvija između dva posmačna 8 bitna registra koji zapravo čine cirkularni buffer. Podatak iz svakog registra se pomakne van, a pri tome je prvi najznačajniji bit i tako sve dok registri međusobno ne zamijene mjesta. Kada su zamijenili mjesta, uređaji pročitaju podatke iz vlastitih posmačnih registara. Kada postoji još podataka za izmjenu, posmačni registri se napune novim vrijednostima i proces se ponavlja. *Master* uređaj može samo jedan *Slave* uređaj, ako je povezano više *Slave* uređaja.

5.1. Naredbe za ADS1299

Slanjem odgovarajućih naredbi sklopu ADS1299 može se upravljati njegovim načinom rada. Postoje tri vrste naredbi koje se mogu slati: sistemske naredbe (*Wake up*, *Standby*, *Reset*, *Start*, *Stop*), podatkovne naredbe (*RDATA*, *SDATA*, *RDATA*) i registarske naredbe (*Rreg*, *Wreg*). U tablici 1 je vidljiv popis sistemskih naredbi odnosno bajtova koji ih označavaju.

Tablica 1.

Naredba	Opis naredbe	1. bajt
<i>Wakeup</i>	Probudi se iz stanja niske potrošnje	02h
<i>Standby</i>	Način rada niske potrošnje	04h
<i>Reset</i>	Reset sklopa	06h
<i>Start</i>	Počni konverziju podataka	08h
<i>Stop</i>	Zaustavi konverziju	0Ah

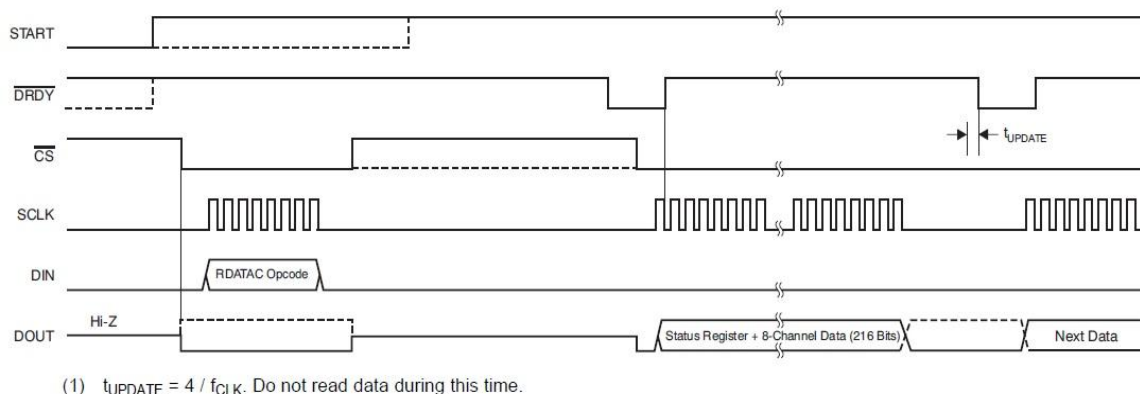
Sistemske naredbe su osnovne naredbe, a u ovom radu one se ne koriste. Za start se umjesto sistemske naredbe koristi *Start* priključak na sklopu ADS1299, koji mora biti u visokoj razini kako bi se pokrenula konverzija. Sljedeći skup naredbi koje se koriste su podatkovne naredbe, a njihov popis je vidljiv u tablici 2. Ove naredbe se koriste za čitanje rezultata konverzije s ADS1299. Postoje dvije mogućnosti čitanja koristeći naredbu *RDATA* ili *RDATA*. Kod naredbe *RDATA*

samo se jednom pročitaju podaci sa sklopa, a kod naredbe *RDATA* podaci se čitaju kontinuirano bez potrebe da se stalno šalje naredba za čitanjem. Kako bi se zaustavilo kontinuirano čitanje *SDATAC* naredba se mora poslati.

Tablica 2.

Naredba	Opis naredbe	1. bajt
<i>RDATA</i>	Omogući kontinuirano čitanje (ovo stanje je inicijalno prisutno kad se sklop uključi)	10h
<i>SDATAC</i>	Zaustavi kontinuirano čitanje podataka	11h
<i>RDATA</i>	Pročitaj samo kad se pošalje ova naredba	12h

Kontinuirano čitanje (nakon naredbe *RDATA*) je način korišten u ovom radu, te se sklop kod snimanja signala u stvarnom vremenu mora nalaziti u ovom stanju. Na slici 14 je vidljiv vremenski dijagram rada sklopa u stanju kontinuiranog čitanja. Prije slanja naredbe za kontinuirano čitanje, potrebno je postaviti priključak *Start* u visoku razinu ili poslati *Start* naredbu. Kod ovog načina rada priključak */DRDY* na sklopu ADS1299 se promjeni u nisku razinu svaki puta kada je novi podatak spreman za čitanje. Podaci se na *DOUT* pojavljuju na prvi rastući brid *SCLK*-a, a */DRDY* odlazi u visoku razinu na prvi padajući brid *SCLK*-a.



Slika 14. Vremenski dijagram kod stanja kontinuiranog čitanja *RDATA* [18]

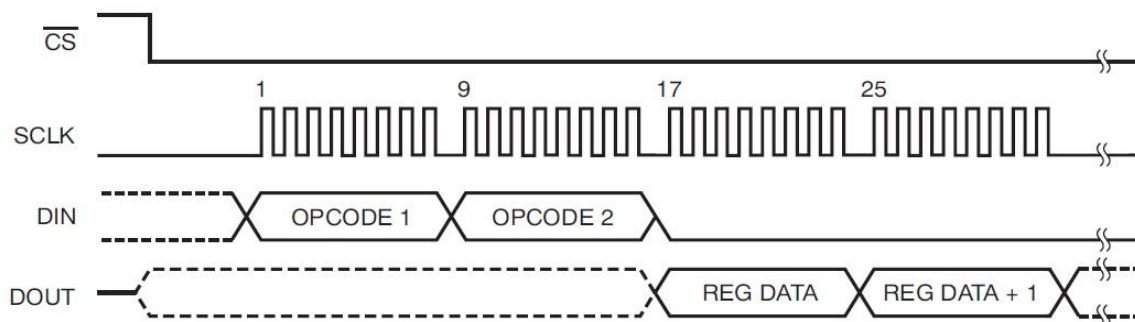
Postoje restrikcije na SCLK takt kod stanja kontinuiranog čitanja, a to je da vremenski razmak između uzastopnog čitanja novih podataka kod SCLK mora biti $4 \cdot t_{CLK}$, u ovom radu $t_{CLK}=0,5 \text{ us}$, što znači da razmak mora biti 2 us. Zaustavljanje kontinuiranog čitanja se postiže slanjem *SDATAC* naredbe.

Treći skup naredbi je registarski skup naredbi. Koriste se prvenstveno za programiranje sklopa ADS1299 tako da mu se u registre upisuju ili iz njih čitaju pojedine naredbe. Kod korištenja ovih naredbi potrebno je slati dva bajta. Prvi bajt sadrži kôd naredbe (001) i adresu registra (r rrrr), a drugi, broj registra koji će se čitati ili u koje će se pisati umanjen za jedan. Popis registarskih naredbi vidljiv je u tablici 3.

Tablica 3.

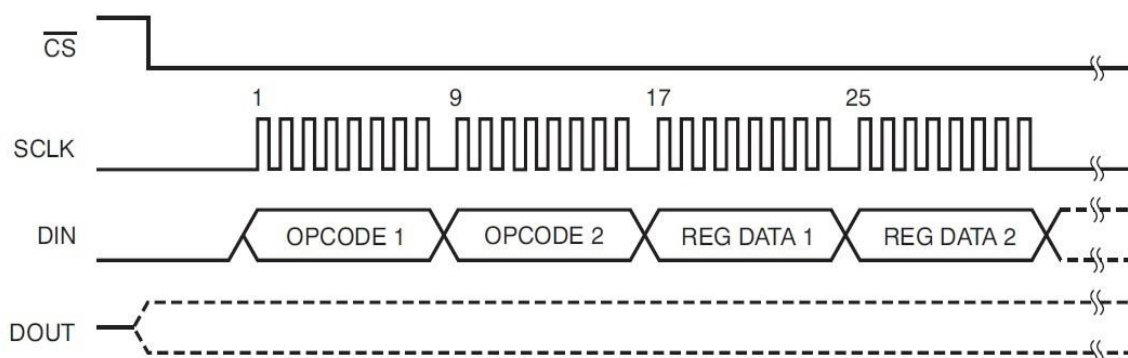
Naredba	Opis naredbe	1. bajt	2. bajt
<i>Rreg</i>	Pročitaj <i>n nnnn</i> registara počevši na adresi <i>r rrrr</i>	001r rrrr	000n nnnn
<i>Wreg</i>	Piši u <i>n nnnn</i> registara počevši na adresi <i>r rrrr</i>	010r rrrr	000n nnnn

Ove višebajtnje naredbe imaju restrikcije na SCLK. Kod slanja višebajtnih naredbi kao što je i napomenuto kod prethodnog skupa naredbi potrebno je pričekati $4 \cdot t_{CLK}$ odnosno 2 us prije slanja odnosno primanja slijedećeg bajta. Na slici 15 je vidljiv primjer vremenskog dijagrama signala kod čitanja dva registra susjednih adresa (čitaju se jedan za drugim).



Slika 15. Vremenski dijagram kod korištenja *Rreg* naredbe [18]

Pisanje u odgovarajuće registre je slično čitanju, jedino što podaci ne dolaze iz DOUT, već se samo pišu koristeći DIN liniju. Na slici 16 je vidljiv primjer da se nakon dva bajta naredbi šalju podaci (u ovom primjeru šalju se dva podatka u dva registra koji se po adresi nalaze jedan iza drugog).



Slika 16. Vremenski dijagram kod korištenja *Wreg* naredbe [18]

Naredbe za čitanje i pisanje mogu se pozvati bilo kada uz pažnju da se primjenjuje odgovarajuće vremensko kašnjenje.

5.2. Mogućnosti programiranja i pregled registara

Kako je prethodno spomenuto ADS1299 se može programirati upisom u registre, odnosno različita mjerenja, kalibracijski signali i svojstva prijenosa podataka se tako mogu birati. ADS1299 sadrži 24 registra podijeljenih u četiri grupe. Najznačajnije grupe su globalni registri i registri kanala, zato će biti pojašnjeni. Globalni registri su:

- CONFIG1 – ovaj registar postavljanjem odgovarajućeg bita, omogućava spajanje više ADS1299 sklopova te tako dobivanje više od 8 kanala. Uz to registar omogućava mijenjanje frekvencije uzorkovanja kanala i omogućavanje dovodenja internog takta iz ADS1299 sklopa na CLK priključak sklopa.
- CONFIG2 – se koristi za podešavanje internog kalibracijskog signala. Taj signal se može omogućiti, pojačati dva puta ili mu se može mijenjati frekvencija (0 Hz, 1 Hz, 2 Hz)

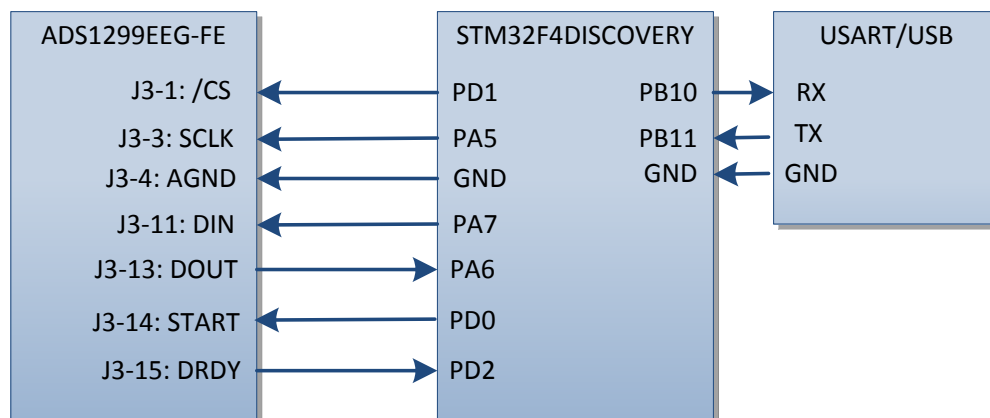
- CONFIG3 - omogućava uključivanje internog izvora referentnog napona, te različita podešavanja *bias* sustava za potiskivanje istofaznog napona. Za mjerenje je nužno u ovom registru postaviti uključivanje *Bias* pojačala, te uključiti internu referencu koja je spojena na pozitivan priključak tog pojačala. Uz to moguće je ovim registrom postaviti multipleksor tako da se na bilo kojem kanalu mjeri *Bias* signal tj. istofazni signal. Dodatno može se omogućiti detekcija statusa priključenosti zajedničke elektrode (*Bias* elektrode).
- LOFF - za detekciju priključenosti odgovarajuće elektrode na INN ili INP priključak pojačala pojedinog kanala. Mogu se podešavati jakosti struje i frekvencije signala koje se puštaju iz strujnih izvora od INP do INN priključaka. Kako na priključcima postoji komparator, postavljaju se vrijednosti komparacije pa kada je pojedina elektroda odspojena napon na priključku će otići iznad praga komparacije i komparator će postaviti odgovarajući bit da elektroda nije priključena.

Korištenje registara kanala je djelomično objašnjeno u poglavlju 4.1. Registri CHnSET, kojih ima ukupno 8 (po jedan za svaki kanal) svi imaju iste mogućnosti za svaki od kanala. Prva mogućnost je postavljanje pojedinog kanala u način rada smanjene potrošnje. Zatim je moguće postaviti pojačanje PGA na različite vrijednosti, što je opisano u poglavlju 4.1. Uz to moguće je sve INP priključke spojiti na zajednički SRB2 vod, što može biti korisno kod različitih mjernih postava. Zadnja tri bita CHnSET[2:0] omogućuju podešavanje multipleksora, te se tako ulaz kanala može spojiti, osim na ulaze elektroda i na različite kalibracijske signale.

U skupinu registara kanala spadaju BIAS_SENSP te BIAS_SENSN, koji služe za zatvaranje preklopki kako bi se zajednički signal preko otpornika 220 k Ω spojio na invertirajući ulaz *bias* pojačala što je objašnjeno u poglavlju 4.1. Zadnja tri registra u skupini registara kanala su LOFF_SENSP, LOFF_SENSN i LOFF_FLIP. Glavni zadatak prva dva registra je spajanje pobudnih strujnih izvora na INP i INN priključke pojedinog kanala kod detekcije odpojenosti elektrode, a LOFF_FLIP registar služi za zamjenu (engl. *flip*) strujnih izvora na INN i INP priključcima.

5.3. Uspostavljanje komunikacije i dizajn programske podrške

Kako bi razvojni sustav STM32DISCOVERY bio što bolje povezan s razvojnim sustav ADS1299EEG-FE, izrađena je matična ploča s odgovarajućim konektorima. U blok shemi na slici 17 vidljiv je način spajanja ostvaren na matičnoj ploči, gdje je za svaki razvojni sustav naveden konektor i broj priključka prema njihovoj dokumentaciji [17], [19] odnosno ime signala.

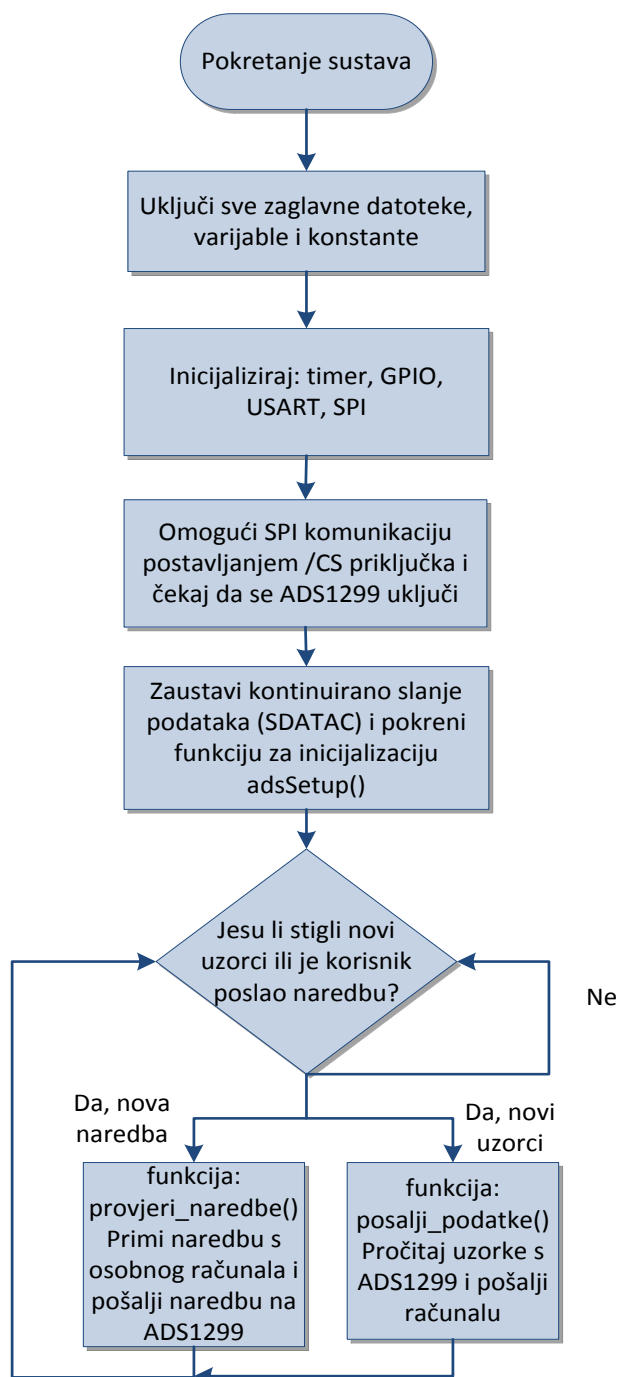


Slika 17. Blok shema povezivanja ADS1299EEG-FE i STM32F4DISCOVERY

Na matičnoj ploči izvedeni su konektori za različite mogućnosti napajanja oba razvojna sustava, te su postavljeni odgovarajući prenosnici ovisno o tome kakvo je napajanje izabrano. ADS1299EEG-FE zahtjeva +5 V i +3,3 V, a to se može dovesti s razvojnog sustava STM32F4DISCOVERY, spajanjem prenosnika P3, P4 i P6 prema električnoj shemi u prilogu A. Osim s mikrokontrolerskog razvojnog sustava, napajanje se može dovesti s pločice MMB0 koja predstavlja univerzalni razvojni sustav, a dolazi uz ADS1299EEG-FE. Uz MMB0 napajanje se može dovesti s bilo kojeg vanjskog izvora koji daje +5 V ili +3,3 V. Vanjski izvori napajanja mogu se priključiti preko konektora P7. Proizvođač preporučuje korištenje baterijskog napajanja, kako bi se ostvarila što veća autonomija u odnosu na smetnje iz gradske mreže. Kod testiranja sustava ADS1299EEG-FE je napajan preko mikrokontrolerskog razvojnog sustava. Za serijsku komunikaciju s računalom koristi se USART/USB sklop proizvođača Silicon Labs.

Programska podrška za mikrokontroler pisana je u C jeziku korištenjem Keil uVision 5 alata, a programiranje i otklanjanje neispravnosti u kodu je ostvareno

korištenjem ST-LINK/V2 sučelja koji se nalazi na razvojnom sustavu mikrokontrolera. Glavne datoteke sustava su main.c, ads_commands.c, timer.c, te datoteke za USART, SPI i GPIO komunikaciju koje su pisane uz pomoć postojećih proizvođačevih API funkcija. Dijagram toka izvedbe programa vidljiv je na slici 18.



Slika 18. Dijagram toka izvedbe programa

Slijedi opis sadržaja `main.c` datoteke, a ujedno i dijagrama toka. Nakon pokretanja sustava i potrebno je prvo inicijalizirati periferije. Inicijalizira se *timer*, sklopovlje za GPIO priključke, te USART i SPI periferije. Inicijalizacija *timer-a* TIM3 se nalazi u funkciji `timer.c`, gdje se definiraju funkcije za kašnjenje `DelayMs()` i `DelayUs()` kako bi se mogla provoditi odgovarajuća kašnjenja tijekom komunikacije i izvođenja programa. Nakon toga inicijaliziraju se GPIO priključci koji se koriste za signale START (izlazni), CS (izlazni) i DRDY (ulazni). Za serijsku komunikaciju inicijalizira se USART3 *Pinspack 1* to znači da se kao TX signal koristi PB10 priključak, a kao RX priključak se koristi PB11 priključak. Oni se povezuju na USB/USART sklop, kao što je vidljivo na slici 17, te se preko njega odvija serijska komunikacija s osobnim računalom. Komunikacija se odvija uz brzinu 115200 bit/s što je dovoljno s obzirom da je frekvencija uzorkovanja 250 uzoraka/s, a ukupno se prenosi ukupno 25 bajtova (osam kanala s 24 bita po uzorku uz jedan sinkronizacijski bajt). Dakle minimalna brzina prijenosa mora biti 50 kbit/s.

Nakon inicijalizacije USART-a, slijedi inicijalizacija SPI sučelja. Odabran je *pinspack 1* što znači da se PA5 koristi kao SCLK, PA6 kao MISO, a PA7 kao MOSI kako je prikazano na slici 17. Takt SCLK komunikacije je odabran 2,8125 MHz, a duljina podataka koji se prenose je jedan bajt uz to da se prvo prenosi najznačajniji bit. Postavljeno je da komunikacija počinje na rastući SCLK.

Nakon što su sve periferije inicijalizirane postavlja se CS visoko, kako još ne bi počela komunikacija sa sklopom. Slijedi čekanje 500 ms kako bi se ADS1299 sklop u potpunosti uključio i postavio svoje registre u inicijalno stanje. Naredbom `SDATAC` se zaustavlja stanje kontinuiranog čitanja koje je inicijalno postavljeno kod uključenja samog uređaja. Sada je moguće pozvati funkciju `adsSetup()` koja upisuje željene vrijednosti u registre sklopa. Upisuju se nule u GPIO registar, odabire se frekvencija uzorkovanja 250 Hz i uključuje se izvor referentnog napona. Uz to postavlja se pojačanje svih kanala na 24 puta, a zatim se START signal postavlja u visoko kako bi se moglo početi s prijenosom podataka nakon `RDATAC` naredbe.

Glavni program tada ulazi u beskonačnu petlju u kojoj se izmjenjuju funkcije `provjeri_naredbe()` i `posalji_podatke()`.

U nastavku je vidljiv odsječak koda iz funkcije provjeri_naredbe(). Prije ovog odsječka je u varijablu *val* učitana primljena vrijednost iz USART registra koju je ili nije poslalo računalo. Slijedi provjera je li poslana odgovarajuća kodna riječ. Za početak kontinuiranog čitanja podataka kodna riječ je 0x10 (RDATAC), a za zaustavljanje kontinuiranog čitanja je postavljena kodna riječ 0x11 (SDATAC). Uz to podaci se mogu samo jednom pročitati koristeći kodnu riječ 0x12 (RDATA). Detektira li se da je poslana odgovarajuća kodna riječ tada se globalna varijabla *isRDATAC* postavlja u visoku razinu, a to se koristi u funkciji posalji_podatke() gdje će signalizirati da je pokrenuto kontinuirano čitanje. Nakon toga RDATAC naredba je stvarno poslana sklopu koji je od tada u stanju kontinuiranog čitanja podataka.

```
if ((val >= 0x10) && (val <= 0x12))

{ if (val == RDATAC) isRDATAC = Bit_SET;

  if (val == SDATAC) isRDATAC = Bit_RESET;

  if (val == RDATA)    isRDATAC = Bit_RESET;

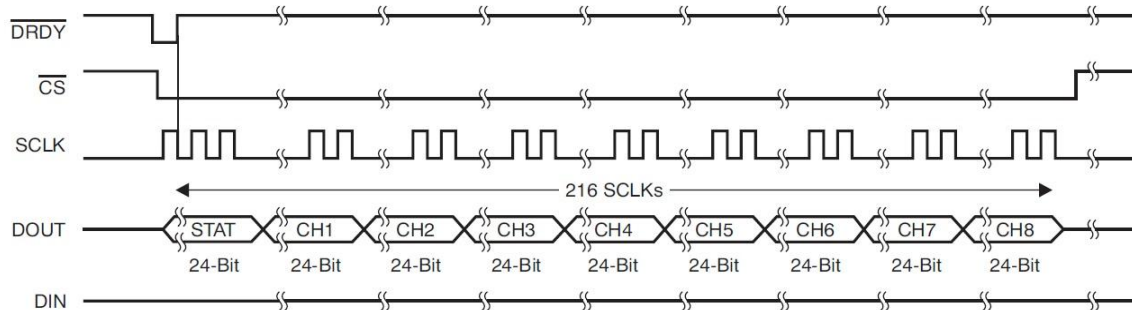
  adc_send_command(val);

return; }
```

Jednako tako se šalju i druge naredbe sklopu, ali i upis vrijednosti u registre sklopa iz osobnog računala. U funkciji provjeri_naredbe() se pročitaju kodne riječi koje šalje osobno računalo, a prema pripadajućoj kodnoj riječi sklopu se pošalje odgovarajuća naredba. U slučaju da podatak s osobnog računala nije uopće poslan, bit će pročitana nula i izaći će se odmah iz funkcije.

Funkcija posalji_podatke(), u beskonačnoj petlji, provjerava je li *isRDATAC* zastavica postavljena (postaviti ju je trebala funkcija provjeri_naredbe() ako joj je stigla naredba RDATAC iz osobnog računala). U slučaju da je naredba poslana prolazi dalje u funkciju, inače izlazi odmah iz funkcije, jer nije pokrenuto kontinuirano čitanje. Općenito kontinuirano čitanje kod ADS1299 sklopa je objašnjeno u poglavlju 5.1., a ovdje se opisuje programska izvedba kontinuiranog čitanja za svih osam kanala. Na slici 18 je vidljiv vremenski dijagram čitanja. Kada

je pokrenuto kontinuirano čitanje, funkcija provjerava status DRDY signala i ako je on postavljen nisko, znači da su novi podaci sa svih kanala spremni za čitanje. Tada se preko SPI sučelja čita bajt po bajt i sprema u 25 bajtni buffer.



Slika 18. Kontinuirano čitanje preko SPI sučelja (preuzeto iz [18] i prilagođeno)

Sklop zapravo šalje 27 bajtova, ali prva tri bajta su sinkronizacijski, pa je dovoljno pročitati samo jedan sinkronizacijski bajt, a to je 0XC0. Ostala 24 bajta su podaci sa svakog od osam kanala (8*3 bajta). Kada je buffer pun, odnosno kad je pročitano svih 25 bajtova, cijeli buffer se šalje preko USART-a osobnom računalu gdje se u programskom paketu Labview podaci primaju, raščlanjuju po kanalima i iscrtavaju.

Prethodno je opisana main.c datoteka u kojoj se nalazi glavni dio koda i dvije najvažnije funkcije. Slijedi opis adc_commands.c funkcije te njenih dijelova. U ovoj funkciji se nalazi gpio_init() funkcija koja služi za inicijalizaciju GPIO priključaka mikrokontrolera. Uz ovu, se nalaze još tri vrlo važne funkcije: adc_send_command(), adc_wreg(), adc_rreg(). Funkcija adc_send_command() preko SPI sučelja šalje jednu naredbu sklopu odnosno jedan odgovarajući bajt. Funkcija adc_wreg() se često koristi, a njen kod je vidljiv u nastavku. Ova funkcija je zapravo implementacija naredbe za pisanje u ADS1299 opisane u poglavlju 5.1.

```
GPIO_WriteBit(CS_PIN_GPIOx, CS_PIN_PinNumber, Bit_RESET);

SPI_Send(SPI1, WREG|reg1); // adresa prvog registra

DelayUs(3);

SPI_Send(SPI1, 0);          // broj registara u koje se piše-1
```



```

    DelayUs(3);

    SPI_Send(SPI1, val);          // vrijednost koja se šalje

    DelayUs(3);

    GPIO_WriteBit(CS_PIN_GPIOx, CS_PIN_PinNumber, Bit_SET);

```

Funkcija prima *reg1* i *val* kao varijable, gdje je *reg1* adresa registra od kojeg se počinje upisivati, a *val* je vrijednost koja se u registar upisuje.

U ovom radu *adc_wreg()* funkcija se koristi kod upisa samo u jedan registar pa je vrijednost koja definira broj registara u koje bi se odjednom trebalo upisivati jednaka nuli. Nakon što se pošalje *reg1* i nula, šalje se *val*, a između slanja je potrebno imati kašnjenje barem 2 us prema pravilima komunikacije s ADS1299 sklopom. U ovom slučaju je radi sigurnosti postavljeno kašnjenje 3 us.

Kod funkcije za čitanje registara *adc_rreg()* je slična procedura, a funkciji se samo prosljeđuje adresa registra koji se želi pročitati. Uvijek će se čitati samo jedan registar, a ako se želi pročitati više registara mora se koristiti i više naredbi.

```

GPIO_WriteBit(CS_PIN_GPIOx, CS_PIN_PinNumber, Bit_RESET);

SPI_Send(SPI1, RREG | reg1);

    DelayUs(5);

    SPI_Send(SPI1, 0); // broj registara iz kojih se čita-1

    DelayUs(5);

    out = SPI_Send(SPI1, 0); // namjerno slanje nule

    DelayUs(3);

    GPIO_WriteBit(CS_PIN_GPIOx, CS_PIN_PinNumber, Bit_SET);

    return(out);

```

6. Programska podrška na osobnom računalu

Da bi se signali prikazali u stvarnom vremenu te kako bi se moglo upravljati ADS1299 sklopom posredstvom mikrokontrolera STM32F4, razvijena je programska podrška na osobnom računalu koristeći programski paket LabView, proizvođača National Instruments. Prije razvoja u LabViewu prikaz signala u stvarnom vremenu je realiziran koristeći programski paket Matlab, međutim nakon višestrukog testiranja zaključeno je da se signali prikazuju sa zadržkom, te je dolazilo do gubitka uzoraka. Zato je odabran Labview, kod kojeg su dobiveni puno bolji rezultati što se tiče prikaza i prijenosa podataka. Uz to lakše je bilo implementirati upravljačko sučelje te odgovarajuće indikatore za prikaz stanja sklopa.

6.1. Opis grafičkog sučelja

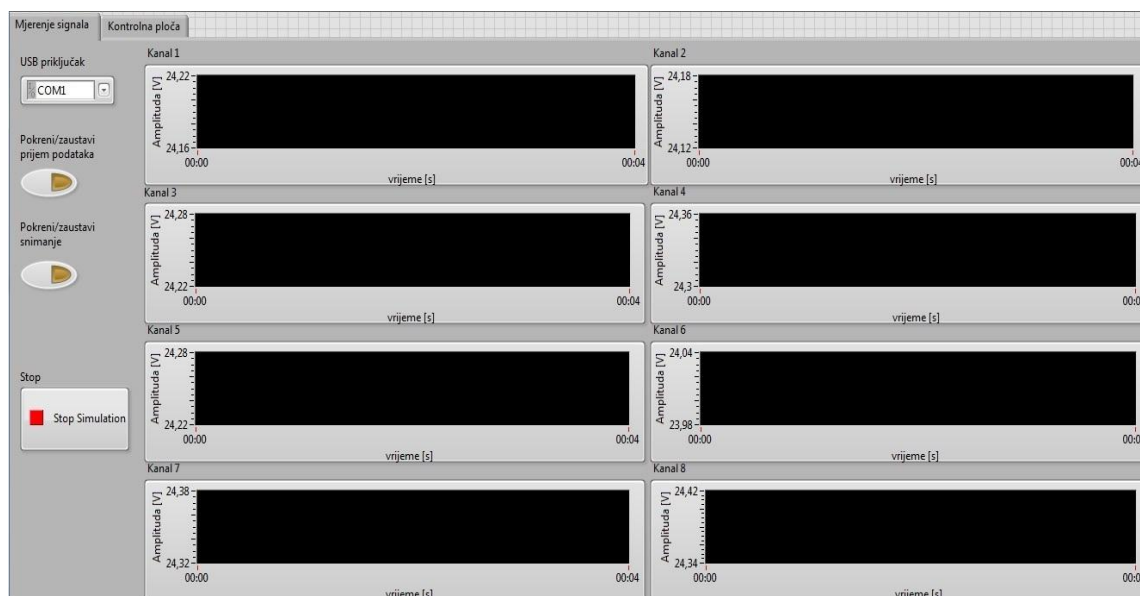
U programskom paketu Labview postoji *Front Panel* gdje su vidljivi grafički dijelovi izvedenog programa i *Block Diagram* u kojem se izvodi grafičko programiranje (to je zapravo program koji se izvršava u pozadini *Front Panela*). U nastavku je opisan *Front Panel*,

Grafičko sučelje izvedeno je tako da ima prikaz osam kanala koji se u stvarnom vremenu iscrtavaju na ekranu. Izgled grafičkog sučelja je vidljiv na slici 19. *Front Panel* se sastoji od dvije cjeline: *Mjerenje signala* i *Kontrolna ploča*. Cjelina *Mjerenje signala* sadrži osam grafikona, na kojima se prikazuju signali koji dolaze s USB priključka u stvarnom vremenu. Uz grafikone nalaze se tipke:

- a) *USB priključak*
- b) *Pokreni/zaustavi prijem podataka*
- c) *Pokreni/zaustavi snimanje*
- d) *Stop Simulation*

Tipkom *USB priključak* se odabire pripadajući priključak na koji je spojen USB/UART konektor preko kojeg se odvija komunikacija. Bitno je napomenuti da

odgovarajući USB konektor treba odabrati prije pokretanja cijelog programa, jer će Labview u suprotnom javiti grešku.



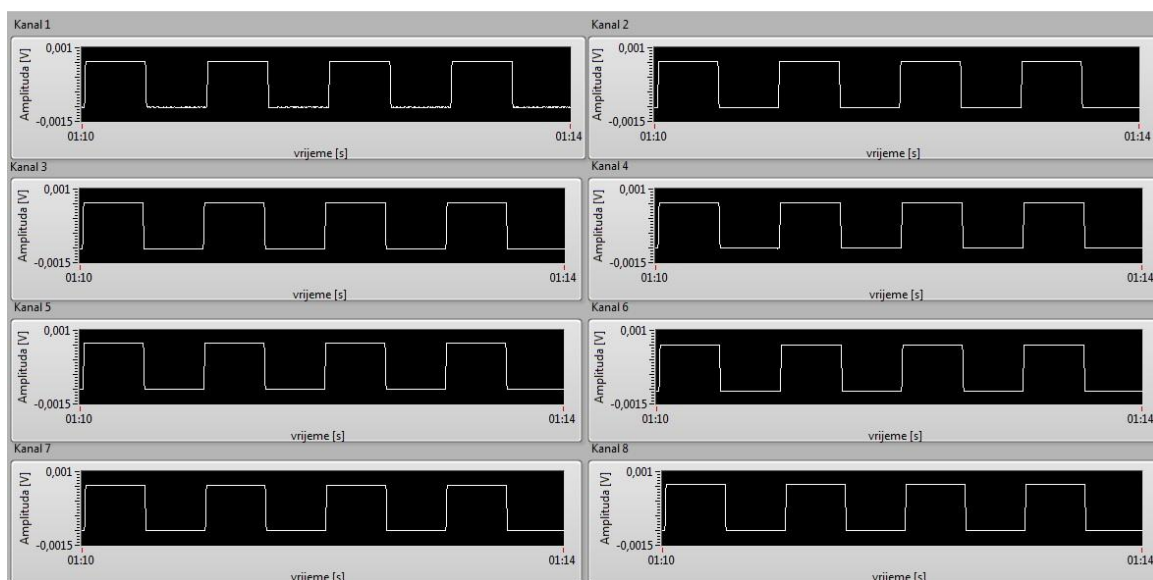
Slika 19. Prikaz dijela grafičkog sučelja

Kao i kod svih Labview programa, izvršavanje programa se pokreće pritiskom na *Run*. Tek nakon toga se mogu koristiti tipke za slanje naredbi mikrokontroleru.

Tipka *Pokreni/zaustavi prijem podataka* šalje kodnu riječ 0x10 (heksadekadski) mikrokontroleru, a mikrokontroler će sklopu ADS1299 poslati RDATAAC naredbu za kontinuirano čitanje podataka. Za vrijeme čitanja podataka sa sklopa, tipka promjeni boju u plavo žutu, a na USB/UART sklopu kod RX priključka svijetli crvena svjetleća dioda. Ponovnim pritiskom na tipku boja joj se vraća u prvotnu, a mikrokontroleru se šalje kodna riječ 0x11, te tada mikrokontroler šalje ADS1299 sklopu naredbu SDATAC i time prestaje stanje kontinuiranog čitanja.

Pritisnuta tipka *Pokreni/zaustavi prijem podataka* je preduvjet za pritiskanje tipke *Pokreni/zaustavi snimanje* inače će program javiti grešku. Kada je pritisnuta tipka *Pokreni/zaustavi snimanje* pokreće se prikaz signala na kanalima, a tipka promijeni boju što znači da je snimanje u tijeku. Kada se želi zaustaviti snimanje isključuje se prvo tipka *Pokreni/zaustavi snimanje*, a tek onda tipka *Pokreni/zaustavi prijem podataka*. Želi li se u potpunosti zaustaviti izvršavanje Labview programa, potrebno je pritisnuti tipku *Stop Simulation*.

Grafikoni prikazuju svih osam mjernih kanala, a uz svaki pripadajući grafikon piše oznaka kanala. Prikaz je vidljiv na slici 20.



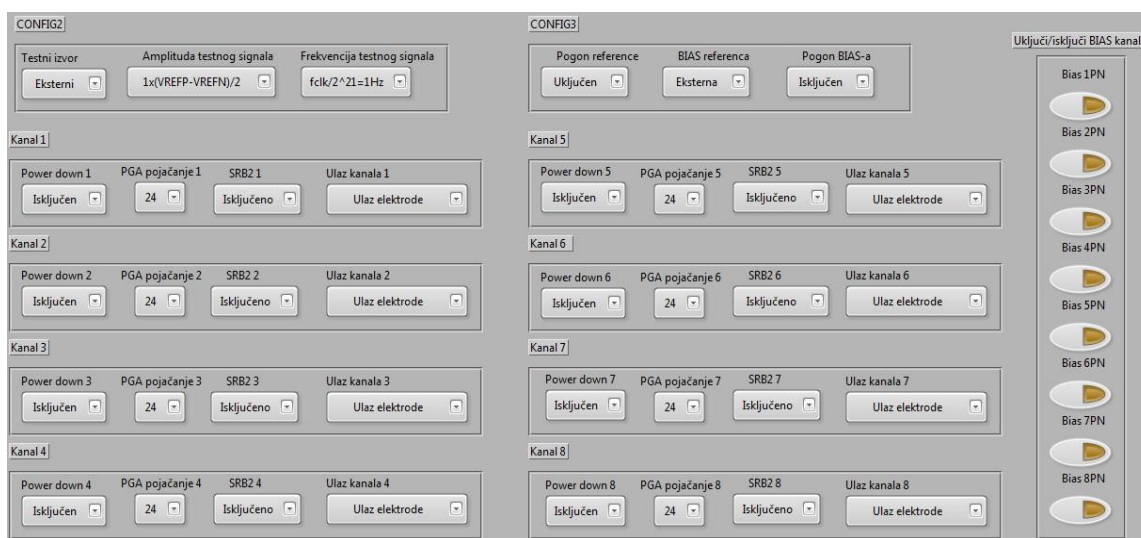
Slika 20. Prikaz kanala

Na svakom kanalu je podešena automatska skala po osi ordinata, a po osi apscisa se prikazuju četiri sekunde signala. Prikaz amplitude signala je postavljen u voltima, a vrijeme u sekundama kao relativno vrijeme koje odbrojava od početka snimanja. Kalibracijski signal za svaki kanal se može koristiti pravokutni signal, interno generiran u ADS1299 sklopu što je vidljivo na slici 20. Uz taj kalibracijski signal može se koristiti i temperaturni senzor ili srednja vrijednost napona napajanja. U krajnjem slučaju, na ulaze kanala se izvana može dovesti neki signal poznate amplitude i frekvencije.

Kod stanja kontinuiranog čitanja mikrokontroler šalje računalu čiste podatke koje prima od ADS1299 sklopa. Podaci se u korisničkom programu razvijenom u Labviewu *Front panelu* primaju u osam bitni buffer, kod kojeg se onda svaki pojedini bajt izdvaja, te se susjedna tri bajta spajaju u jednu varijablu odnosno uzorak (24 bita). Dobiveni podatak je u dvojnog komplementu, pa se za svaki uzorak kanala (24 bita) provodi pretvorba iz dvojnog komplementa u decimalni broj i množi s $V_{ref}/2^{23} - 1$. Uz to implementirano je skaliranje ovisno o signalu koji je na ulazu (odnosi se na temperaturni senzor i pravokutni signal).

6.2. Opis kontrolne ploče

Kako je napomenuto u prethodnom potpoglavlju uz cjelinu *Mjerenje signala*, postoji i cjelina *Kontrolna ploča*. Izgled cjeline *Kontrolna ploča* može se vidjeti na slici 21.



Slika 21. Kontrolna ploča

Koristeći kontrolnu ploču može se upravljati registrima: CONFIG2, CONFIG3, te CHnSET registrima za upravljanje kanalima. Uz to izvedene su tipke za uključivanje ili isključivanje BIAS preklopki pojedinih kanala pri spajanju zajedničkog napona na BIAS pojačalo. Kod upravljanja CONFIG2 registrom može se odabrati na padajućem izborniku *Testni izvor* pravokutnog napona za kalibraciju, koji može biti eksterni ili interni. U ovom radu se koristi interni izvor. Uz to može se podešavati amplituda pravokutnog napona na padajućem izborniku *Amplituda testnog signala* koja iznosi $1,875 \text{ mV}_{pp}$, a može biti i dvostruko veća. Frekvencija se može mijenjati na padajućem izborniku *Frekvencija testnog signala* pri čemu se može odabrati frekvencija: 0 Hz, 1 Hz ili 2 Hz.

Za upravljanje registrom CONFIG3 u ovom radu su izvedena tri padajuća izbornika. Prvi je *Pogon reference* (internog izvora referentnog napona) koji može biti uključen ili isključen. Drugi padajući izbornik je *BIAS referenca* pri čemu se može birati dovodi li se na plus stezaljku BIAS pojačala interna ili eksterna referenca. Interna referenca je na naponu $(AVDD+AVSS)/2$ što je u ovom radu

0 V, jer se koristi bipolarno napajanje, a eksterna referenca u ovom slučaju ne postoji. Treći padajući izbornik je *Pogon BIAS-a* koji može biti uključen ili isključen.

Za upravljanje registrima kanala koristi se skup padajućih izbornika od *Kanal 1* do *Kanal 8*. Svaki skup padajućih izbornika sadrži četiri padajuća izbornika. Padajući izbornik *Power down* omogućuje uključivanje ili isključivanje pojedinog kanala. Slijedi izbornik *PGA pojačanje* kojim se bira pojačanje pojedinog kanala (1, 2, 4, 6, 8, 12, 24), nakon njega slijedi izbornik *SRB2* koji omogućuje povezivanje plus stezaljke pojačala pojedinog kanala (INP) na zajednički SRB2 vod. Posljednji padajući izbornik je *Ulaz kanala* kojim se može izabrati što se želi dovesti na ulaz pojačala pojedinog kanala. U ovom radu je implementirano da se ulaz pojačala može postaviti u stanja *Ulaz elektrode* (spoj pojačala izravno na INN i INP vanjske priključke razvojnog sustava), *Kratki spoj ulaza* (kratki spoj INP i INN), *MVDD* (spoj pojačala na srednju vrijednost napona napajanja), *Temperaturni senzor* (spoj pojačala na temperaturni senzor) i *Testni signal* (spoj pojačala na pravokutni testni signal).

U skupu tipki *Uključi/isključi BIAS kanale*, mogu se izabrati kanali kod kojih će se koristiti potiskivanje zajedničke smetnje odnosno koje sklopke će se spojiti kako bi se zajednički signal spojio s pojedinog kanala na negativnu stezaljku BIAS pojačala. Pritiskom na jednu od tipki (*Bias 1PN*,...,*Bias 8PN*) uključiti će se odgovarajuće sklopke i tipka će svijetliti. Ponovnim pritiskom na tipku ona više neće svijetliti što znači da su sklopke isključene.

Svaki pritisak bilo koje tipke ili odabir vrijednosti iz padajućeg izbornika predstavlja jednu kodnu riječ koja se šalje mikrokontroleru u heksadekadskom obliku. Mikrokontroler stalno osluškuje je li poslana koja kodna riječ. Kada je poslana, on identificira koja je poslana i odgovarajuću naredbu šalje ADS1299 sklopu.

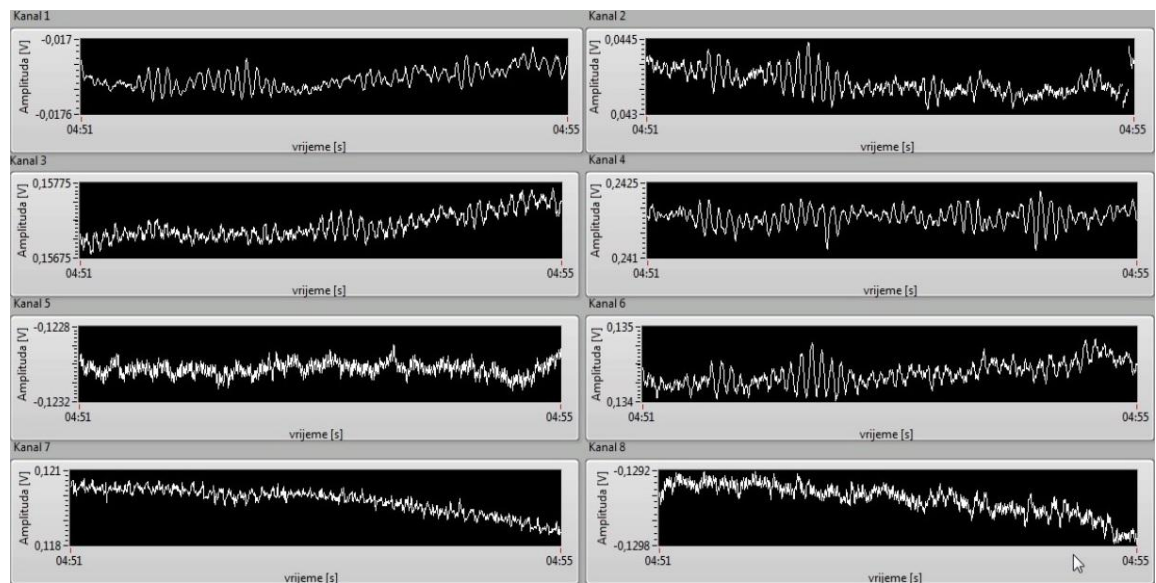
7. Mjerenje i prikaz rezultata

Povezivanjem razvojnog sustava ADS1299EEG-FE i razvojnog sustava STM32F4DISCOVERY koristeći izrađenu matičnu ploču, dobiven je mjerni uređaj. Sustav je montiran u aluminijsko kućište na kojem su prethodno postavljeni konektori za mjerne kabele u izbušene rupe. Mjerni kabeli su oklopljeni kabeli kapaciteta između jezgre i oklopa 67 pF/m, a svi su dužine 1 m. Na oklopljene kabele montirani su univerzalni DIN 42802 konektori standardni za EEG elektrode, koji odgovaraju konektorima montiranim na kućištu. Na vrhu mjernih kabela montirane su „mokre“ Ag/AgCl elektrode.

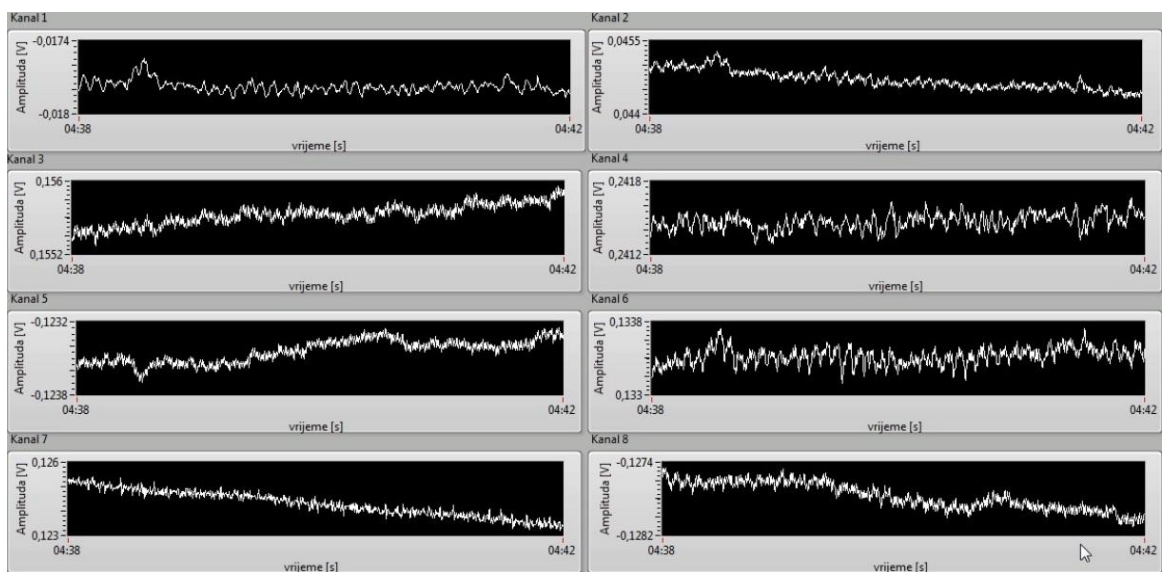
Sustav je napajan iz USB priključka na kojeg je spojen USB/UART konektor. Vodovi +5 V, GND, RX i TX su spojeni s USB/UART priključka na P5 priključak matične ploče. Napon +5 V se zatim dovodi na istoimeni priključak razvojnog sustava STM32F4Discovery i na ADS1299EEG-FE. Prilikom mjerenja prijenosno osobno računalo mora biti odspojeno s mrežnog napajanja kako bi bile što manje smetnje. Ovaj način napajanja je korišten kod većine mjerenja u ovom radu. Kada je prijenosno računalo spojeno na mrežno napajanje, tada se zasebno može napajati ADS1299EEG-FE s vanjskog baterijskog izvora (spojem na priključak P7 matične ploče), a STM32F4Discovery s USB/UART-a. Onda obavezno moraju biti odspojeni prenosnici P3, P4 i P6. U takvoj konfiguraciji smetnje postoje, ali nisu toliko značajne i signali se relativno dobro vide. Cijeli sustav (oba razvojna sustava) se može napajati samo s baterije. Tada priključak +5 V na P5 komponenti matične ploče mora biti odspojen, a jumperi P3 i P6 moraju biti spojeni.

Inicijalno stanje sustava kod uključanja je: CONFIG2 postavljen da je izvor pravokutnog signala eksterni, frekvencije 1 Hz i amplitude 1,875 mV_{pp}. CONFIG3 registar je postavljen tako da je uključen interni izvor referentnog napona, BIAS referenca eksterna, a pogon BIAS pojačala isključen. Registri kanala su svi postavljeni da prate ulaz elektroda s pojačanjem 24, a *Power-down* i *SRB2* isključeni. Tipke za uključivanje i isključivanje BIAS kanala su isključene. Prije početka mjerenja EEG signala potrebno je uključiti sve BIAS tipke, kao i BIAS internu referencu, te pogon BIAS pojačala.

Mjerni sustav za sučelje između mozga i računala je testiran tako da je prvo postavljeno 16 elektroda na glavu ispitanika uz DRL elektrodu. Elektrode kanala 1 postavljene su na razmaku 1 cm oko elektrode C4 (oznake prema slici 4). Jednako tako kanal 2 je postavljen oko elektrode Cz, a kanal 3 oko P3. Kanal 4 je postavljen tako da je pozitivna elektroda postavljena na O2, a negativna elektroda na O1. Elektrode kanala 5 su postavljene oko Pz, kanala 6 oko C3, kanala 7 oko F3, a kanala 8 oko FPz. DRL elektroda je postavljena na sredinu čela. Na slikama 22. i 23. su vidljivi rezultati mjerenja EEG signala, odnosno alfa i beta ritma.



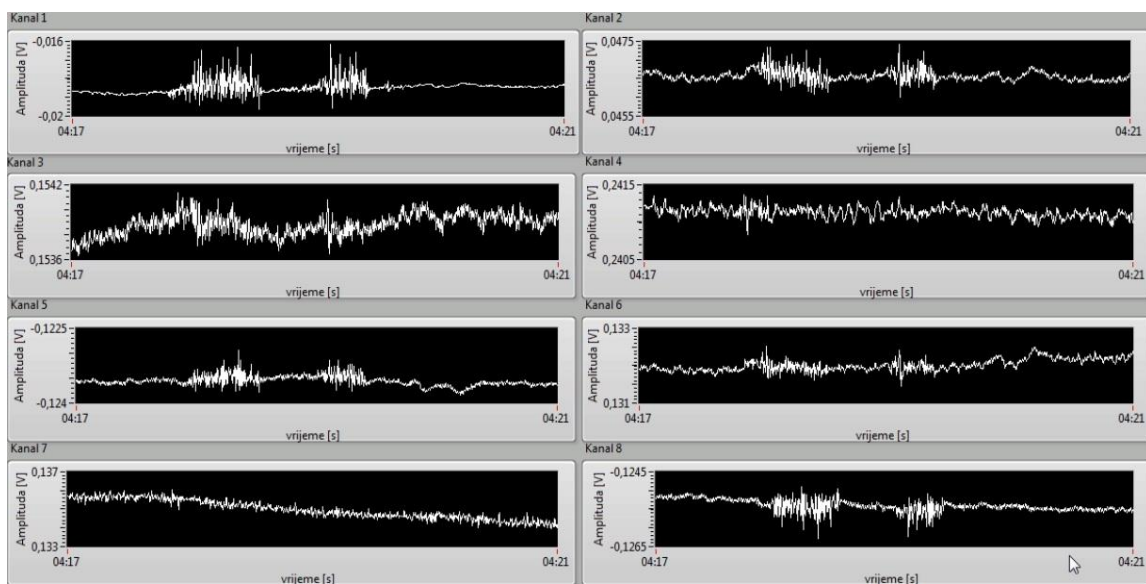
Slika 22. Prikaz alfa ritma na kanalima 1 (C4), 2 (Cz), 3 (P3), 4 (O1-O2), 6 (C3)



Slika 23. Prikaz beta ritma

Na slici 22. rezultati su vidljivi kada je osoba opuštena i ima zatvorene oči, a na slici 23. se vidi stanje kada osoba ima otvorene oči. Može se zaključiti da se alfa ritam vidi jako dobro na kanalima (1, 2, 3, 4, 6) čije su elektrode postavljene na okcipitalnoj regiji ili blizu nje. Na kanalima 5 (Pz), 7 (F3) i 8 (FPz) se ne manifestira alfa ritam u tolikoj mjeri, jer su elektrode postavljene dalje od okcipitalne regije. Nakon provedbe više mjerenja može se zaključiti kako je najbolja vidljivost alfa ritma na kanalu 4, što je bilo i očekivano jer su elektrode postavljene na O1 i O2. Uz to treba napomenuti da je tijekom ovog mjerenja na kanalima 5 i 8 vidljiva mala prisutnost signala smetnje iz gradske mreže, a na ostalim kanalima smetnja nije toliko prisutna.

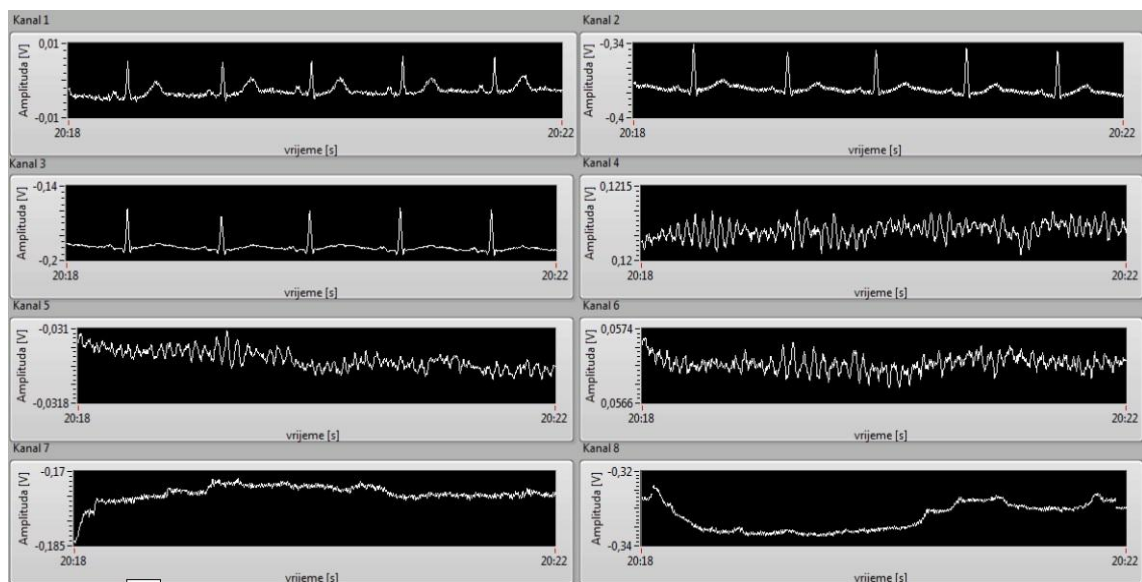
Kao primjer odražavanja EMG signala na mjereni EEG signal, na slici 24. se može vidjeti kako se stisak čeljusti odražava u EEG signalu na kanalima 1 (C4), 2 (Cz), 3 (P3), 5 (Pz), 6 (C3), 8 (FPz). EMG signal je najslabije vidljiv na kanalima 3, 4 koji se nalaze na okcipitalnoj regiji. Kanal 7 je davao loše rezultate tijekom testiranja, a potom je utvrđeno da je jedna njegova elektroda bila djelomično odvojena.



Slika 24. Prikaz EMG signala na kanalima 1 (C4), 2 (Cz), 3 (P3), 5 (Pz), 6 (C3), 8 (FPz) uslijed stiska čeljusti u EEG signalu

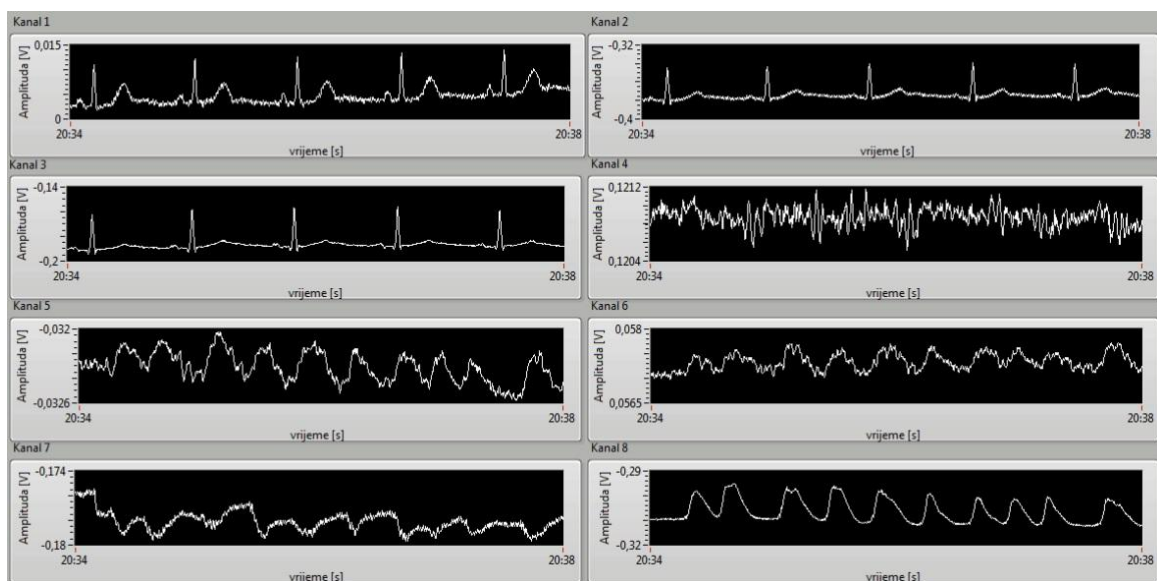
Prema rezultatima može se zaključiti kako mjerni sustav dobro prikazuje mjerene EEG signale u stvarnom vremenu.

Kako je ovo mjerni sustav koji može mjeriti i ostale bioelektričke signale, a ne samo EEG signale, proveden je pokus mjerenja više različitih bioloških signala (EKG, EEG, EOG). Na kanal 1 je spojen EKG odvod 1, na kanal 2 je spojen EKG odvod 2, a na kanal 3 EKG odvod 3. Kanal 4 mjeri EEG signal s okcipitalne regije mozga, a spojen je na O1 i O2 (negativna elektroda na O1, a pozitivna na O2). Kanal 5 je spojen na glavi oko pozicije elektrode C4 (pozitivna i negativna elektroda su na razmaku 1 cm, odnosno svaka 0,5 cm od položaja C4), a kanal 6 je spojen oko pozicije C3 (isti razmak). Kanal 7 mjeri elektrookulogram (EOG) odnosno pomak očiju, a postavljen je tako da se plus elektroda nalazi pored desnog oka, a minus elektroda kanala pored lijevog oka, pa se mjeri hEOG odnosno horizontalni elektrookulogram. Kanal 8 je priključen na ispitanika tako da mjeri vertikalni EOG (vEOG) pri čemu je plus elektroda postavljena iznad desnog oka, a minus elektroda ispod desnog oka. Elektroda DRL je spojena na sredinu čela. Rezultati su vidljivi na slici 25. pri čemu se ispitanik nalazi u stanju zatvorenih očiju. Na kanalima 4, 5 i 6 je vidljiv alfa ritam, a na kanalima 7 (hEOG) i 8 (vEOG) se može uočiti trenutak kad je osoba zatvorila oči gdje je u početku vidljiv porast amplitude (kanal 7), odnosno pad amplitude (kanal 8).



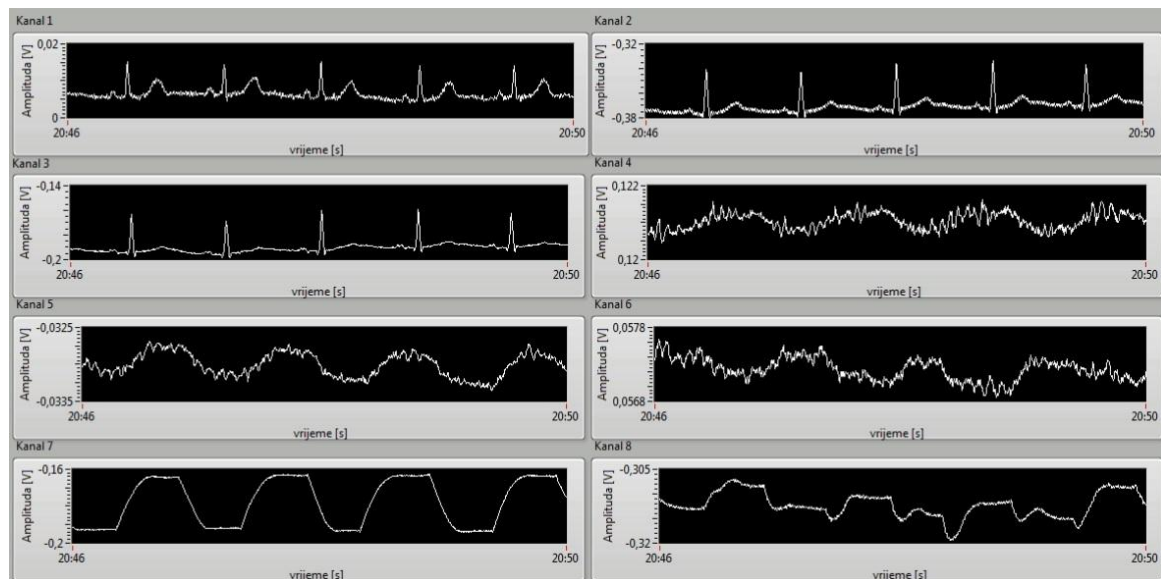
Slika 25. Prikaz više signala: kanal 1 (EKG odvod 1), kanal 2 (EKG odvod 2), kanal 3 (EKG odvod 3), kanal 4 (EEG O1-O2), kanal 5 (EEG C4), kanal 6 (EEG C3), kanal 7 (hEOG), kanal 8 (vEOG kod desnog oka)

Slijedeći zadatak za ispitanika je bilo brzo treptanje očima. Rezultati su vidljivi na slici 26. Može se uočiti da je treptanje zabilježeno na svim kanalima, osim na prva tri gdje je vidljiv EKG. Može se uočiti da su horizontalni EOG i vertikalni EOG u protufazi, jer kad su oči zatvorene na kanalu 7 je vidljiv pad amplitude pa rast, a istovremeno na kanalu 8, rast amplitude pa pad. Treptanje očima je vidljivo i na kanalima koji mjere EEG signale, najviše na kanalima 5 i 6, a najmanje na kanalu 4 što je smisljeno, jer je taj kanal najudaljeniji od očiju.



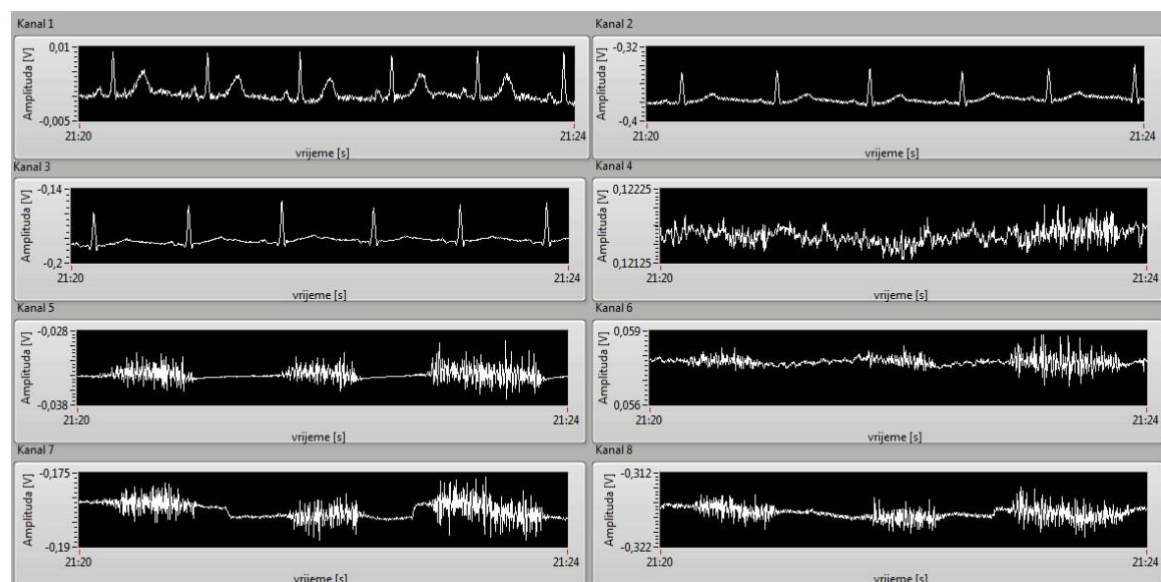
Slika 26. Prikaz treptanja očima na kanalima 7 (hEOG) i 8 (vEOG), uz detekciju na kanalima 4, 5 i 6

Ispitanik je nakon treptanja očima imao zadatak brzo pomicati oči lijevo pa desno. Rezultati se mogu vidjeti na slici 27, gdje se može uočiti da je brzo pomicanje očima ponovno vidljivo na svim kanalima koji mjere signale na glavi, a najviše se vidi na kanalu 7 što je i logično jer on mjeri horizontalni EOG odnosno upravo izvedeni pokret. Pomak očiju u desno predstavlja pad amplitude, a pomak u lijevo rast amplitude.



Slika 27. Prikaz micanja očiju lijevo-desno na kanalima 7 (hEOG) i 8 (vEOG) uz detekciju na kanalima 4, 5 i 6

Nakon ovih pokusa, ispitanik je imao zadatak stisnuti čeljust što jače kako bi se superponirani EMG signal mogao vidjeti na svim kanalima postavljenim na glavi. Slika 28. prikazuje upravo taj pokus.



Slika 28. Prikaz superponiranog EMG signala na kanalima 4, 5, 6, 7 i 8

Vidljivo je da se signal najviše očituje na kanalima 5, 6, 7 i 8, a najmanje na kanalu 4 koji je postavljen na okcipitalnoj regiji odnosno najdalje od izvora signala.

Ukupnom analizom signala može se zaključiti da realizirani sustav dobro mjeri EEG signale, a ovisno o postavljenim elektrodama ovisit će kvaliteta signala i razina smetnji. Problem kod mokrih elektroda je što se ljepljiva pasta brzo osuši, a nakon toga elektroda lako može pasti s glave.

Obzirom na skromnu izvedbu analognih filtara i općenito analognu izvedbu sklopa ADS1299 može se zaključiti kako ovaj mjerni sustav uspješno detektira mjerene EEG signale, ali i ostale bioelektričke signale koji su mjereni. Dodatnom digitalnom obradom i dodavanjem digitalnih filtara osobito pojasne brane na 50 Hz, te niskopropusnih filtara, mogu se postići poboljšanja prikupljenih signala. Digitalnom obradom signala u stvarnom vremenu i ekstrakcijom odgovarajućih značajki može se uspješno ostvariti sučelje između mozga i računala.

8. Zaključak

U izvedenom radu su proučene najčešće metode za ostvarivanje sučelja između mozga i računala te metode za mjerenje bioelektričkih potencijala mozga. Analizirane su smetnje koje utječu na mjerenje signala mozga i proučeni su najčešći načini potiskivanja smetnji. Uz to navedeni su parametri koje takvi mjerni sustavi moraju zadovoljavati. Kao osnova mjernog sustava je odabran integrirani sklop ADS1299. Opisane su karakteristike ovog sklopa, te način komunikacije s mikrokontrolerom. Koristeći razvojni sustav temeljen na sklopu ADS1299 ostvarena je komunikacija s razvojnim sustavom temeljenim na mikrokontroleru STM32F407VGT6. Izrađena je programska podrška za navedeni mikrokontroler i ostvarena komunikacija s osobnim računalom. Mjerni podaci se u stvarnom vremenu čitaju sa sklopa ADS1299 te šalju osobnom računalu. Na osobnom računalu je izrađena programska podrška koristeći programski paket Labview, gdje je ostvaren prikaz osam kanala u stvarnom vremenu. Iz korisničkog sučelja na osobnom računalu mogu se slati naredbe za početak i kraj prijenosa podataka te promjene postavki pojedinih kanala i registara u ADS1299 sklopu. Na temelju realiziranog sustava izvedena su mjerenja osam kanala EEG-a, koja su dala dobre rezultate. Uz mjerenja EEG signala, izvedena su istovremeno mjerenja EKG i EOG signala, a pri tom su provedena testiranja pomaka očiju, treptanja te EMG artefakata kod stiska čeljusti. Na temelju mjerenja dobiveni su dobri rezultati i sustav uspješno prikazuje mjerene signale. Rad predstavlja uspješno izveden mjerni sustav za sučelje između mozga i računala.

Marko Medved

9. Literatura

- [1] Lončar J. „Elektrostimulator živaca za ublažavanje osjeta boli“, Zagreb, 2013.
- [2] <http://science.kennesaw.edu/~jdirnber/Bio2108/Lecture/LecPhysio/PhysioNervous>, lipanj 2015.
- [3] Šantić A. „Biomedicinska elektronika“, Školska knjiga, Zagreb, 1995.
- [4] https://cdn2.vox-cdn.com/thumbor/J7npdM80cRqtcBdzj-J9N9W-Xyk=/cdn0.vox-cdn.com/uploads/chorus_asset/file/3474582/shutterstock_240225238.0.jpg, lipanj, 2015.
- [5] Sanei S., Chambers J.A. „EEG Signal Processing“, John Wiley & Sons Ltd., Sveučilište Cardiff, 2007.
- [6] http://www.degruyter.com/view/j/revneuro.2013.24.issue-5/revneuro-2013-0032/graphic/revneuro-2013-0032_fig1.jpg, travanj 2015.
- [7] Krois I. „Mjerni sustav za intraoperacijski nadzor neurofizioloških funkcija. Doktorski rad, Fakultet elektrotehnike i računarstva, Zagreb, 2001.
- [8] Šefer A.B. „Obrada elektroencefalografskog signala u svrhu ostvarivanja sučelja mozak-računalo“, Kvalifikacijski doktorski ispit, Sveučilište u Zagrebu, 2011.
- [9] Sun Y., Ye N., Pan F. „A Novel Design of EEG Signal Amplifier“, 24th Chinese Control and Decision Conference (CCDC), 2012, str. 3369-3372.
- [10] Luan B., Sun M., Jia W., „Portable Amplifier Design for a Novel EEG Monitor in Point-of-Care Applications“, 38th Annual Northeast Bioengineering Conference (NEBEC), 2012., 388-389.
- [11] Whitchurch A. K., Abraham J. K., Lonkar M.A., Varadan V. K., „Design of a compact amplifier and signal conditioning module for wireless EEG monitoring“, IEEE Region 5 Tehnical Conference, 2007., str. 153-156.
- [12] Zhang L., Guo X., Wu X, Zhou B. „Low-cost circuit design of EEG signal acquisition for the brain computer interface system“, IEEE BMEI 6th International Conference, 2013., str. 245-250.

- [13] Leow R. S., Ibrahim F., Moghavvemi M., „Development of a Steady State Visual Evoked Potential (SSVEP)-based Brain Computer Interface (BCI) System“, ICIAS 2007., str. 321-324.
- [14] Tan Y. Q., Ibrahim F., Moghavvemi, „Two Electrodes Low Voltage Input EEG Amplifier for Brain-Computer-Interface“, ICIAS 2007, str. 315-320.
- [15] Ng K.A., Chan P.K. „CMOS Analog Front –End IC for Portable EEG/ECG Monitoring Applications “, *IEEE J. Transactions on Circuits and Systems*, vol. 52, no. 11, pp. 2335–2347, Nov. 2005.
- [16] R. Martins and F. A. Vaz, “A CMOS IC for portable EEG acquisition systems,” *IEEE Trans. Instrum. Meas.*, vol. 47, no. 5, pp. 1191–1196, Oct. 1998.
- [17] Texas Instruments, "EEG Front-End Performance Demonstration Kit", korisnički priručnik, listopad 2014.
- [18] Texas Instruments, "Low-Noise, 8-Channel, 24-Bit Analog Front-End for Biopotential Measurements", *Datasheet*, listopad 2014.
- [19] STM, „Discovery kit for STM32F407/417 lines“, User manual, lipanj 2015.

Mjerni sustav za sučelje između mozga i računala

Sažetak

Sučelje između mozga i računala predstavlja izuzetno zanimljivo područje istraživanja jer omogućava komunikaciju ljudi s računalom korištenjem namjere ili usmjerenosti pogleda. Primjena ovog područja je značajna osobito kod nepokretnih ljudi, ali i za učenje odnosno zabavu u virtualnoj stvarnosti. Upravo su najčešće metode za ostvarivanje sučelja između mozga i računala opisane u ovom radu. Proučeni su načini realizacije sustava za prikupljanje bioelektričkih signala mozga, te je kao osnova mjernog sustava izabran sklop ADS1299. Razvojni sustav ADS1299 sklopa je povezan s razvojnim sustavom temeljenim na mikrokontroleru STM32F407VGT6, te je ostvarena njihova međusobna komunikacija. Mikrokontroler je povezan s osobnim računalom gdje je izvedena programska podrška za upravljanje ADS1299 sklopom i prikazom osam kanala EEG-a u stvarnom vremenu. Programska podrška na osobnom računalu je izvedena korištenjem programskog paketa Labview. Korištenjem ovog sustava izvedena su odgovarajuća mjerenja osam kanala EEG-a pri čemu su dobiveni dobri rezultati. Uz EEG, istovremeno su provedena mjerenja i drugih bioelektričkih signala koja su također dala dobre rezultate.

Ključne riječi: sučelje mozga i računala, elektroencefalografija (EEG), ADS1299, STM32F4DISCOVERY

Measurement system for brain-computer interface

Summary

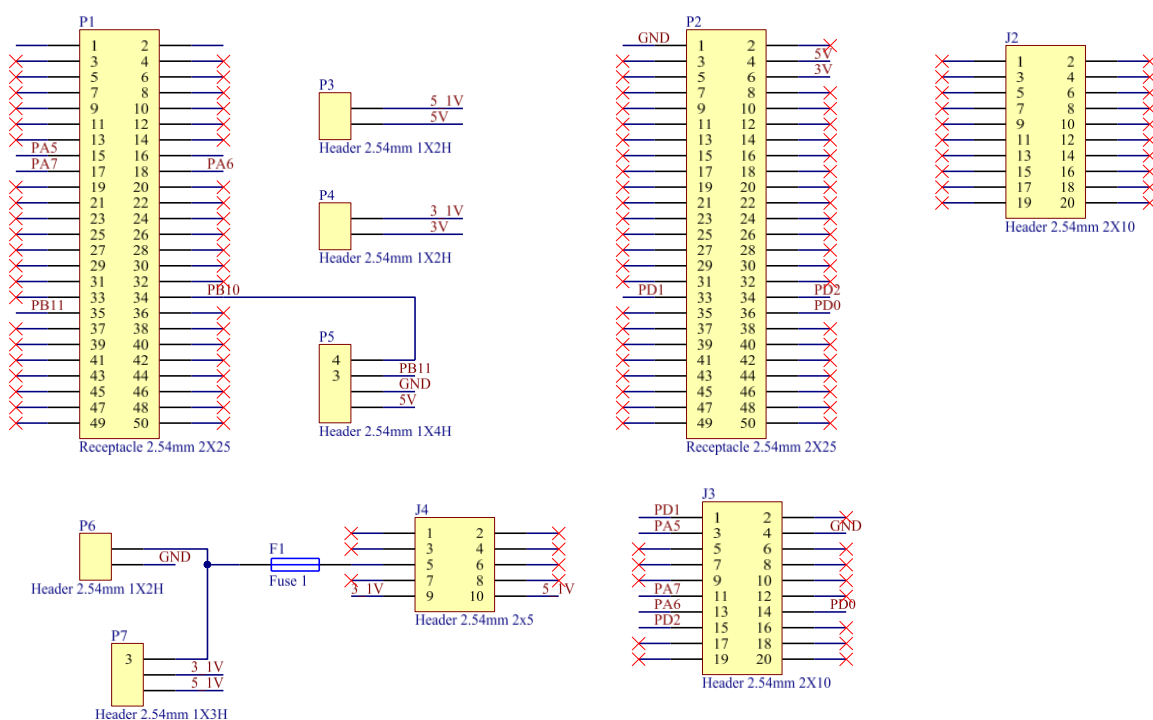
Brain-computer interface (BCI) is an extremely interesting area of research because it allows people to communicate with the computer using intent or their view orientation. The use of this area is significant especially with immobile people, but also for learning and entertainment in virtual reality. The most common methods for achieving an interface between the brain and a computer were described in this paper. Ways to implement the system for the collection of bioelectric brain signals were studied, as well as the measurement circuit ADS1299 which is basis of whole measurement system. Development system based on ADS1299 circuit was connected to the development system based on microcontroller STM32F407VGT6 and their mutual communication was realized. The microcontroller is connected to a PC where was developed software to control ADS1299 circuitry and display eight channels of EEG in real time. Software support on a personal computer was performed using LabView. The corresponding eight-channel EEG measurements were performed using this whole system and good results were obtained. Simultaneously with EEG, the measurements of other bioelectric signals were measured and also yielded good results.

Keywords: brain-computer interface (BCI), electroencephalography (EEG), ADS1299, STM32F4DISCOVERY

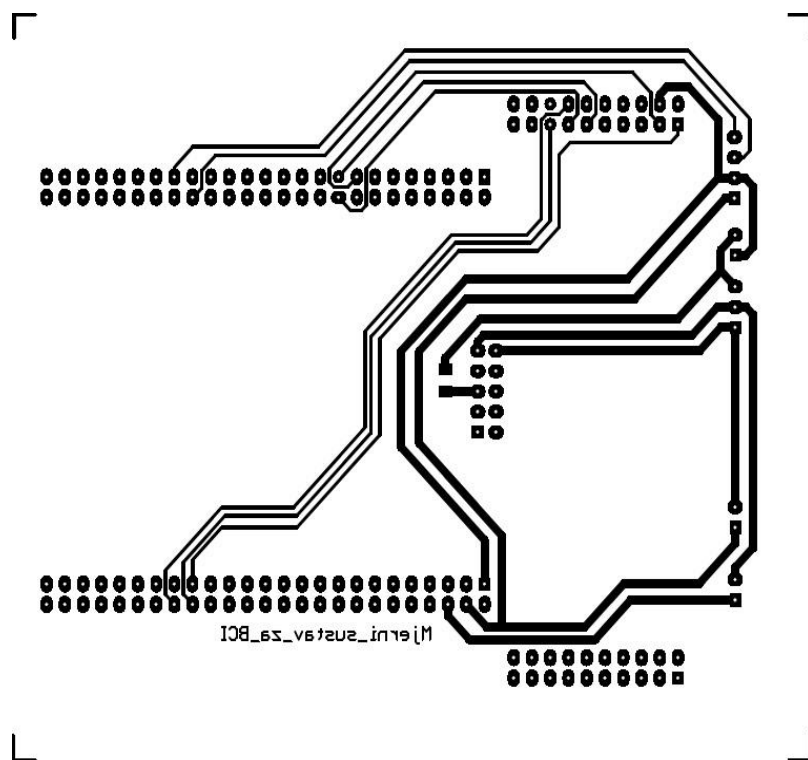
Prilog A. Tehnička dokumentacija

U ovom prilogu se nalazi tehnička dokumentacija matične ploče koja povezuje ADS1299EEG-FE i STM32F4DISCOVERY. Tehnička dokumentacija se sastoji od: električne sheme, prikaza vodova tiskane pločice, plana bušenja, položajnog nacrtu komponenti i sastavnice.

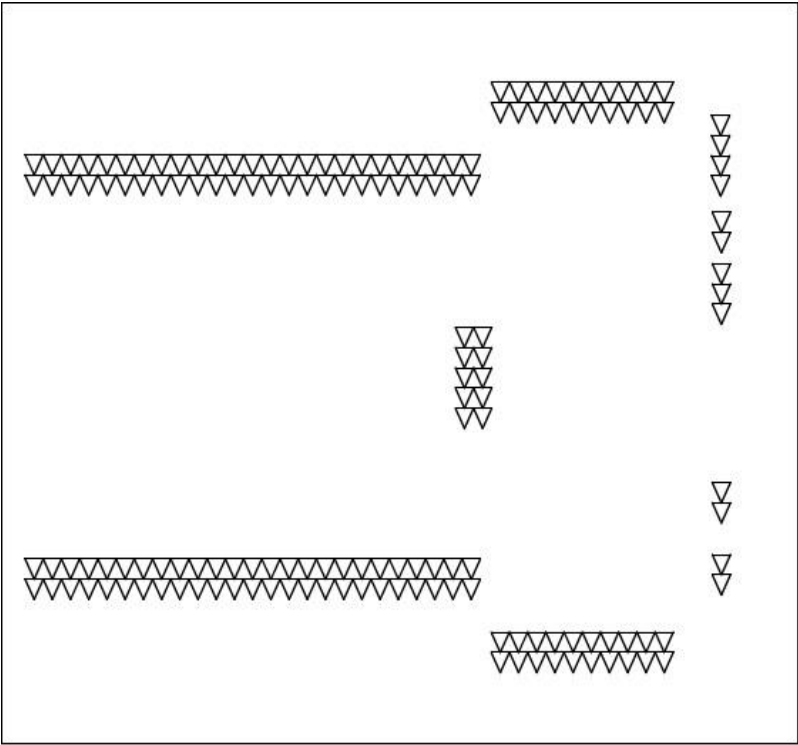
A1: Električna shema



A2: Tiskana pločica

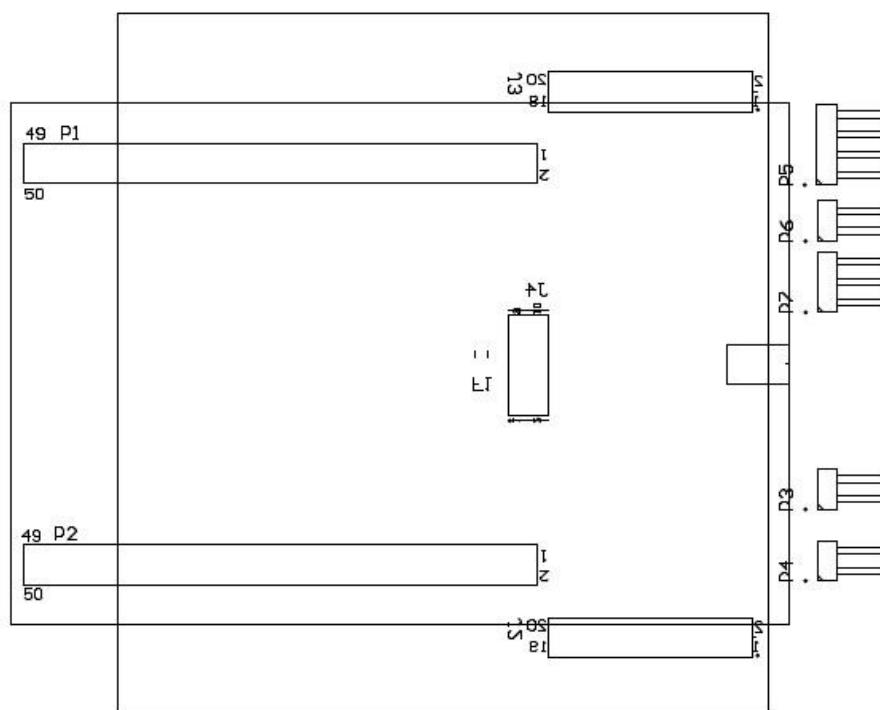


A3: Plan bušenja



Symbol	Hit Count	Finished Hole Size	Plated	Hole Type
▽	163	0,381mm (15,00mil)	PTH	Round
	163 Total			

A4: Položajni nacrt komponenata



A5: Sastavnica

R. Br.	Designator	Naziv	Šifra artikla	Količina
1.	P1, P2	RECEPTACLE, 2.54MM, THT, 50WAY	2308495	2
2.	J2, J3	HEADER, 2ROW, 10WAY	1022241	2
3.	J4	CONNECTOR, HEADER, 10POS, 2ROW, 2.54MM	2396213	2
4.	F1	FUSE, 500MA, 32VAC, 63VDC, 1206	2192182	2
5.	P6	HEADER, 2.54MM, PIN, THT, R/A, 3WAY	2356177	3