Sprawozdanie

Ćwiczenie 6

Jan Kwinta, grupa 12

Prowadzący ćwiczenia: dr. Szymon Niedźwiedzki

Data wykonania: 7 czerwca 2023

Wstęp

Na szóstych i ostatnich laboratoriach z elektroniki cyfrowej zajmowaliśmy się przetwornikami analogowo-cyfrowymi. Są to układy, które operując zarówno analogowymi wartościami (np. wartość napięcia) oraz cyfrowymi (zapis binarny) i służą do powiązania (konwersji) jednego systemu przesyłu wartości z drugim. Przetworniki A/C znajdują liczne zastosowania w dziedzinie przesyłu informacji — to one stanowią łącznik pomiędzy cyfrowymi, wydajnymi komputerami a światem czujników i sensorów, a więc wartości przeważnie ciągłych, mierzonych w sposób analogowy.

Przetworniki A/C stosuje się do przetwarzania napięć stałych, jak również napięć zmieniających się w czasie. Przetwarzanie A/C tworzą 3 etapy: próbkowanie, kwantyzacja i kodowanie. Pobieranie i przetwarzanie próbek napięcia odbywa się w zadanych chwilach czasu, na ogół okresowo z pewną częstotliwością, zwaną częstotliwością próbkowania. Aby dobrze dobrać częstotliwość próbkowania i uniknąć tzw. *aliasingu* stosuje się twierdzenie Nyquista-Shannona, nazywane też twierdzeniem o próbkowaniu: "Jeśli sygnał ciągły nie ma składowych widma o częstotliwości równej lub większej niż B, może on zostać jednoznacznie odtworzony z ciągu jego próbek tworzących sygnał dyskretny, o ile próbki te zostały pobrane z częstotliwością co najmniej 2B." Oznacza to w praktyce, że ustalając częstotliwość próbkowania powinniśmy uczynić ją przynajmniej 2 razy większą niż najwyższa występująca w przetwarzanym sygnale składowa widma.

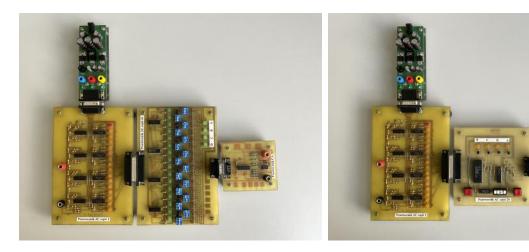
Kwantyzacja sygnału polega na zmniejszeniu precyzji pobranych wartości w momencie próbkowania. Każda wartość wejściowa wypadająca w określonym przedziale jest w wyniku kwantyzacji odwzorowana na jedną wartość wyjściową przypisaną temu przedziałowi, czyli tak zwany poziom reprezentacji. To właśnie ilość poziomów reprezentacji przekłada się na rozdzielczość przetwornika — liczbę dyskretnych wartości jakie może on wyt-

worzyć. Zwykle wyraża się ją w bitach. Przykładowo, przetwornik A/C, który potrafi przetworzyć próbkę sygnału na jedną z 256 wartości liczbowych posiada rozdzielczość równą 8 bitów, ponieważ $2^8=256$. Kodowanie polega na przyporządkowaniu danemu poziomowi reprezentacji liczby w systemie binarnym, która może być potem odczytana przez układ cyfrowy.

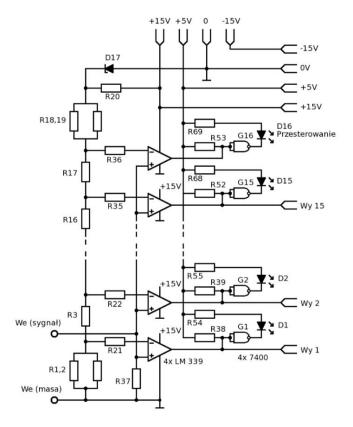
Przetworniki cyfrowo-analogowe to urządzenia działające w dokładnie odwrotny sposób. Przetwarzają one sygnał cyfrowy na sygnał analogowy w postaci prądu elektrycznego lub napięcia o wartości zależnej od wejściowego sygnału cyfrowego.

Zadanie 3.

- **3.1** Zapoznanie się z budową i działaniem modułów przetwornika A/C typu FLASH:
 - a) modułu komparatorów,
 - b) transkodera RPP-S (Ręcznie Programowana Pamięć Stała),
 - c) transkodera RPP-SRAM (Ręcznie Programowana Pamięć SRAM).

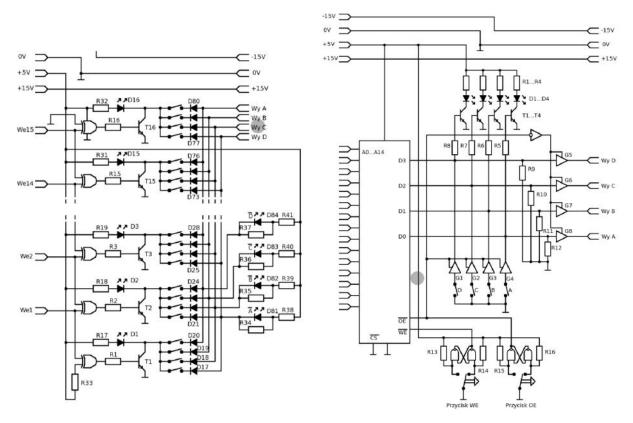


Zdjęcia 1 i 2: Moduł komparatorów połączony z transkoderem RPP-S (lewe zdjęcie) i transkoderem RPP-SRAM (prawe zdjęcie).



Schemat 1: Schemat ideowy modułu komparatorów.

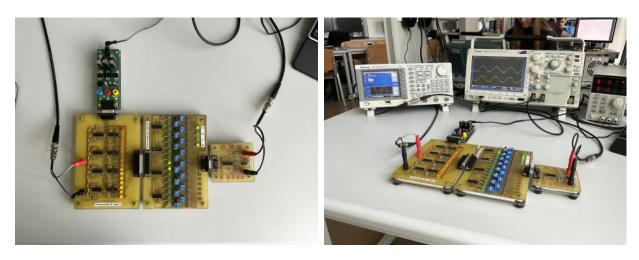
Zadaniem modułu komparatorów jest jest pobranie sygnału analogowego w postaci napięcia i wstępne jego przetworzenie. Główny element funkcyjny tego bloku stanowi szesnaście komparatorów oraz drabinka rezystorowa. Układ ten posiada 15 wyjść, których stany sygnalizowane są diodami LED. Działanie układu polega na załączaniu kolejnych wyjść w miarę wzrostu napięcia wejściowego, to jest: im wyższe napięcie wejściowe tym większa wyjść ma stan logiczny prawda. Napięcie wejściowe powinno zawierać się w zakresie od 0 do $10\ V$. Na wyjściu układu wynik reprezentowany jest przez kod składający się z ciągu logicznych jedynek i zer. Ilość ustawionych jedynek reprezentuje wartość napięcia podawanego do przetwornika. Napięciu wejściowemu 0/V odpowiada brak aktywnych linii wyjściowych, natomiast w miarę wzrostu napięcia wejściowego kolejne linie wyjściowe przechodzą w wysoki stan logiczny. Powyżej poziomu 10/V aktywne są wszystkie wyjścia, a ponadto zapala się dioda sygnalizująca przekroczenie zakresu (przesterowanie).



Schematy 2 i 3: Schematy ideowe odpowiednio transkodera RPP-S i transkodera RPP-SRAM.

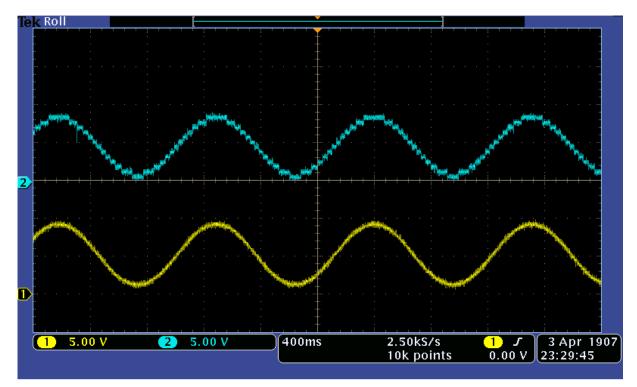
Zadanie modułów transkoderów jest identyczne, ale zasada ich działania jest różna. Obydwa te układy przyjmują na wejściu "kod linijkowy" z wyjścia modułu komparatorów i przetwarzają go na naturalny kod binarny. Moduł RPP-S Posiada szereg bramek XOR, które przekształcają sygnał z wejścia na kod "1 z 16", czyli ze wszystkich szesnastu bitów zapalony jest ten, który odpowiada najbardziej znaczącemu bitowi, który jest aktywny na wejściu. Możemy następnie ustawić, ręcznie przestawiając przełączniki, jaki bit z sygnału "1 z 16" odpowiada liczbie w naturalnym kodzie binarnym na wyjściu. Moduł RPP-SRAM jest pamię-Moduł ten posiada scalony układ pamięci stanowiący rejestr, do którego komórek adresowych można odwołać się poprzez 15 linii wejściowych. Zatem dwa różne sygnały wyjściowe z modułu komparatorów odpowiadają różnym komórkom w pamięci transkodera. Aby zaprogramować co ma się znaleźć w tych komórkach należy podać odpowiedni adres na wejście, ustawić żądaną wartość za pomocą przełączników a następnie nacisnąć przyciski Output Enable i Write Enable.

3.2, 3.3 Programowanie transkodera RPP-S.u Połączenie moduł komparatorów z transkoderem RPP-S. Na wejście modułu komparatora podanie regulowanego napięcie stałego. Zmieniając poziom napięcia wejściowego zaprogramowanie transkodera w ten sposób, aby wartość binarna na wyjściu transkodera odpowiadała ilości zapalonych diod na module komparatorów (czyli była proporcjonalna do napięcia wejściowego). Po zaprogramowaniu pamięci stałej dołączenie do układu płytki konwertera C/A a na wejście modułu komparatorów podanie sinusoidalnego napięcie zmiennego. Porównanie przebiegów napięcia wejściowego i wyjściowego przy pomocy oscyloskopu. Znalezienie rozdzielczości napięciowej przetwornika.



Zdjęcie 3: Przetwornik A/C zmontowany przy użyciu transkodera RPP-S. Zdjęcie 4: przetwornik podłączony do oscyloskopu i generatora.

Zmontowałem przetwornik jak na zdjęciu 3. Przy pomocy switchy na bloku transkodera zaprogramowałem układ tak, by na wyjściu cyfrowym pojawiały się liczby od 0 do 15 zapisane w naturalnym kodzie binarnym. Na wejście układu podałem z generatora sygnał o częstotliwości $900\ mHz$ i amplitudzie pomiędzy $1\ V$ a $9\ V$. Zarówno wyjście generatora jak i wyjście układu przetwornika podłączyłem do oscyloskopu. Działanie całego układu prezentuję na filmiku znajdującym się w załączniku numer 1.



MSO3012 - 09:19:25 07.06.2023

Wykres 1: Przebiegi sygnałów wyjściowych generatora (żółty) i przetwornika A/C (niebieski).

Badając rozdzielczość napięciową konwertera podawałem na wejście układu napięcie stałe z zasilacza i zmieniałem je o $0.01\ V$. Zapisywałem "wartości graniczne napięcia", czyli wartości napięcia, dla których załączył się kolejny komparator (zaświeciła się kolejna dioda na module komparatorów). Zmierzone przeze mnie wartości wyniosły:

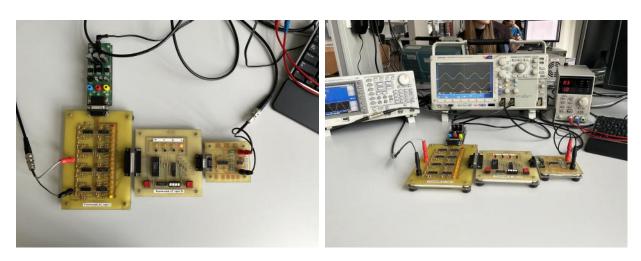
Dioda	Napięcie
1	0.35~V
2	1.04~V
3	1.73 V
4	2.43~V
5	3.12~V
6	3.81~V
7	4.5~V
8	5.19 V
9	5.88~V
10	6.57~V
11	7.26 V
12	$7.95 \ V$
13	8.64 V
14	$9.34 \ V$
15	$10.03 \ V$
16 (przester)	10.37 V

Zmontowany przeze mnie przetwornik A/C jest przetwornikiem czterobitowym (binarna liczba stanowiąca jego wyjście ma 4 bity. Zatem liczba poziomów reprezentacji tego przetwornika wynosi $2^4=16$. Dzieląc teoretyczny zakres 0-10~V w którym działa przetwornik na liczbę jego poziomów reprezentacji, zakładając że są one równe otrzymamy teoretyczną rozdzielczość napięciową: $r_V = \frac{10~V}{16} = 0.625~V$.

Zmierzona przeze mnie rozdzielczość napięciowa jest średnią różnic pomiędzy dwoma kolejnymi "wartościami granicznymi napięcia", podanymi w tabeli powyżej. Jest więc równa:

$$r_V = \frac{(1.04 - 0.35) + (1.73 - 1.04) + \dots + (10.03 - 9.36)}{14} \approx 0.692 \ V$$

3.4 Użycie modułu z pamięcią SRAM. Zmodyfikowanie powyższej konfiguracji zastępując transkoder RPP-S transkoderem z pamięcią SRAM. Postępując analogicznie jak opisano w punktach 3.2 i 3.3 zaprogramowanie pamięć SRAM i sprawdzenie działanie przetwornika. Zaprojektowanie układu w ten sposób aby amplituda sygnału po konwersji ulegała odwróceniu.



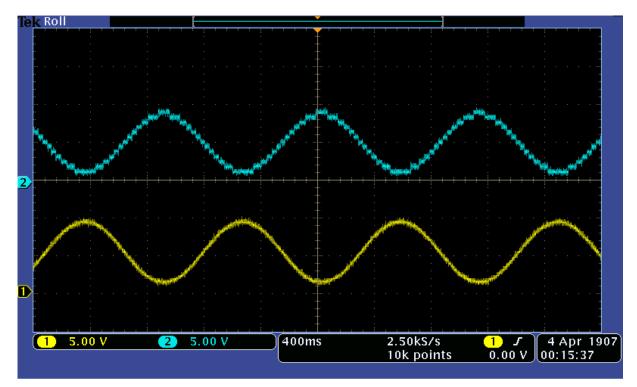
Zdjęcie 5: Przetwornik A/C zmontowany przy użyciu transkodera z pamięcią SRAM.

Zdjęcie 6: przetwornik podłączony do oscyloskopu i generatora.

Wymieniając w poprzedniej konfiguracji środkowy blok zmontowałem przetwornik A/C korzystający z transkodera z pamięcią RAM. Na początku podawałem na wejście układu prąd stały o określonych wartościach, tak aby na linie adresowe transkodera podawać kolejne adresy. Przy pomocy *switchy* i przycisków na bloku transkodera zaprogramowałem układ tak, by na wyjściu cyfrowym pojawiały się liczby od 0 do 15 zapisane w naturalnym kodzie binarnym.

Następnie na wejście układu podałem z generatora sygnał o częstotliwości $900\ mHz$ i amplitudzie pomiędzy $1\ V$ a $9\ V$. Zarówno wyjście generatora jak i wyjście układu przetwornika podłączyłem do oscyloskopu. Działanie całego układu prezentuję na filmiku znajdującym się w załączniku numer 1.

Następnie, zmieniając wejście spowrotem na napięcie stałe przeprogramowałem transkoder tak, aby w swojej pamięci zawierał liczby od 15 do 0, czyli w odwrotnej kolejności. Po przeprogramowaniu podpiąłem na wejście generator (taka sama fala jak wcześniej) i obserwowałem przebiegi wejścia i wyjścia.



MSO3012 - 10:05:15 07.06.2023

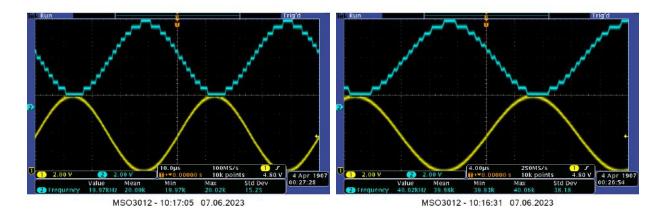
Wykres 2: Przebiegi sygnałów wyjściowych generatora (żółty) i przetwornika A/C (niebieski).

Na wykresie można zobaczyć odwróconą amplitudę sygnału po konwersji - jest to wynik tego, że w komórkach adresowych znajdują się liczby binarne od 15 do 0, a nie, jak wcześniej od 0 do 15. W przypadku punktów 3.2 i 3.3 wartości były ustalone przełącznikami na stałe w kolejności rosnącej, dlatego amplituda nie ulegała odwróceniu.

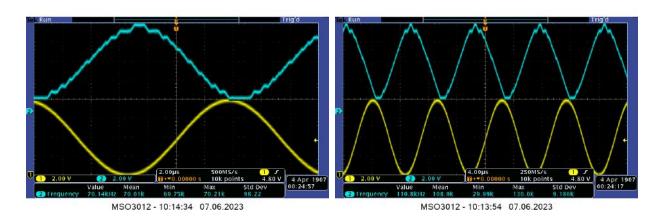
3.5 Dla przebiegu sinusoidalnego określenie zakresu częstotliwości, w której przetwornik działa poprawnie.

Prawidłowe działanie przetwornika jest ograniczone przez czas propagacji sygnałów przez komparatory, które muszą zdążać się załączać i wyłączać podczas przetwarzania sygnału. Jeżeli sygnał zmieni wartość zanim komparator osiągnie docelowy stan to sygnał wyjściowy zostanie zdegenerowany. Można wyciągnąć stąd też wniosek, że częstotliwość nie jest niczym ograniczana od dołu — znaczy to, że może być dowolnie niska.

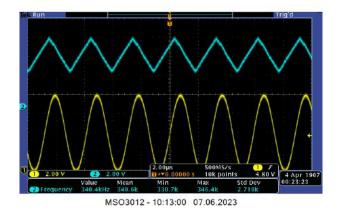
Aby odkryć częstotliwość graniczną górną podawałem na wejście przetwornika falę sinusoidalną z generatora o wartościach oscylujących pomiędzy 0 a $8\ V$ i stopniowo zwiększałem częstotliwość.



Wykres 3: 20 kHz Wykres 4: 40 kHz



Wykres 5: 70 kHz Wykres 6: 110 kHz



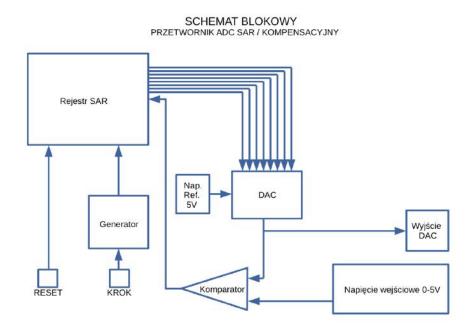
Wykres 7: 340 *kHz*

Analizując przebiegi wyjścia przetwornika zauważyłem, że fale poniżej $20\ kHz$ nie są zniekształcone i na pewno mogłyby być odczytane przez urządzenie cyfrowe. Przy $40\ kHz$ na wyjściu widoczne jest to, że zmiana jednej wartości na drugą nie jest natychmiastowa i ta część "schodków", która powinna być pionowa zostaje pochylona. Powyżej tej częstotliwości sygnał staje się już za bardzo zdegenerowany i niemożliwy do odczytania przez inny układ cyforwy. Widać to dokładnie na wykresie numer 5, przy fali o częstotliwości $70\ kHz$. Powyżej tej granicy sygnał wyjściowy staje się zupełnie zdegenerowany: na wykresie 6 przypomina właściwie falę sinusoidalną a na wykresie 7 ma stłumioną amplitudę i kształt trójkątny.

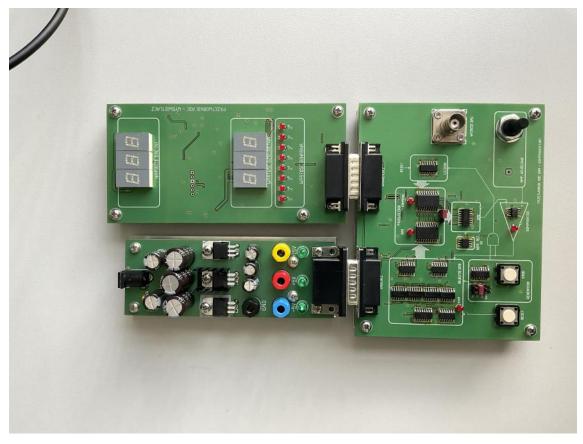
Wobec powyższych obserwacji możemy powiedzieć, że przetwornik może działać prawidłowo w zakresie od $0\ Hz$ do około $40\ kHz$.

Zadanie 4.

4.1 Zapoznanie się ze schematem przetwornika A/C działającego w oparciu o przetwornik C/A i jego elementami: przetwornikiem C/A, komparatorem, generatorem sygnału zegarowego, licznikiem, rejestrem SAR i wyjściem na wyświetlacz.



Schemat 4: Schemat blokowy przetwornika.



Zdjęcie 7: Połączony układ przetwornika A/C SAR.

4.2 Zbadanie poprawności działania przetwornika.

Przy pomocy potencjometru ustawiłem napięcie wejściowe na poziomie $3.0\ V$. Zresetowałem licznik i wartość cyfrowa na wyświetlaczu wynosiła 153. Zmierzyłem napięcie na wyjściu przetwornika C/A oraz napięcie wejściowe (na potencjometrze) i potwierdziłem, że obydwie wartości wynoszą $3\ V$. Filmik znajduje się w załączniku numer 2.

4.3 Określenie rozdzielczości napięciowej przetwornika.

Jest to przetwornik ośmiobitowy ($2^8=256$) działający na zakresie od 0 do 5~V, więc jego teoretyczna rozdzielczość napięciowa wynosi $r_V=\frac{5~V}{256}=0.01953125~V$. Obserwując zmianę napięcia pomiędzy dwoma sąsiednimi wartościami cyfrowymi zmierzyłem rozdzielczość 0.02~V.



Zdjęcia 8 i 9: Różnica napięcia pomiędzy wartością 010 a 011.

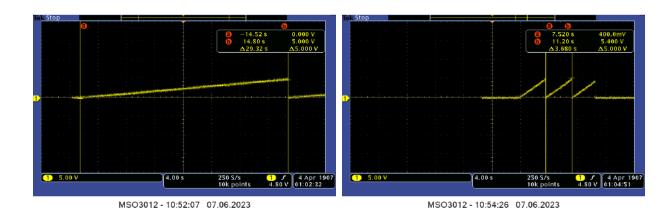
4.4 Określenie maksymalnej i minimalnej częstotliwości pracy przetwornika.

Ustawiłem napięcie wejściowe za pomocą potencjometru na wartość $5\,V$. Zworkę regulacji częstotliwości ustawiłem w pozycji Z2. Obserwując przebieg wyjścia przetwornika ustaliłem, że od momentu resetu zanim sygnał na wyjściu osiągnie wartość $5\,V$ mija $29.32\,s$. Zatem częstotliwość wynosi:

$$f_{Z2} = \frac{1}{\frac{29.32 \ s}{255}} = 8.6971350614 \ Hz$$

Powtórzyłem pomiar przy zworce ustawionej w pozycji Z3 - czas wyniósł 3.68 s, więc częstotliwość:

$$f_{Z3} = \frac{1}{\frac{3.68 \ s}{255}} = 69.8630136986 \ Hz \approx 8.0335 \cdot f_{Z2}$$



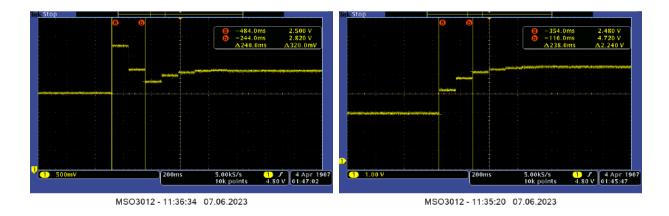
Wykresy 8 i 9: Czasy przejść licznika dla zworki w pozycji Z2 i Z3.

4.5 Zbadanie działania przetwornika działającego w oparciu o rejestr SAR.

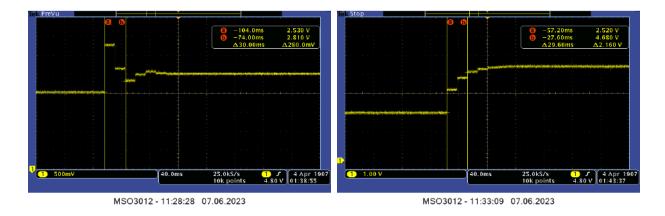
Za pomocą zworek ustawiłem przetwornik w trybie krokowym i wybrałem przełącznik SAR. Ustawiłem potencjometrem napięcie wejściowe około $1\ V$ i w kolejnych krokach obserwowałem kolejne wartości napięcia na wyjściu przetwornika oraz wartości cyfrowe. Powtórzyłem pomiar dla napięcia wejściowego ustawionego na około $2.5\ V$ oraz około $4\ V$. Filmy z tych pomiarów znajdują się w załączniku numer 2. Zaobserwowane wartości cyfrowe i napięcie wyjściowe znajduje się w tabeli poniżej:

	$\sim 1 V$		$\sim 2.5 \ V$		$\sim 4 V$	
Krok	Napięcie	Liczba	Napięcie	Liczba	Napięcie	Liczba
0	2.51~V	128	2.51~V	128	2.51~V	128
1	1.25~V	64	$3.77 \ V$	192	$3.77 \ V$	192
2	0.62~V	32	3.14~V	160	4.4 V	224
3	$0.94 \ V$	48	2.82~V	144	$4.08 \ V$	208
4	1.09 V	56	2.67~V	136	3.92~V	200
5	1.17~V	60	$2.59 \ V$	132	4 V	204
6	1.13 V	58	2.63~V	134	$4.04 \ V$	206
7	1.15~V	59	2.61~V	133	$4.06 \ V$	207
8	1.15 V	59	2.61 V	133	4.04~V	206

4.6 Zbadanie częstotliwości pracy przetwornika opartego o rejestr SAR. Przy zworce regulacji częstotliwości w pozycjach Z2 i napięcia wejściowego $3\ V$ dokonałem pomiaru czasu pracy przetwornika tak jak w punkcie 2.4. Pomiar powtórzyłem następnie dla zworki w pozycji Z3. Wykonałem również dla obydwu ustawień zworki pomiary przy najpięciu wejściowym $5\ V$.



Wykresy 10 i 11: Pomiary dla zworki w pozycji Z2, napięcia wejściowe $3\ V$ i $5\ V$.



Wykresy 12 i 13: Pomiary dla zworki w pozycji Z2, napięcia wejściowe $3\ V$ i $5\ V$.

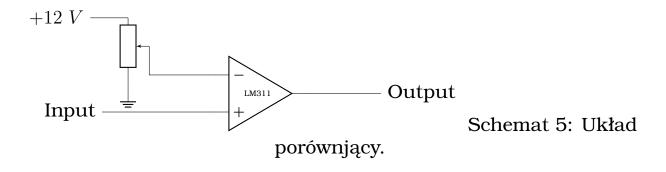
Z uwagi na to, że w końcowych krokach pracy przetwornika nie da się wyodrębnić poszczególnych kroków na ekranie oscylatora zmierzyłem czas trwania dwóch pierwszych kroków. Cały przebieg przetwornika ma osiem kroków, wystarczy więc otrzymaną wartość pomnożyć przez 4. Po uśrednieniu otrzymałem wyniki: $t_{Z2} = 956 \ ms$ i $t_{Z3} = 119.2 \ ms$.

Jak można zauważyć przetwornik działający za pomocą rejestru SAR jest o wiele szybszy niż licznik. Wynika to z jego działania: zamiast liniowo liczyć od 0 po jednym kroku aż do szukanej wartości stosuje on algorytm przypominający wyszukiwanie binarne. W rejestrze przechowywane są informacje o tym, które bity wyjścia są ustawione na 1; począwszy od najbardziej znaczącego bitu przetwornik zapala je i porównuje z pomocą komparatora czy wyjście jest niższe niż wejście. Jeżeli tak to zostawia ten bit zapalony, jeżeli nie to gasi, później idzie do kolejnego mniej znaczącego bitu.

Taki algorytm skraca czas poszukiwania wartości z liniowego O(n) do logarytmicznego $O(\log_2 n)$. Zgadza się to z wynikami, które otrzymałem: wcześniej na przetworzenie sygnału 5~V przetwornik w pozycji Z2 potrzebował 29.32~s (255 operacji, z czego każda trwała 115ms). Korzystając z rejestru SAR przetwornik potrzebował ośmiu ($\log_2(256)=8$) operacji, zajęło mu to więc 952~ms co z akceptowalnym przybliżeniem równa się 8*115.

Zadanie 1.

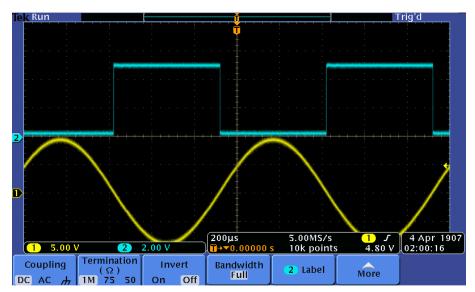
Zmontowanie układu porównującego z komparatorem LM311 na płytce WO-2.





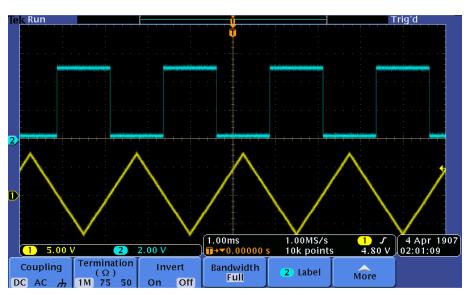
Zdjęcie 10: Układ zmontowany według schematu.

Po zmontowaniu układu podałem na jego wejście sygnały z generatora o różnych kształtach i częstotliwościach. Obserwowałem przebiegi na wyjściu układu na oscyloskopie.



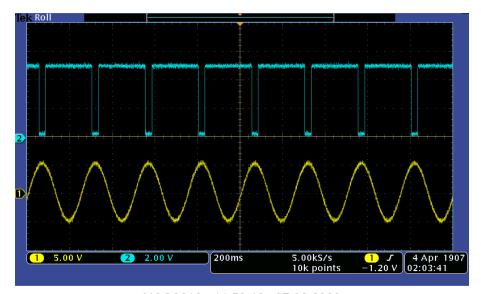
MSO3012 - 11:49:47 07.06.2023

Wykres 14: Fala sinusoidalna.



MSO3012 - 11:50:40 07.06.2023

Wykres 15: Fala trójkątna.



MSO3012 - 11:53:12 07.06.2023

Wykres 16: Fala sinusoidalna, potencjometr przestawiony na większą wartość.

Funkcją komparatora LM311 jest porównanie wartości na jego dwóch wejściach. Jeżeli w danej chwili napięcie na wejściu (-) jest wyższe niż na wejściu (+) na wyjściu komparatora pojawi się logiczna jedynka (5 V), w przeciwnym wypadku będzie tam logiczne zero (0 V). W układzie powyżej możliwe jest wybranie wartości do której komparator porównuje wejście poprzez ustawienie potencjometru.

Notatki z zeszytu labolatoryjnego

Poniżej załączam notatki z zeszytu laboratoryjnego.

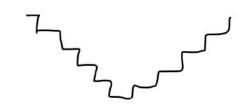
ROZDIELEZOŚĆ NAPIĘCIOWA

DIODA	POTRZEBNE, ŽEBY ZAPALILA CVI	ESIE
1 2 3 4 5 6 7 8 9 10 11 12 13 14 15 16 (puester)	01129529529X07429	01.73 1073 1073 1073 1073 1073 1073 1073 10

3.5

20 kHz jeszeze ok 230 kHz sygnat Zaczyna sia psuć

Zamiast



jes+

Przy killuset ktz sygnal zapetnie się degeneraje

Staje się folg
frojkatną i zumiejszą się amplituda

ZADANIE 4

4-3

ROZ PZIEZCZOŚE OK. $0.01 \lor$ $\frac{5.00 \lor}{255} \approx 0.0196$

4.4

Z2 29.32 s

\$.68 s

Tz2 20,115; Tz3 20.0144, fz2 28.696 Hz fz3 2 69.44 Hz

4.5

	~1~		~2.5V		~4~	
KROK	V	W10	V	W10	\vee	Wyo
012345648	21.60.07 1.15 1.15 1.15	128 64 34 560 88 89 89	2.57 3.44 2.87 2.63 2.63 2.63 2.63 2.61	12 8 192 160 144 136 132 134 133	2.77 4.08 3.4.09 4.09 4.09 4.09 4.09 4.09	125 191 224 206 200 204 206 206 206

ZADANIE 1

generator: N 9 Vpp 1kHz

N 7Vpp 400 Hz N 5Vpp 4 Hz