

第五章作业

1. Compare SRAM to DRAM.

从存储单元来看，SRAM 采用六个晶体管来存储每一位数据，不需要周期性刷新，只要电源不断，数据就能一直保持，而 DRAM 使用一个电容和一个晶体管来存储每一位数据，由于电容会漏电，必须周期性地刷新才能保持数据的有效性；

从速度上看，SRAM 的访问速度比 DRAM 快得多，SRAM 通常用于需要快速访问的高速缓存（如 CPU 缓存），而 DRAM 通常作为系统主存储器使用；

从功耗上看，SRAM 在静态保持数据时功耗较低，但在操作时功耗较高，DRAM 需要持续刷新，功耗较高，但在大规模存储中更为节能；

从密度上看，SRAM 的存储密度较低，同样面积下能存储的数据量较小，DRAM 使用的元件少（每位仅 1 个电容和 1 个晶体管），因此可以达到更高的存储密度，同样面积下能存储更多的数据。

2. Which advanced techniques can be used to improve accessing main memory?

①使用多级缓存来存储频繁使用的数据。缓存位于 CPU 和主存之间，减少 CPU 对主存的直接访问次数，提高访问速度；

②内存预取。通过检测内存访问模式，提前加载可能会被访问的数据到缓存，从而减少主存访问的等待时间；

③内存压缩。通过压缩数据来减少需要传输的实际数据量，从而提升访问速度；

④内存通道并行。通过增加内存通道数，允许多个内存模块并行工作，增加数据传输速率，提高内存带宽，减少主存的访问瓶颈。

3. 有一个具有 22 位地址和 32 位字长的存储器模块。问：

1) 该存储器的存储容量为多少字节？

2) 如果有若干 512K × 16 的 SRAM 芯片，那么由这样的芯片组成该存储器需要几片？

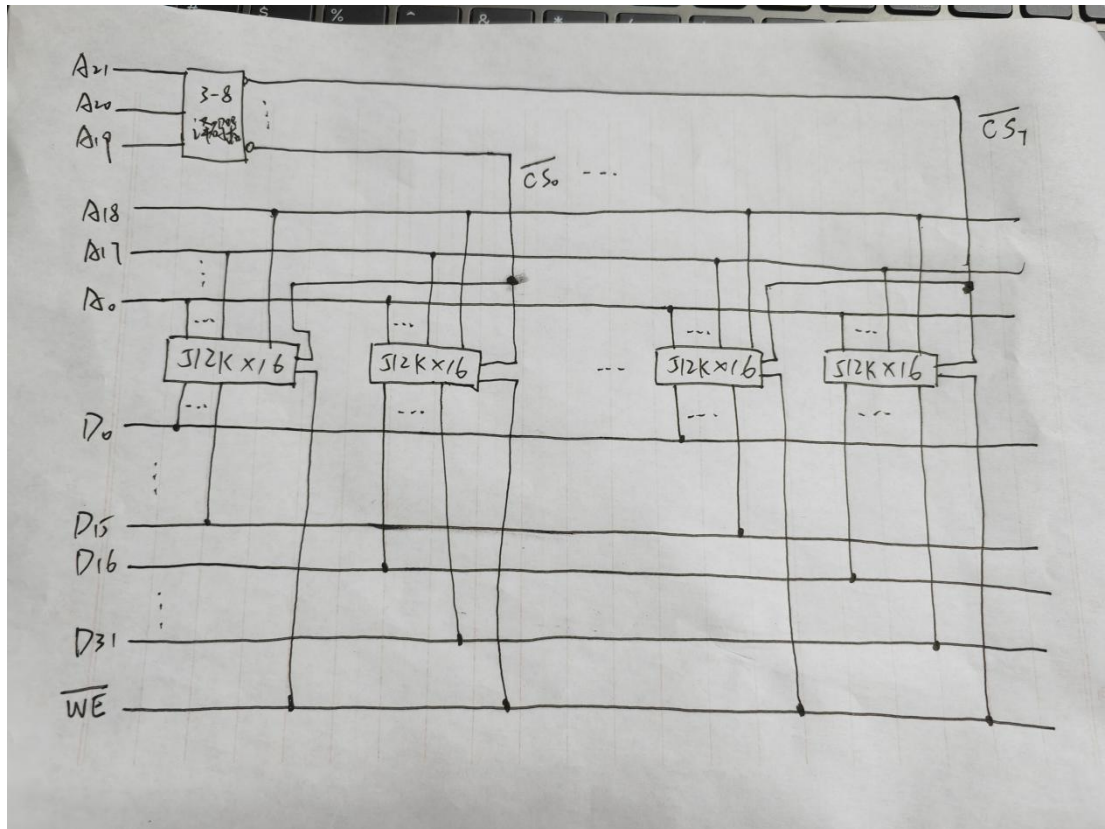
3) 画出由该芯片组成需要的存储器模块的连接示意图。

解：

1) 存储器的存储容量为： $2^{22} \times \frac{32}{8} B = 16MB$

2) 需要 $\frac{2^{22} \times 32}{512 \times 16} = \frac{2^{27}}{2^{23}} = 2^4 = 16$ 片该芯片

3)



4. 某 CPU 有 16 条地址线和 8 条数据线。从 0000H 到 9FFF 地址已有 40KB 内存，现在要求在 40KB 地址空间之后再增加 8KB SRAM。如用 $4K \times 8$ 位 SRAM 芯片来扩容，假设 CPU 有地址总线，数据总线，控制信号为 R/W（读写允许）以及 MREQ（当存储器进行读写操作时，该信号只是地址总线上的地址是有效的），SRAM 有地址线，数据线，R/W 和片选 CS 信号端，试设计 CPU 与该 8KB SRAM 的连接图，可选用如图所示的各种逻辑门及 3-8 译码器。（图见 ppt）

