# Unit 13

——Programmable Logic Devices

张彦航

School of Computer Science Zhangyanhang@hit.edu.cn

# ROM及其应用

- PLD的背景知识
- ROM及其应用

#### 数字逻辑器件的发展:

VLSI 起大规模集成电路 大规模集成电路 大规模集成电路 小规模集成电路 小规模集成电路 分立元件

按芯片设计方法

- 标准产品 主要是一些中小规模集成电路,如:逻辑门、触发器、 译码器、计数器、寄存器、ALU...
- 由软件组态的大规模集成电路 如:单片机
- 专用或特定用途的大规模集成电路 如:可编程逻辑器件PLD

# 现代数字系统设计方法 (基于可编程芯片)

- 1. 画真值表或状态表
- 2. 编写HDL代码
- 3. EDA软件自动逻辑综合、布局布线
- 4. 利用EDA软件功能仿真、时序仿真
- 5. 下载到PLD芯片,在实验台验证
- 6. 若存在错误,在计算机上直接修改设计,重复上述过程。



#### 传统数字系统设计方法

(基于电路板,全部手动完成)

- 1. 画真值表或状态表
- 2. 表达式化简
- 3. 画出电路原理图
- 4. 基于面包板实验验证
- 5. 绘制PCB板图,送交制板
- 6. 对PCB板安装、焊接、调试。 若存在大错误, 重复上述过程

工作量大, 开发周期长







编程



**数字系统** 

数字系统 设计趋势

计算机

空白PLD

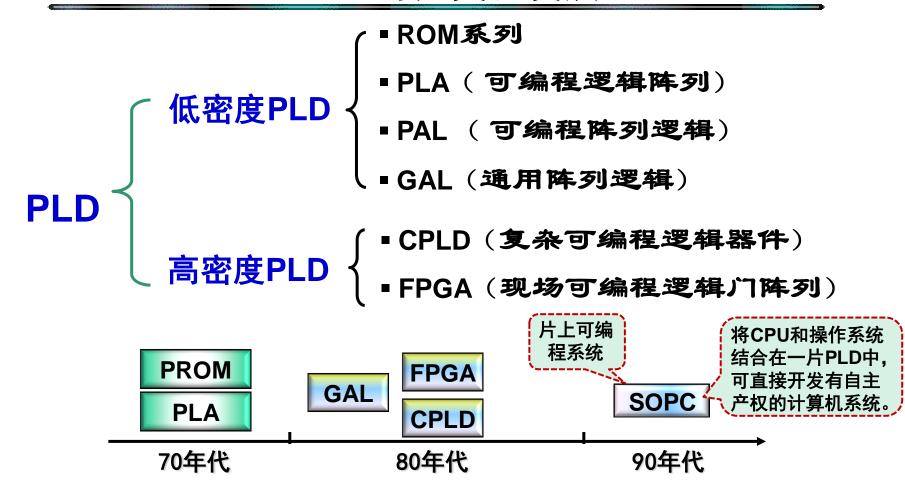
特点	传统方法	现代方法
采用器件	通用型器件	PLD
设计对象	电路板	可编程芯片
仿真验证时期	硬件设计后期	硬件设计早期
设计文件	电路原理图	HDL编写的代码

#### ROM系列

#### PLD结构原理

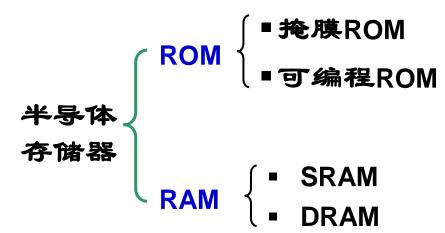
- 任何组合逻辑函数均可化为"与或"表达式,用"与门-或门"二级电路实现。
- 任何时序电路都是由组合电路加上存储元件(触发器)构成的。
- 从原理上说,与或阵列加上寄存器的结构可以实现任何数字逻辑电路。
- PLD:采用"与或阵列 + 寄存器 + 可灵活配置的互连线的结构" , 即可实现任意的逻辑功能。

## PLD的分类及发展



#### ROM系列

半导体存储器:能存储大量二值数字信息,是现代数字系统特别是计算机的重要组成部分。

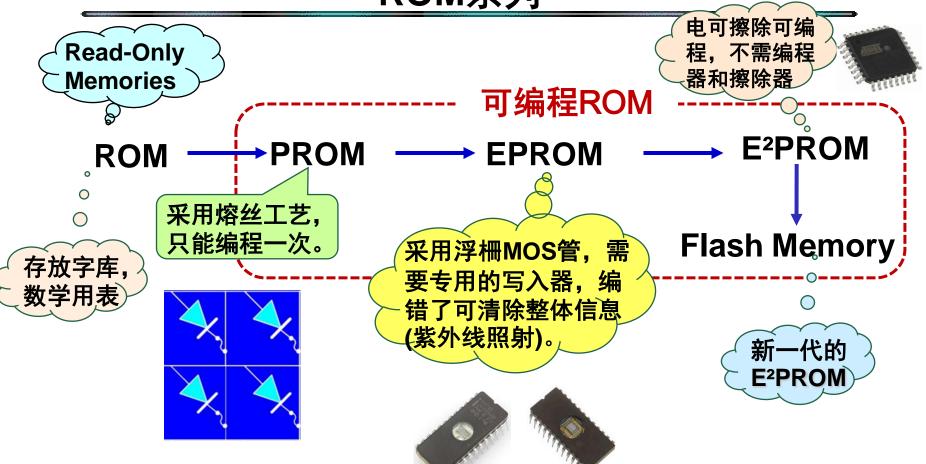


(Random-Access Memory)

#### 两个重要技术指标

- □存储容量: 能存放多少比特二值信息
- □存储时间:读出/写入数据的时间,
  - 一般用读/写周期表示

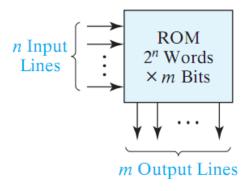
ROM系列

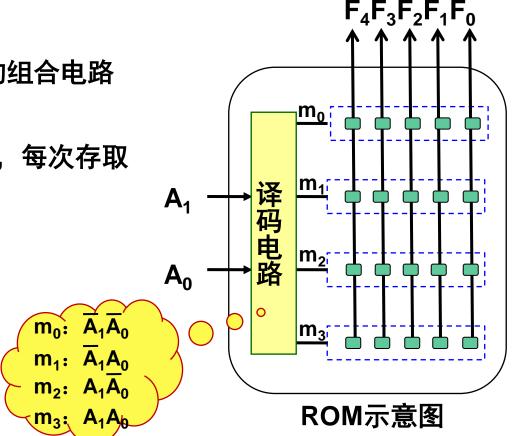


## ROM的基本结构

#### ROM从整体上看

- 具有n个输入m个输出的组合电路
- 输入: 称为地址输入
- 以类似矩阵的形式存储,每次存取 其中的一行





#### ROM的基本结构

对应ROM 的输出数量

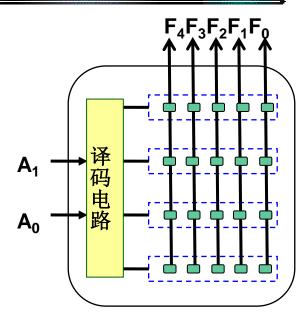
#### 字(Word)——

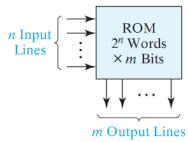
- ■即存储单元
- 每个单元(字)由若干个二进制位组成

#### 地址(Address)——

- n 位地址能寻址 2<sup>n</sup> 个存储单元(字)
- 每个存储单元存放 m 位(每个字m位长)
- 存储容量: 2<sup>n</sup> × m







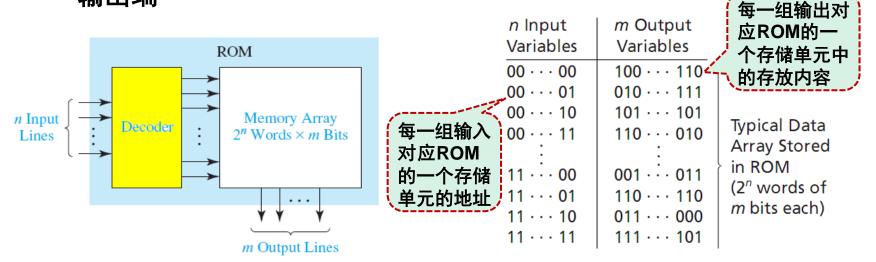
#### ROM的基本结构

#### 从本质上讲——

■ ROM中存放的是一个n个输入、m个输出的组合逻辑的真值表

■ 每个输入组合选中一个存储单元,该存储单元中存放的内容出现在

输出端

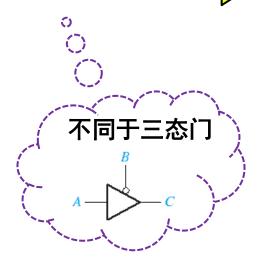


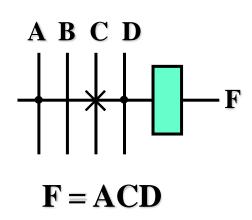
- 一个  $2^n \times m$  的ROM能实现一个 n输入、m个输出的组合逻辑函数

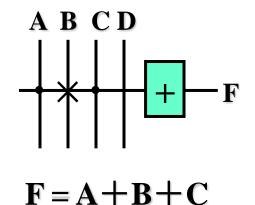
# PLD阵列图中的常见符号

● 增强输入信号的 驱动能力 ● 产生输入信号的 原变量和反变量。

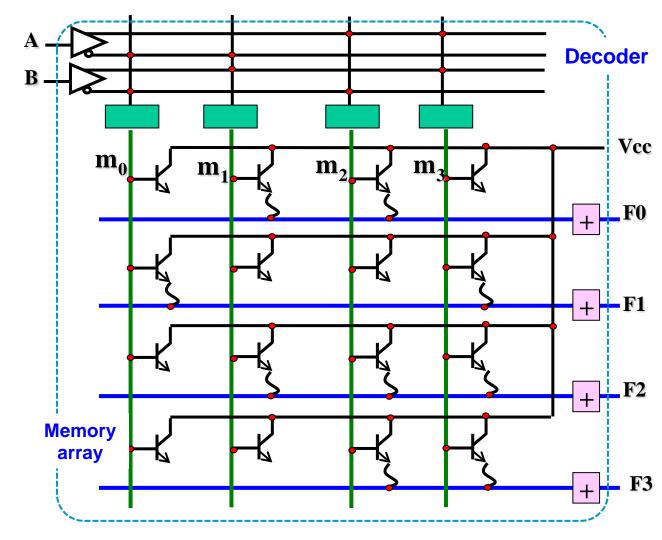








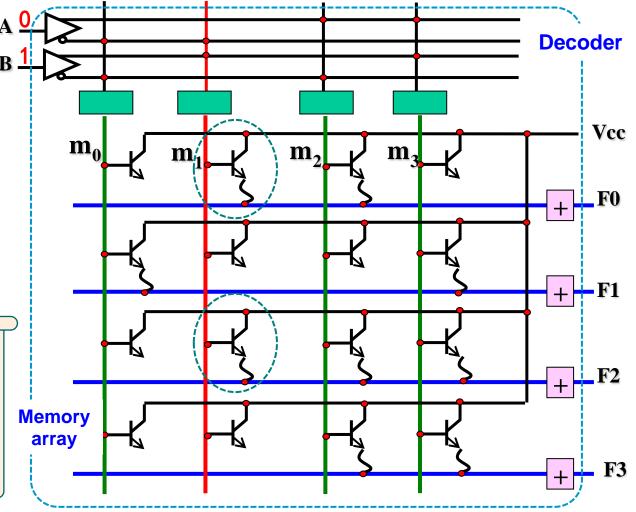
# ROM举例

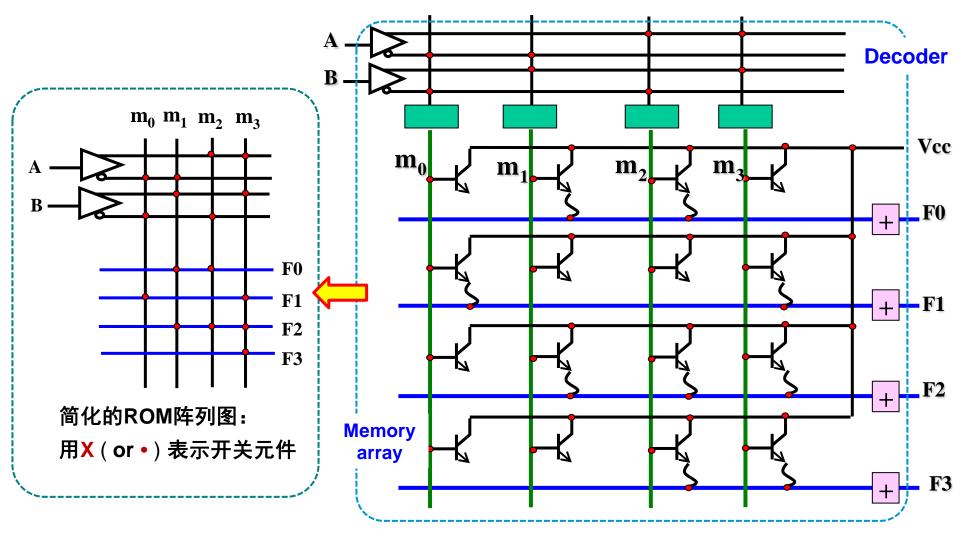


## ROM举例

AB		$F_3F_2F_1F_0$			
00	$m_0 = 1$ ( $m_1 = 0, m_2 = 0, m_3 = 0$ )	0 0 1 0			
01	$m_1 = 1$ $(m_0 = 0, m_2 = 0, m_3 = 0)$	0 1 0 1			
10	$m_2 = 1$ $(m_0 = 0, m_1 = 0, m_3 = 0)$	1 1 0 1			
11	$m_3 = 1$ $(m_0 = 0, m_1 = 0, m_2 = 0)$	1 1 1 0			

	$F_0 = m_1 + m_2 = \overline{A}B + A\overline{B}$
	$F_1 = m_0 + m_3 = \overline{A}\overline{B} + AB$
	$F_2 = m_1 + m_2 + m_3 = \overline{A}B + A\overline{B} + AB$
2	$F_3 = m_2 + m_3 = A\overline{B} + AB$
)	





# 利用ROM实现组合逻辑函数

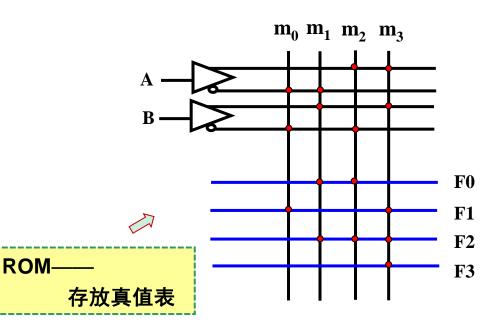
AB			$F_3F_2F_1F_0$			
00	$m_0 = 1(m_1 = 0, m_2 = 0, m_3 = 0)$	0	0	1	0	
01	$m_1 = 1(m_0 = 0, m_2 = 0, m_3 = 0)$	0	1	0	1	
10	$m_2 = 1(m_0 = 0, m_1 = 0, m_3 = 0)$	1	1	0	1	
11	$m_3 = 1(m_0 = 0, m_1 = 0, m_2 = 0)$	1	1	1	0	

$$\mathbf{F}_0 = \mathbf{m}_1 + \mathbf{m}_2 = \overline{\mathbf{A}} \mathbf{B} + \mathbf{A} \overline{\mathbf{B}}$$

$$\mathbf{F}_1 = \mathbf{m}_0 + \mathbf{m}_3 = \overline{\mathbf{A}} \overline{\mathbf{B}} + \mathbf{A} \mathbf{B}$$

$$\mathbf{F}_2 = \mathbf{m}_1 + \mathbf{m}_2 + \mathbf{m}_3 = \overline{\mathbf{A}}\mathbf{B} + \mathbf{A}\overline{\mathbf{B}} + \mathbf{A}\mathbf{B}$$

$$\mathbf{F}_3 = \mathbf{m}_2 + \mathbf{m}_3 = \mathbf{A}\mathbf{\overline{B}} + \mathbf{A}\mathbf{B}$$



简化的ROM阵列图:

用X(or•)表示开关元件