

数字世界精彩无限

# Unit 12

## ——Design Sequential Circuits with Flip Flops

张彦航

School of Computer Science  
Zhangyanhang@hit.edu.cn

# 利用触发器设计时序逻辑

---

- 模8可逆计数器
- 自动售卖机
- 时序锁
- 二进制串行加法器
- 串行输入的8421BCD码检测器
- 奇偶校验器
- 码制转换器
- 序列信号发生器

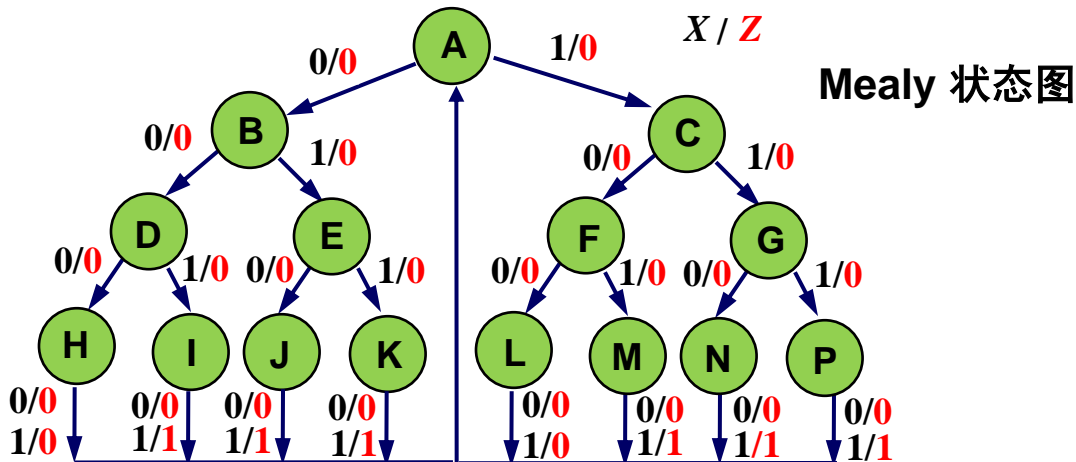
# 利用触发器设计同步时序逻辑\_例5

例5：用D触发器设计一个串行输入的8421BCD码误码检测器

要求：

- 8421BCD码**低位在前**、**高位在后**串行地加到检测器的输入端。
- 电路每接收一组代码，即在收到第4位代码时判断。若是错误代码，则输出为1，否则输出为0，电路又回到初始状态并开始接收下一组代码。

## 1. 原始状态图及状态表



# 利用触发器设计同步时序逻辑\_例5

## 2. 状态化简

现态 $Q^n$	$Q^{n+1}/Z$	
	$X=0$	$X=1$
A	B/0	C/0
B	D/0	E/0
C	F/0	G/0
D	H/0	I/0
E	J/0	K/0
F	L/0	M/0
G	N/0	P/0
H	A/0	A/0
I	A/0	A/1
J	A/0	A/1
K	A/0	A/1
L	A/0	A/0
M	A/0	A/1
N	A/0	A/1
P	A/0	A/1



现态 $Q^n$	$Q^{n+1}/Z$	
	$X=0$	$X=1$
A	B/0	C/0
B	D/0	E/0
C	F/0	G/0
D	H/0	I/0
E	I/0	I/0
F	H/0	I/0
G	I/0	I/0
H	A/0	A/0
I	A/0	A/1




现态 $Q^n$	$Q^{n+1}/Z$	
	$X=0$	$X=1$
A	B/0	C/0
B	D/0	E/0
C	D/0	E/0
D	H/0	I/0
E	I/0	I/0
H	A/0	A/0
I	A/0	A/1

# 利用触发器设计同步时序逻辑\_例5

## 2. 状态化简

现态 $Q^n$	$Q^{n+1}/Z$	
	$X=0$	$X=1$
A	B/0	C/0
B	D/0	E/0
C	D/0	E/0
D	H/0	I/0
E	I/0	I/0
H	A/0	A/0
I	A/0	A/1



现态 $Q^n$	$Q^{n+1}/Z$	
	$X=0$	$X=1$
A	B/0	B/0
B	D/0	E/0
D	H/0	I/0
E	I/0	I/0
H	A/0	A/0
I	A/0	A/1

## 3. 状态分配

规则1: 次态相同, 现态编码应相邻


HI, DE 应相邻

规则2: 同一现态对应的次态应给予相邻编码

DE, HI 应相邻

规则3: 输出相同, 现态编码应相邻

ABDEH应相邻



$Q_3^n$	$Q_2^n Q_1^n$			
	00	01	11	10
0	A	B	D	I
1			E	H

A: 000;    B: 001  
D: 011;    I: 010  
E: 111;    H: 110

确定 $D_3$ : 看 $Q_3^{n+1}$   
 确定 $D_2$ : 看 $Q_2^{n+1}$   
 确定 $D_1$ : 看 $Q_1^{n+1}$

# 4. 状态转换真值表

$Q_3^n$	$Q_2^n Q_1^n$			
	00	01	11	10
0	A	B	D	I
1			E	H



现态 $Q^n$	$Q^{n+1} / Z$	
	$X=0$	$X=1$
A	B / 0	B / 0
B	D / 0	E / 0
D	H / 0	I / 0
E	I / 0	I / 0
H	A / 0	A / 0
I	A / 0	A / 1

输入及现态				次态			输入 输出			
X	$Q_3^n$	$Q_2^n$	$Q_1^n$	$Q_3^{n+1}$	$Q_2^{n+1}$	$Q_1^{n+1}$	$D_3$	$D_2$	$D_1$	Z
0	0	0	0	0	0	1	0	0	1	0
0	0	0	1	0	1	1	0	1	1	0
0	0	1	0	0	0	0	0	0	0	0
0	0	1	1	1	1	0	1	1	0	0
0	1	0	0	X	X	X	X	X	X	X
0	1	0	1	X	X	X	X	X	X	X
0	1	1	0	0	0	0	0	0	0	0
0	1	1	1	0	1	0	0	1	0	0
1	0	0	0	0	0	1	0	0	1	0
1	0	0	1	1	1	1	1	1	1	0
1	0	1	0	0	0	0	0	0	0	1
1	0	1	1	0	1	0	0	1	0	0
1	1	0	0	X	X	X	X	X	X	X
1	1	0	1	X	X	X	X	X	X	X
1	1	1	0	0	0	0	0	0	0	0
1	1	1	1	0	1	0	0	1	0	0

# 利用触发器设计同步时序逻辑\_例5

## 5. 卡诺图化简

$XQ_3^n \backslash Q_2^n Q_1^n$	00	01	11	10
00	0	0	1	0
01	X	X	0	0
11	X	X	0	0
10	0	1	0	0

$XQ_3^n \backslash Q_2^n Q_1^n$	00	01	11	10
00	0	1	1	0
01	X	X	1	0
11	x	x	1	0
10	0	1	1	0

$$D_3 = \overline{Q_3^n} Q_2^n Q_1^n \overline{X} + X \overline{Q_2^n} Q_1^n$$

$$D_2 = Q_1^n$$

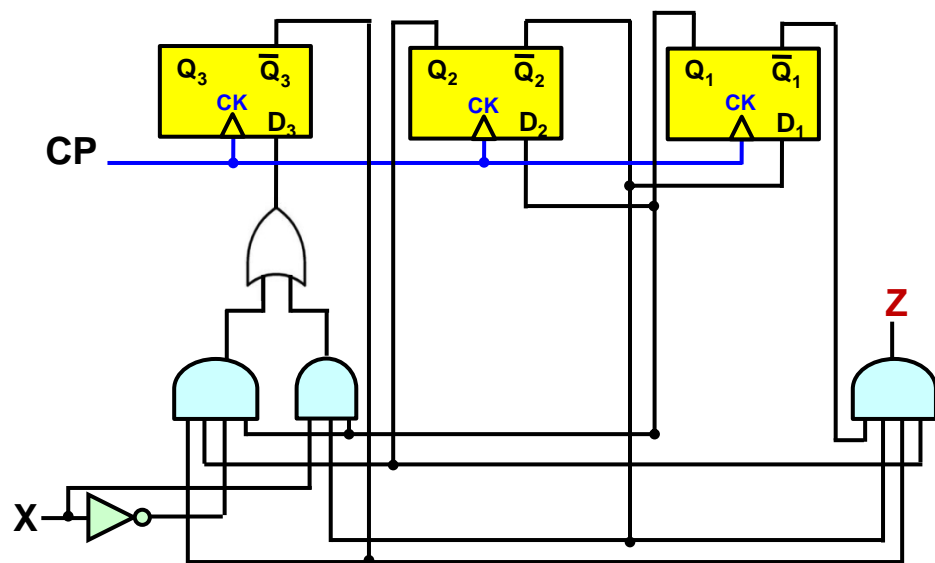
$XQ_3^n \backslash Q_2^n Q_1^n$	00	01	11	10
00	1	1	0	0
01	x	x	0	0
11	x	x	0	0
10	1	1	0	0

$XQ_3^n \backslash Q_2^n Q_1^n$	00	01	11	10
00	0	0	0	0
01	x	x	0	0
11	x	x	0	0
10	0	0	0	1

$$D_1 = \overline{Q_2^n}$$

$$Z = X \overline{Q_3^n} Q_2^n \overline{Q_1^n}$$

## 6. 电路实现



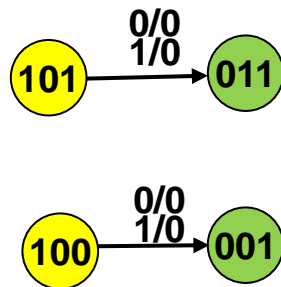


# 利用触发器设计同步时序逻辑\_例5

## 7. 无关项检查

		$Q_2^n Q_1^n$			
		00	01	11	10
$Q_3^n$	0	A	B	D	I
	1			E	H

将无关状态  $Q_3^n Q_2^n Q_1^n = 100$  和  $101$  分别代入次态方程和输出方程计算

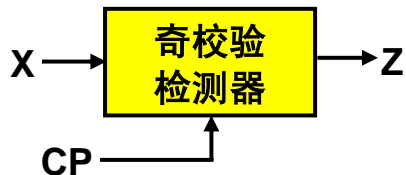


电路可以自启动

$$\left\{ \begin{array}{l}
 Q_i^{n+1} = D_i \\
 D_3 = \overline{Q_3^n} Q_2^n Q_1^n \overline{X} + X \overline{Q_2^n} Q_1^n \\
 D_2 = Q_1^n \\
 D_1 = \overline{Q_2^n} \\
 Z = X \overline{Q_3^n} Q_2^n \overline{Q_1^n}
 \end{array} \right.$$

# 利用触发器设计同步时序逻辑\_例6

例6：利用T触发器设计一个串行输入的奇校验检测器



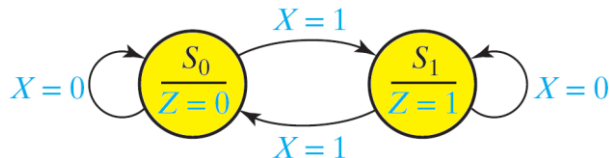
## 1. 原始状态图及状态表

### ① 状态设定

$S_0$ ——表示收到偶数个“1”，初始为0个“1”

$S_1$ ——表示收到奇数个“1”

### ② Moor 状态图



### ③ 状态表

现态 $Q^n$	次态 $Q^{n+1}$		输出 $Z$
	$X=0$	$X=1$	
$S_0$	$S_0$	$S_1$	0
$S_1$	$S_1$	$S_0$	1

## 2. 状态化简

## 3. 状态分配 $S_0: 0; S_1: 1$

## 4. 状态转换真值表

输入 现态		次态	输入 输出	
X	$Q^n$	$Q^{n+1}$	T	Z
0	0	0	0	0
0	1	1	0	1
1	0	1	1	0
1	1	0	1	1

## 5. 卡诺图化简

$$T=X; Z=Q^n$$

## 6. 电路实现

