

# Unit 11

## ——Design Sequential Circuits with MSI blocks

张彦航

School of Computer Science  
Zhangyanhang@hit.edu.cn

# 利用中规模寄存器芯片设计时序逻辑电路

## 寄存器应用—— ④ 7位串/并行转换器

### 工作分析

1.  $CR=0$ , 寄存器清零,  $F_7F_6F_5F_4F_3F_2F_1F_0 = 00000000$

2.  $\because F_7=0, \therefore S_1S_0=11, LD=0$ , 是并行输入方式

3.  $CP \uparrow$ , 并行输入, 即  $F_7F_6F_5F_4F_3F_2F_1F_0 = 1111110D_6$

$\because S_1S_0=10, LD=1$ , 是左移工作方式  
反向后,  $S_0=0, S_1S_0=10$ , 下一刻左移

$CP \uparrow$ , 左移, 即  $F_7F_6F_5F_4F_3F_2F_1F_0 = 111110D_6D_5$

$CP \uparrow$ , 左移, 即  $F_7F_6F_5F_4F_3F_2F_1F_0 = 111110D_6D_5D_4$

.....

反向后,  $S_0=1, S_1S_0=11$ , 下一刻并入

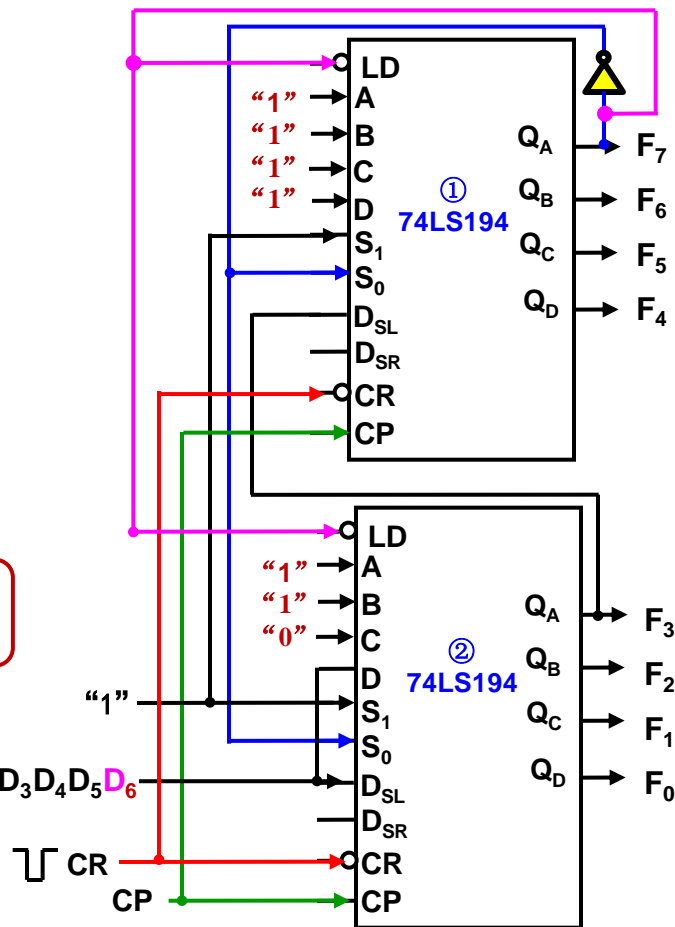
$CP \uparrow$ , 左移, 即  $F_7F_6F_5F_4F_3F_2F_1F_0 = 0D_6D_5D_4D_3D_2D_1D_0$

4. 返回步骤2

$S_1S_0$  工作方式

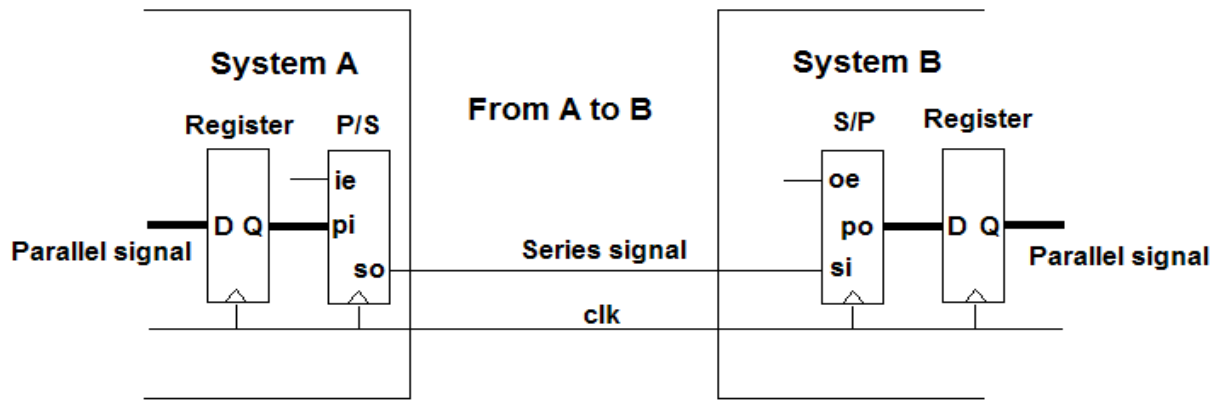
0 0	保持
0 1	右移
1 0	左移
1 1	并入

凑齐7位  
并行数据



# 利用中规模寄存器芯片设计时序逻辑电路

## □ 寄存器应用——④ 串/并行转换器



### 工作原理

**System A:** 并行数据（例如8位）并行输入到寄存器中，通过并行→串行的转换（例如，可以使寄存器工作在单向右移方式下），传送到**System B**。

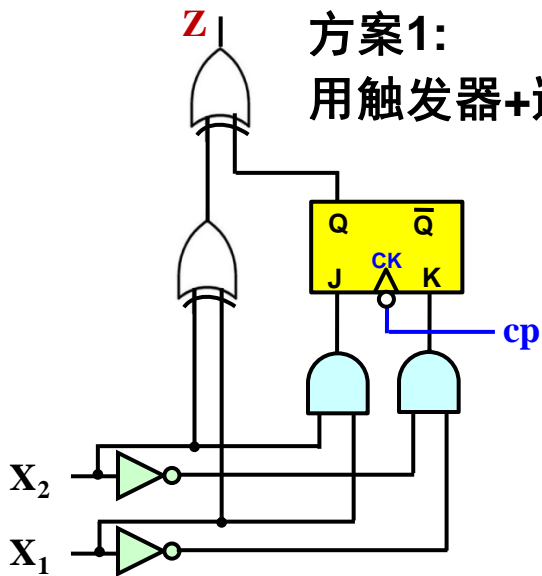
**System B:** 收到串行输入的数据，先进串行→并行的转换（上例），然后将并行输出的数据存放到寄存器中（可以使寄存器的并行输入工作式下）

# 利用中规模寄存器芯片设计时序逻辑电路

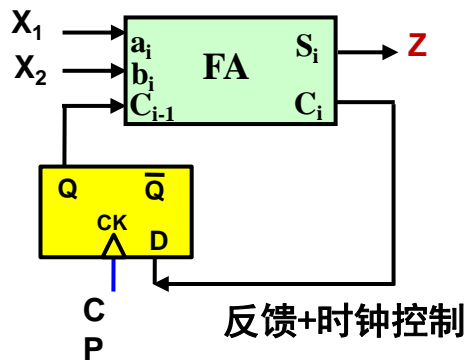
回顾：利用JK触发器设计一个同步二进制串行加法器



方案1:  
用触发器+逻辑门实现



方案2: 用一位全加器+D触发器实现



扩展——

能否用中规模芯片74194设计一个  $n$  位同步二进制串行加法器，并能存放计算结果呢？



**扩展：** 利用74LS194设计一个n位同步二进制串行加法器

1. 初始化清零:  $a_i=B_0, b_i=A_0, c_{i-1}=0; s_0=A_0 \oplus B_0 \oplus 0 = A_0 \oplus B_0; c_0=A_0B_0$

## 2. 第1个CP到来:

$$\mathbf{B}_{n-1} = \mathbf{D}_{\text{SR}} = s_0; Q = c_0 \text{ (carry)}; a_i = B_1, b_i = A_1, c_{i-1} = c_1;$$
$$s_1 = A_1 \oplus B_1 \oplus c_0; \quad c_1 = (A_1 \oplus B_1) c_0 + A_1 B_1$$

### 3.第2个CP到来: .....