

Unit 11

——Design Sequential Circuits with MSI blocks

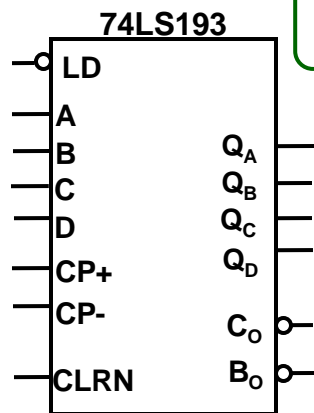
张彦航

School of Computer Science
Zhangyanhang@hit.edu.cn

利用中规模计数器芯片设计时序逻辑电路_2

计数器芯片

- 同步十进制加法计数器：74LS160（异步清零），74LS162（同步清零）
- 同步4位二进制加法计数器：74LS161（异步清零），74LS163（同步清零）
- 异步二-五-十进制加法计数器：74LS90（异步清零），74LS290（异步清零）
- 同步十进制加/减计数器：74LS192（双时钟），74LS190（单时钟）
- 同步4位二进制加/减计数器：74LS193（双时钟），74LS191（单时钟）



异步清零
异步置数

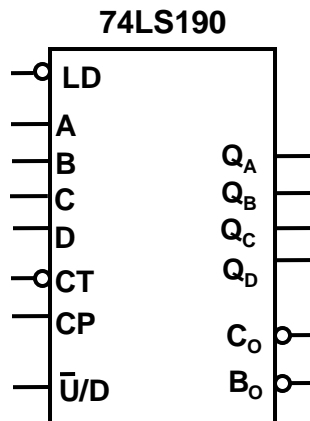
74LS192/193功能表

输入				输出			
CLRn	LD	CP+	CP-	Q _D	Q _C	Q _B	Q _A
1	X	X	X	0	0	0	0
0	0	X	X	D	C	B	A
0	1	↑	1	加计数			
0	1	1	↑	减计数			
0	1	1	1	保持			

没有清零端，可借助
异步置数功能实现

74LS190/191功能表

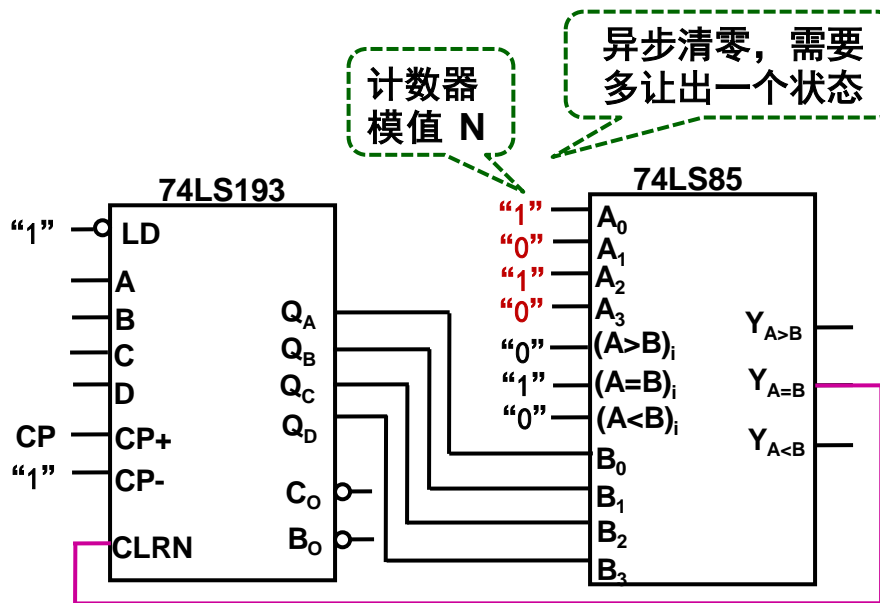
输入				输出			
LD	CT	D/ \bar{U}	CP	Q _D	Q _C	Q _B	Q _A
0	X	X	X	D	C	B	A
1	0	0	↑	加计数			
1	0	1	↑	减计数			
1	1	X	X	保持			



利用中规模计数器芯片设计时序逻辑电路_2

□ 计数器的综合应用——设计可变模值计数器

利用一片4位数码比较器74LS85及一片模16计数器芯片74LS193
设计一个模10计数器。



设计思路

■ 比较器:

$A_3 \sim A_0$: 输入计数器模值 N

$B_3 \sim B_0$: 连接计数器当前计数输出值

- 如果计数器当前输出值 $Q_D Q_C Q_B Q_A = \text{模值} N$
比较器输出端 $Y_{A=B}=1$, 该信号使计数器清零

利用中规模计数器芯片设计时序逻辑电路_2

□ 计数器的应用——

