

Unit 12

——Design Sequential Circuits with Flip Flops 张彦航

School of Computer Science Zhangyanhang@hit.edu.cn

利用触发器设计时序逻辑_构造原始状态图和状态表

利用触发器设计时序逻辑的方法

- (1) 根据需求 → 获得原始状态图、状态表
- (2) 最小化状态图、状态表
- (3) 状态编码(分配)→ 获得状态转移表
- (4) 状态转移表 触发器特征 → 触发器激励表
- (5) 卡诺图化简 → ∫ 激励(输入)函数表达式 输出函数表达式
- (6) 电路实现 (7) 检查无关项

构造原始状态图和状态表

直接构图法

- 1)根据文字描述的设计要求,先假定一个初态;
- 2) 从这个初态开始,每加入一个输入取值,就可 确定其次态和输出;
- 3) 该次态可能是现态本身,也可能是已有的另一个状态,或是新增加的一个状态。
- 4)这个过程持续下去,直至每一个现态向其次态、的转换都已被考虑,并且不再构成新的状态。

例1: 给出同步模5可逆计数器的状态表

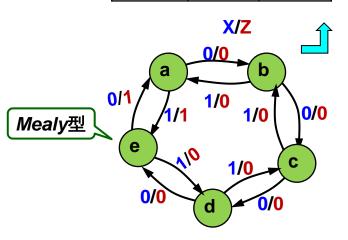


X=0: 加计数

X=1: 减计数

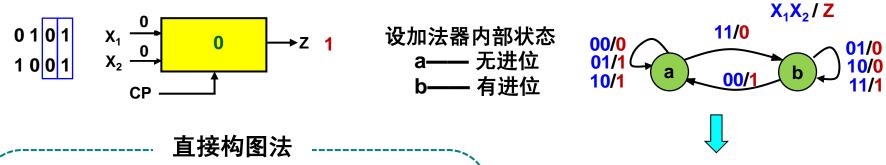
Z: 进位、借位输出标志

现态	Q ⁿ⁺¹ / Z	
Q n	X=0	X=1
а	b/0	e/1
b	c/0	a/0
С	d/0	b/0
d	e/0	c/0
е	a/1	d/0



构造原始状态图和状态表

例2: 给出同步二进制串行加法器的状态表



- 1)根据文字描述的设计要求,先假定一个初态;
- 2) 从这个初态开始,每加入一个输入取值,就可确定其次态和输出;
- 3) 该次态可能是现态本身,也可能是已有的另一个状态,或是新增加的一个状态。
- 4)这个过程持续下去,直至每一个现态向其次态 、 的转换都已被考虑,并且不再构成新的状态。

