

Unit-7

——Multiplexers and Decoders

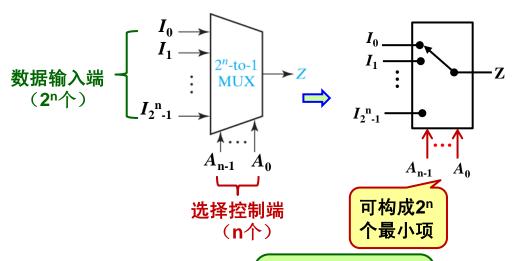
张彦航

School of Computer Science Zhangyanhang@hit.edu.cn

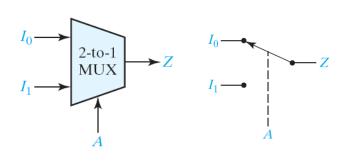
集成电路的分类

分类	单芯片内集成 的逻辑门数量	集成内容	器件封装	需要掌握的内容
小规模 (SSI)	<10 gates	逻辑门、触 发器等		① 学会查阅器件资料; ② 典型集成电路芯片的功能、外特性; ③ 能熟练运用并完成设计要求。
中规模 (MSI)	10~100 gates	译码器、计 数器、加法 器等模块		
	100~10000 gates	存储器、微 处理器或复	T.	① 了解典型PLD集成芯 片的功能和特性; ② 能够使用HDL语言完
超大规模 (VLSI)	>10000 gates	杂的数字系 统	ADTERAS PLOCALISTINAS CAASSINIS	成逻辑设计;

■ 数据选择器/多路开关



2选1数据选择器



$$Z = A'I_0 + AI_1$$

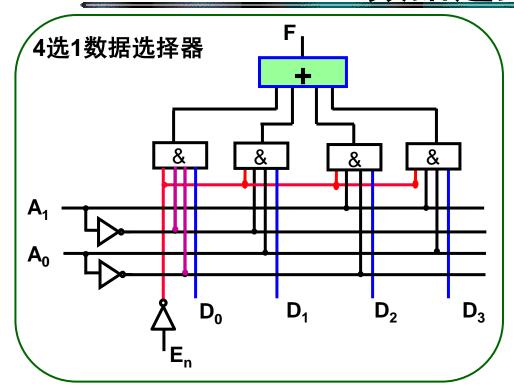
$$Z = \sum_{k=0}^{2^n-1} m_k I_k$$
 控制端最小项 m_k 的 序号 K ,指向了第 K 路数据输入端 I_k 。

m_k —— n 个控制变量的最小项 L, ——第 *k* 路数据输入

数据选择器的功能:

- ① 从多路输入中选择一个送往输出端(2n选1);
- ② 选择哪一路输入送到输出端由控制信号决定;

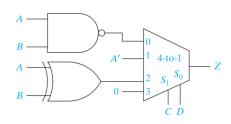
用途:实现多通道的数据传送;



功能表

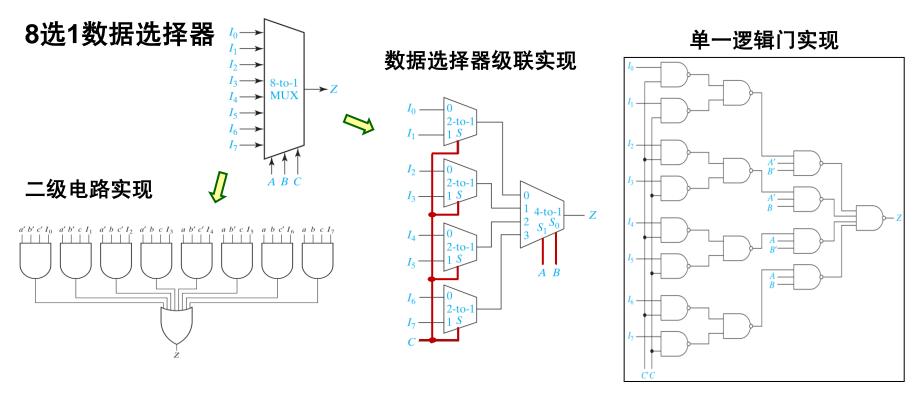
77 [] 0 . 7 4							
En	A ₁	A_0	F				
			-				

■ 典型应用——实现常规逻辑函数



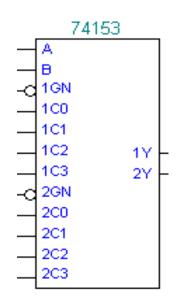
$$F = \overline{E}_n(D_0 \overline{A}_1 \overline{A}_0 + D_1 \overline{A}_1 A_0 + D_2 A_1 \overline{A}_0 + D_3 A_1 A_0)$$

$$Z = \overline{C}\overline{D}(\overline{A} + \overline{B}) + \overline{C}D\overline{A} + C\overline{D}(A\overline{B} + \overline{A}B) + CD(0)$$
$$= \overline{A}\overline{C} + A\overline{B}\overline{D} + \overline{A}B\overline{D}$$



 $Z = A'B'C'I_0 + A'B'CI_1 + A'BC'I_2 + A'BCI_3 + AB'C'I_4 + AB'CI_5 + ABC'I_6 + ABCI_7$

■ 典型芯片: 74LS153



双4选1

1Gn	2Gn	Α	В	1Y 2Y
1	1	X	X	0 0
0	0	0	0	1C ₀ 2C ₀
0	0	0	1	1C ₁ 2C ₁
0	0	1	0	1C ₂ 2C ₂
0	0	1	1	1C ₃ 2C ₃