

Unit 11

——Design Sequential Circuits with MSI blocks

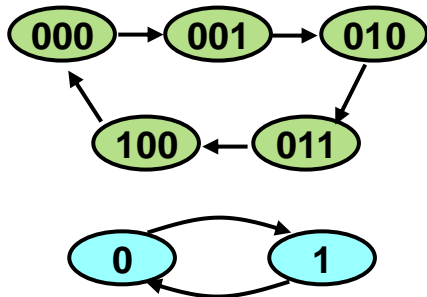
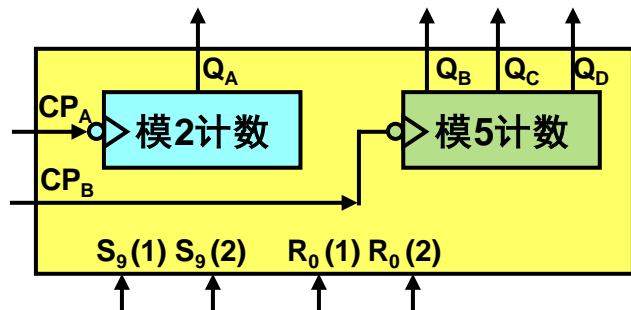
张彦航

School of Computer Science
Zhangyanhang@hit.edu.cn

利用中规模计数器芯片设计时序逻辑电路_2

计数器芯片

- 同步十进制加法计数器：74LS160（异步清零），74LS162（同步清零）
- 同步4位二进制加法计数器：74LS161（异步清零），74LS163（同步清零）
- 异步二-五-十进制加法计数器：74LS90（异步清零），74LS290（异步清零）
- 同步十进制加/减计数器：74LS192（双时钟），74LS190（单时钟）
- 同步4位二进制加/减计数器：74LS193（双时钟），74LS191（单时钟）



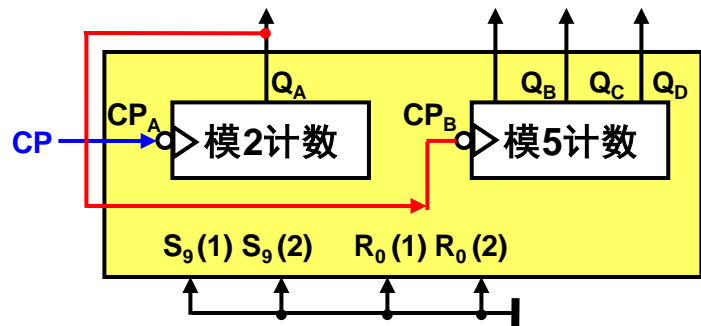
异步清零

74LS90/290功能表

输入					输出			
CP	R ₀ (1)	R ₀ (2)	S ₉ (1)	S ₉ (2)	Q _D	Q _C	Q _B	Q _A
X	1	1	0	X	0	0	0	0
X	1	1	X	0	0	0	0	0
X	X	X	1	1	1	0	0	1
↓	X	0	X	0	计数			
↓	0	X	0	X				
↓	0	X	X	0				
↓	X	0	0	X				

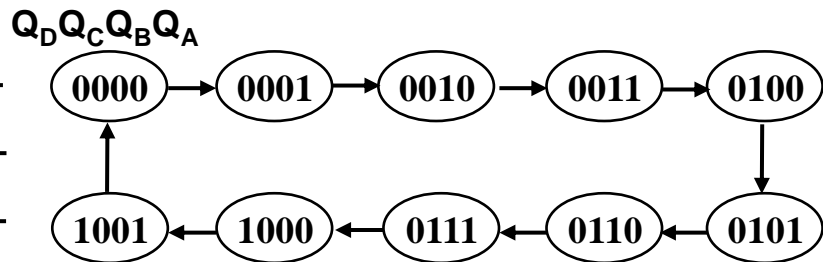
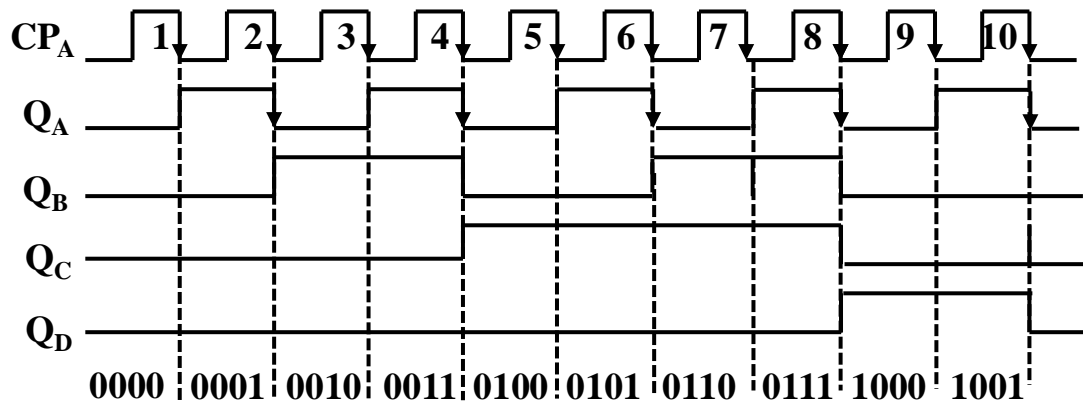
利用中规模计数器芯片设计时序逻辑电路_2

应用——① 8421-BCD 码模10计数器

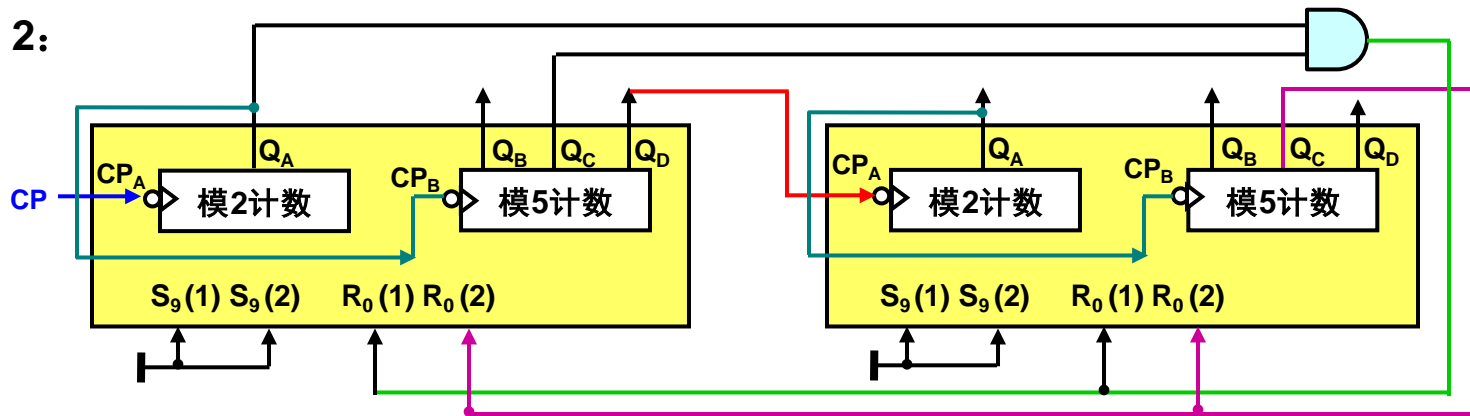


74LS90/290功能表

输入					输出			
CP	R ₀ (1)	R ₀ (2)	S ₉ (1)	S ₉ (2)	Q _D	Q _C	Q _B	Q _A
X	1	1	0	X	0	0	0	0
X	1	1	X	0	0	0	0	0
X	X	X	1	1	1	0	0	1
↓	X	0	X	0	计数			
↓	0	X	0	X	计数			
↓	0	X	X	0	计数			
↓	X	0	0	X	计数			

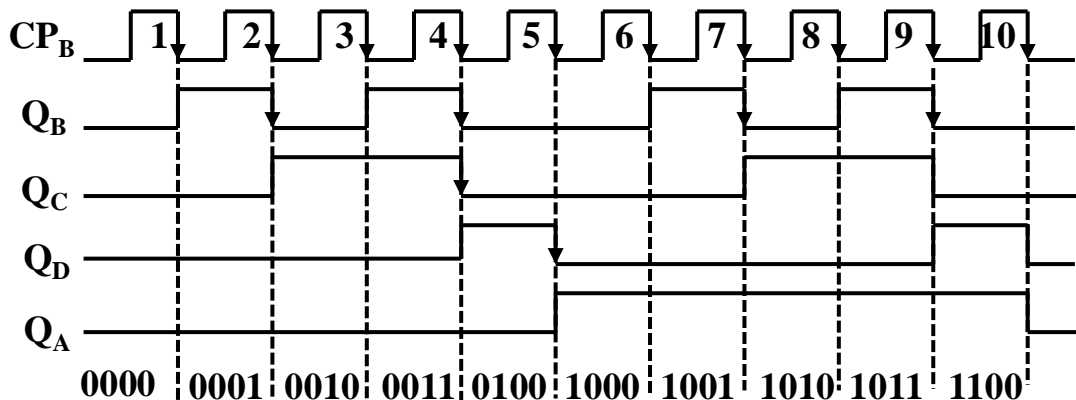
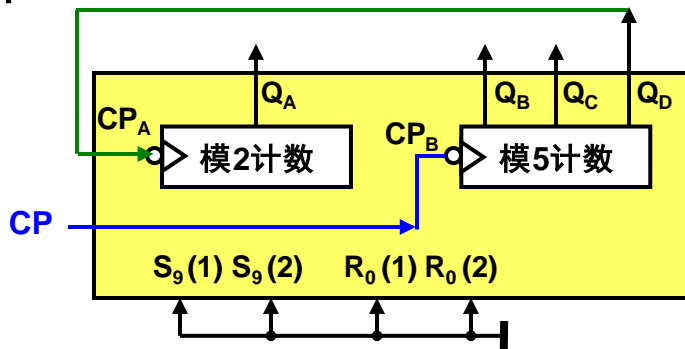
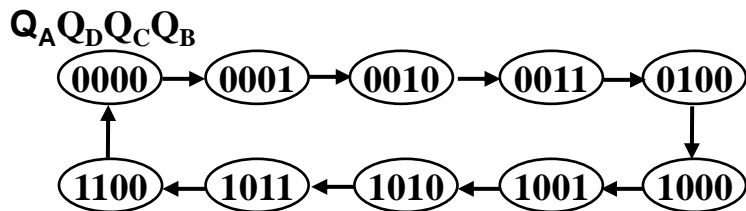


异步清零，多让出一个状态



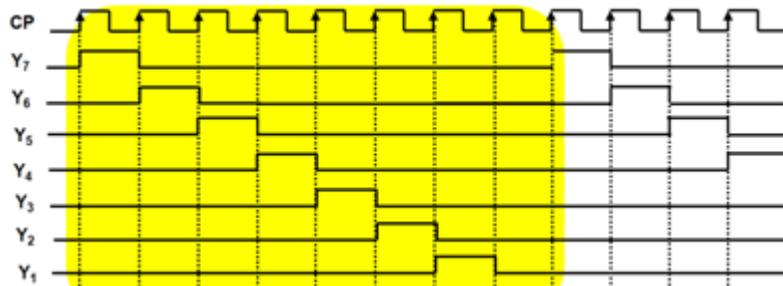
利用中规模计数器芯片设计时序逻辑电路_2

应用——③ 5421-BCD 码模10计数器



利用中规模计数器芯片设计时序逻辑电路_2

应用——④ 设计节拍发生器



1) 设计模7计数器

2) 以模7计数器为输入，设计译码器

输入			译码输出						
Q _C	Q _B	Q _A	Y ₁	Y ₂	Y ₃	Y ₄	Y ₅	Y ₆	Y ₇
0	0	0	1	0	0	0	0	0	0
0	0	1	0	1	0	0	0	0	0
0	1	0	0	0	1	0	0	0	0
0	1	1	0	0	0	1	0	0	0
1	0	0	0	0	0	0	1	0	0
1	0	1	0	0	0	0	0	1	0
1	1	0	0	0	0	0	0	0	1

