

数字世界精彩无限

Unit 8

——Latches and Flip-Flops

张彦航

School of Computer Science
Zhangyanhang@hit.edu.cn

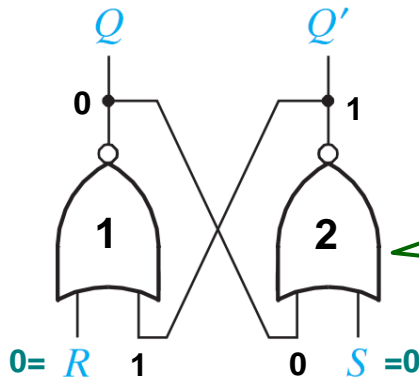
8.1 锁存器

- 基本RS锁存器
 - 或非门构成的基本RS锁存器
 - 与非门构成的基本RS锁存器
- 门控D锁存器

1. 基本RS锁存器

■ 基本RS锁存器（触发器的鼻祖）

(1) 电路构成（或非门）



对输入信号
高电平敏感

$Q (Q_n)$ ——现态

$Q^+ (Q_{n+1})$ ——次态

$Q = 0$ ($\bar{Q} = 1$) : state 0

$Q = 1$ ($\bar{Q} = 0$) : state 1

R : 置0端(Reset the output to $Q=0$)

S : 置1端(Set the output to $Q=1$)

时序电路的关注点

- ◆ 时序电路当前时刻的状态是什么？
- ◆ 在输入信号的作用下，下一时刻的状态是什么？

(2) 功能表

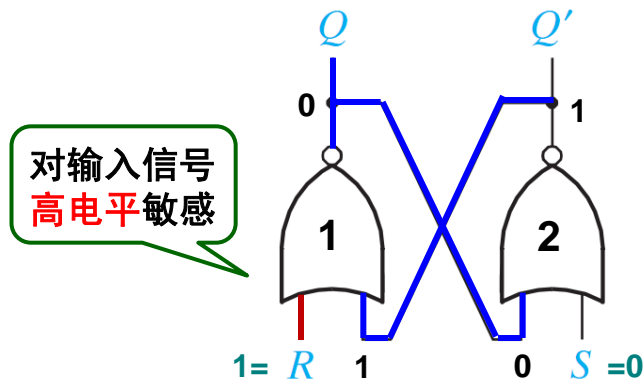
置0端 R	置1端 S	现态 Q_n	次态 Q_{n+1}
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	0
1	0	1	0
1	1	0	—
1	1	1	—

保持

1. 基本RS锁存器

■ 基本RS锁存器（触发器的鼻祖）

(1) 电路构成（或非门）



$Q (Q_n)$ ——现态

$Q^+ (Q_{n+1})$ ——次态

$Q = 0 (\bar{Q} = 1)$: state 0

$Q = 1 (\bar{Q} = 0)$: state 1

R : 置0端(Reset the output to $Q=0$)

S : 置1端(Set the output to $Q=1$)

(2) 功能表

置0端 R	置1端 S	现态 Q_n	次态 Q_{n+1}
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	0
1	0	1	0
1	1	0	—
1	1	1	—

RS 对 同时
取1互斥

保持

置 1

置 0

× 不允许

置0端 R	置1端 S	次态 Q_{n+1}
0	0	Q_n
0	1	1
1	0	0
1	1	—

输入 高电平
有效

1. 基本RS锁存器

■ 基本RS锁存器（触发器的鼻祖）

(3) 次态方程

$$Q_{n+1} = S + \bar{R}Q_n$$

$SR = 0$ （约束条件）

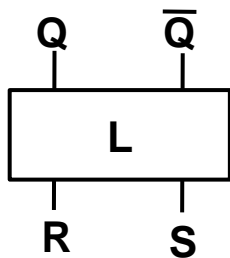
RS对同时
取1互斥

		S	
		0	1
RQ	00	0	1
	01	1	1
	11	0	x
	10	0	x

功能表

置0端 R	置1端 S	现态 Q_n	次态 Q_{n+1}
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	0
1	0	1	0
1	1	0	—
1	1	1	—

(4) 逻辑符号



1. 基本RS锁存器

(5) 驱动表：完成状态转换需要满足的输入条件

用于时序
电路设计

$Q_n \rightarrow Q_{n+1}$	R	S
0 → 0	X	0
0 → 1	0	1
1 → 0	1	0
1 → 1	0	X

置0端 R	置1端 S	次态 Q_{n+1}
0	0	Q_n
0	1	1
1	0	0
1	1	—

保持

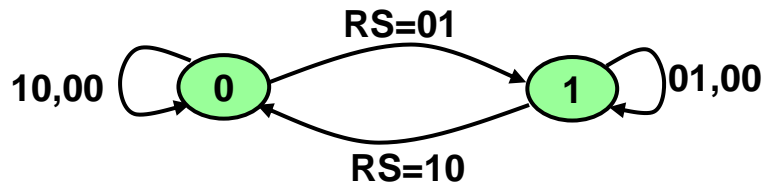
置 0

(6) 状态图

反映时序电路状态转移规律及相应输入、输出取值关系的有向图

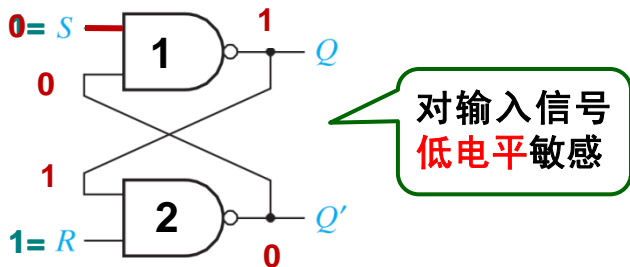
图中元素的含义

- 圆圈：表示电路的状态
- 有向线段：表示状态的转换关系
- 有向线段旁的文字：表示转换条件，即输入信号取值

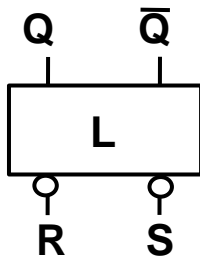


1. 基本RS锁存器

■ 另一种形式的基本RS锁存器（与非门）



逻辑符号:



(2) 功能表

置0端 R	置1端 S	现态 Q_n	次态 Q_{n+1}
1	1	0	0
1	1	1	1
1	0	0	1
1	0	1	1
0	1	0	0
0	1	1	0
0	0	0	—
0	0	1	—

保持

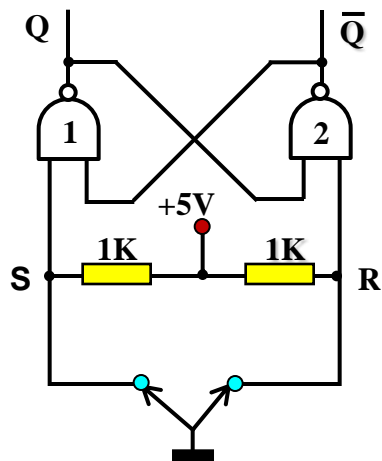
置 1

置 0

× 不允许

1. 基本RS锁存器

(6) 锁存器的应用——开关去颤



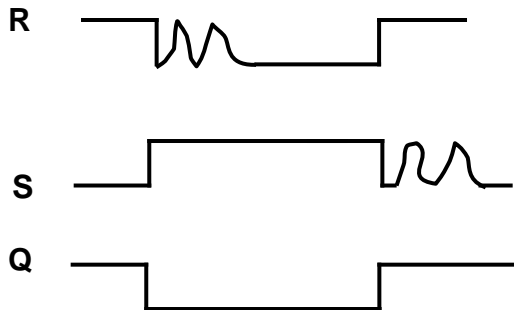
❖ 由于机械弹性作用, 机械式开关在使用中, 通常伴随有一定时间的触点机械抖动。

❖ 触点抖动可能导致判断出错(一次按下或释放被错误地认为是多次操作)

(7) 典型芯片

74LS279: 4 R-S latches

- **基本RS锁存器**是众多触发器的鼻祖
- 其余的触发器都是在它的基础上逐步改进和完善后形成的

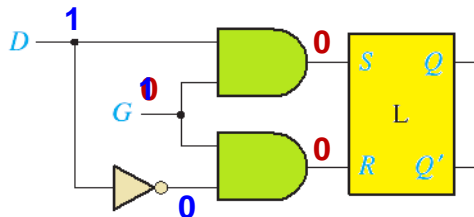


基本RS锁存器总结

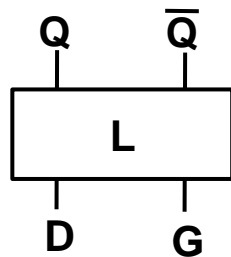
- ◆ 优点: 结构简单
- ◆ 缺点: ① 输入存在约束, 使用不便;
② 状态改变由输入直接控制, 容易引发错误。
- ◆ 用途: 记忆输入状态

2. 门控 D 锁存器

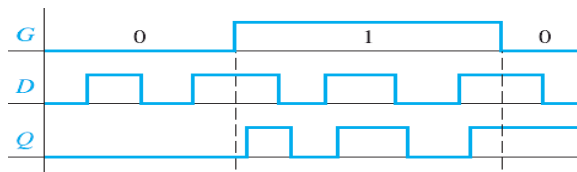
(1) 电路构成



(4) 逻辑符号



(5) 时序分析



(2) 功能表

使能端 G	输入端 D	现态 Q_n	次态 Q_{n+1}
0	X	0	0
0	X	1	1
1	0	0	0
1	0	1	0
1	1	0	1
1	1	1	1

(3) 次态方程

\overline{GD}	00	01	11	10
0	0	0	1	0
1	1	1	1	0

$$Q_{n+1} = GD + \overline{G}Q_n$$

在 G 为 高 电 平 期
间, Q 端 的 输 出 直
接 拷 贝 D 端 波 形

(6) 典型芯片

74LS373: 8D锁存器

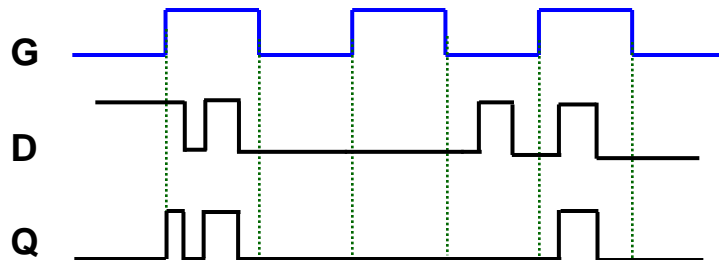
2. 门控 D 锁存器

- ◆ 特点：结构简单，仅一个输入端，不存在输入约束问题。
- ◆ 缺点：使能电位G作用期间，只要输入信号D改变（有时是干扰信号），Q也跟着改变；存在“空翻”现象

违背了构造时钟触发器的初衷：一个时钟内，最多允许触发器状态翻转一次

锁存器的使能端送时钟信号，就是电平触发方式的触发器

一个时钟内，触发器状态发生多次变化



“空翻”现象是锁存器（或电平方式触发器）共有的问题

“空翻”使以上器件不能正确实现计数功能！

☆ 关键问题：电平（电位）触发

☆ 解决方案：改电平触发为边沿触发

时钟信号的上升沿或下降沿，触发器改变状态

8.1 锁存器

- 基本RS锁存器
 - 或非门构成的基本RS锁存器
 - 与非门构成的基本RS锁存器
- 门控D锁存器