

数字世界精彩无限

# Unit 9

## —Registers and Counters

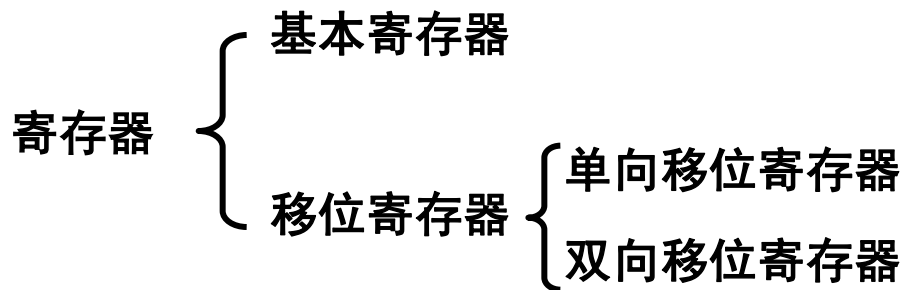
张彦航

School of Computer Science  
Zhangyanhang@hit.edu.cn

# 9.1 基本寄存器

## 寄存器——

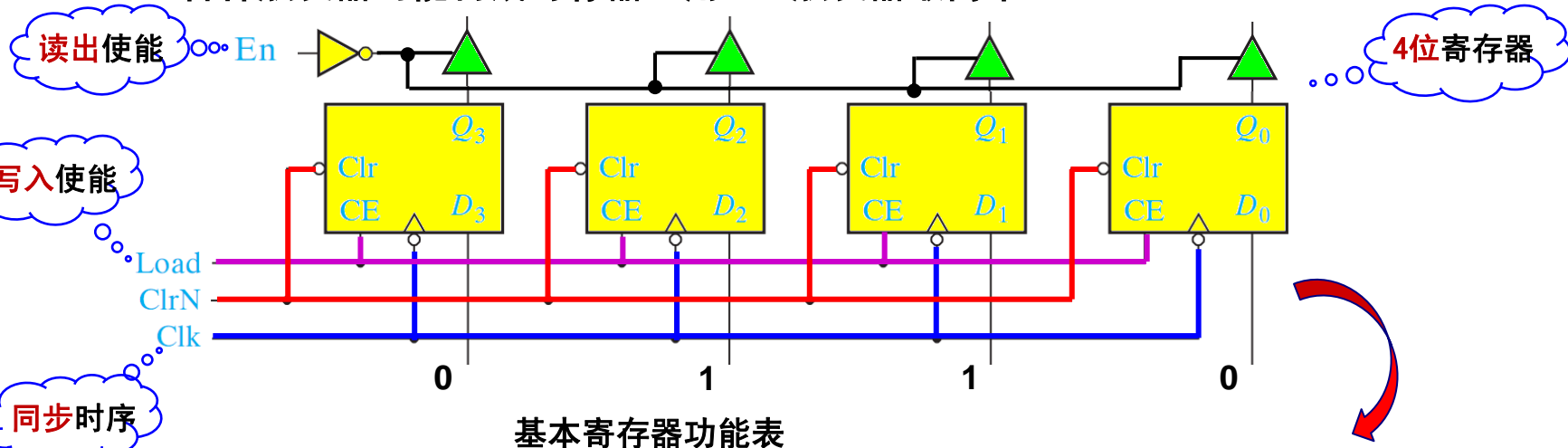
- 是计算机的一个重要部件，用于暂时存放一组二值代码（如参加运算的数据、运算结果、指令等）。
- 由触发器及控制门组成



- 基本寄存器的操作：读出/写入/复位（清零）
- 移位寄存器的操作：读出/写入/复位（清零）/左移（右移）

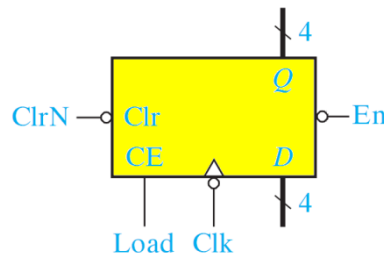
# 9.1 基本寄存器

- 一个  $n$  位寄存器由  $n$  个触发器构成，能存放  $n$  位二进制数。
- 各种触发器均能构成寄存器，用 D 触发器最简单。



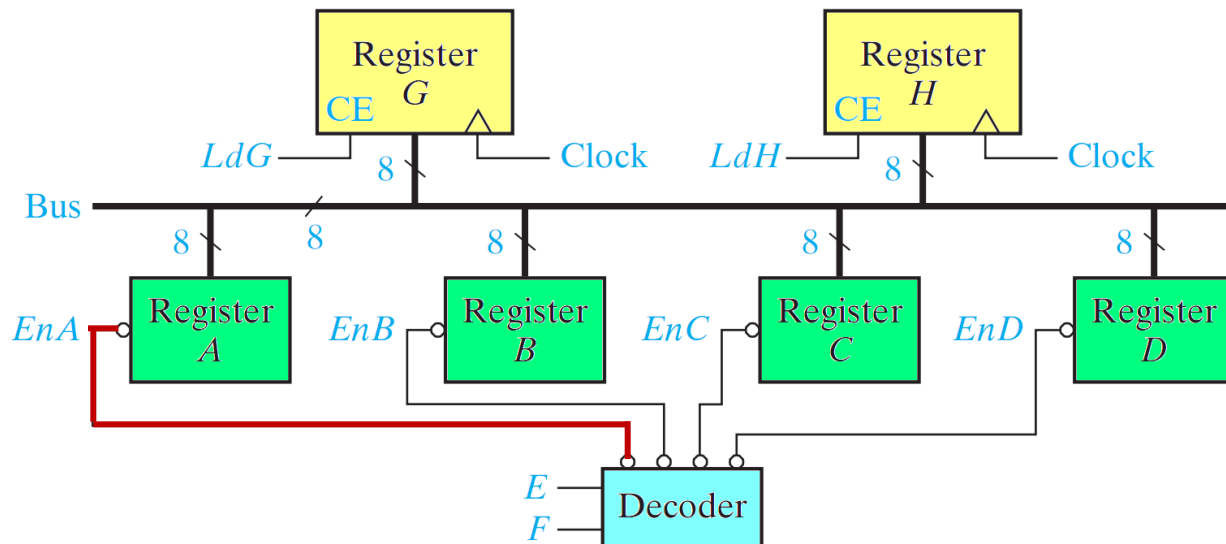
基本寄存器功能表

功能	条件	寄存器输出
异步清零	$\text{ClrN}=0$	$Q_3Q_2Q_1Q_0=0000$
保持	$\text{ClrN}=1$ , 且 $\text{Load}=0$	$Q^{n+1}_3Q^{n+1}_2Q^{n+1}_1Q^{n+1}_0 = Q^n_3Q^n_2Q^n_1Q^n_0$
写入	$\text{ClrN}=1$ , $\text{Load}=1$ , $\text{clk} \downarrow$	$Q_3Q_2Q_1Q_0=D_3D_2D_1D_0$
读出	$\text{En}=0$	$Q_3Q_2Q_1Q_0=D_3D_2D_1D_0$



## 9.1 基本寄存器

### ■ 应用1——利用三态总线进行数据传送

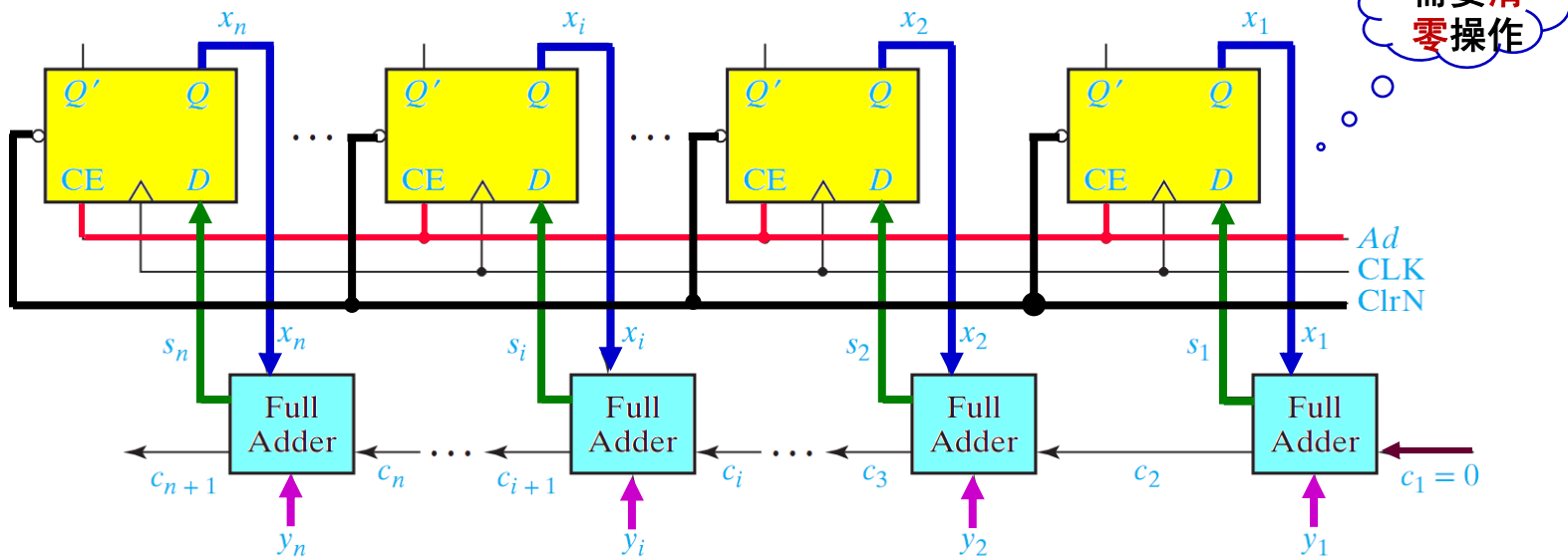


- Register A to G:  $EF=00$ , 且  $LdG=1, LdH=0$ ,  $clk \uparrow$
- Register B to H:  $EF=01$ , 且  $LdG=0, LdH=1$ ,  $clk \uparrow$

## 9.1 基本寄存器

### ■ 应用2——具有累加功能的并行加法器1

$$X=X+Y$$

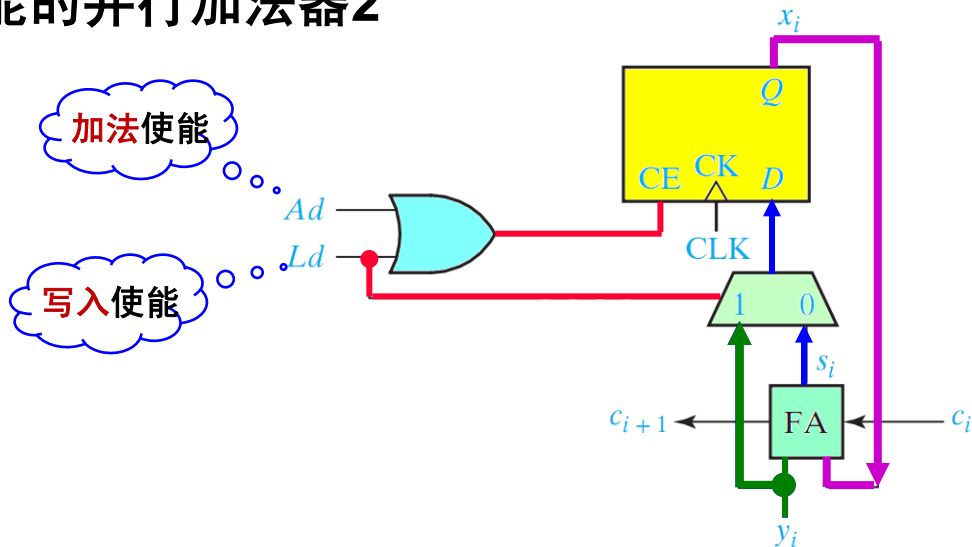


1. 初始化清零:  $ClrN=0$ , 则  $Q_n \dots Q_0=0$ , 即  $X_n \dots X_0=0$
2.  $ClrN=1$ , 将  $y_i$  送到全加器输入端
3. 执行  $S_i = y_i + x_i + C_i$
4. 存储累加和:  $ClrN=1, Ad=1, CLK \uparrow$  到来时, 寄存器  $Q_i=S_i$

## 9.1 基本寄存器

### ■ 应用2——具有累加功能的并行加法器2

$$X = X + Y$$



#### ■ 初始化:

Ld=1, 则CE=1, 当ck ↑ 到来时,  $Q_i = y_i$  即  $y_i \rightarrow x_i$ , 将  $x_i$  送到全加器的另一个输入端

#### ■ 送入第二个操作数 $y_i$ , 执行 $S_i = y_i + x_i + c_i$

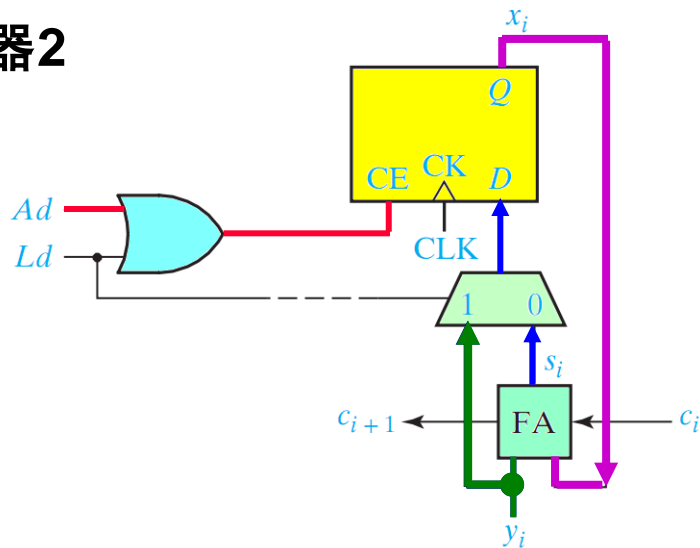
## 9.1 基本寄存器

### ■应用2——具有累加功能的并行加法器2

$$X=X+Y$$

与方案1比较:

触发器不需要初始清零，通过一个二选一数据选择器，在第一个时钟沿送入一个操作数，之后在每个时钟沿送入累加和



#### ■ 初始化:

$Ld=1$ , 则  $CE=1$ , 当  $ck \uparrow$  到来时,  $Q_i=y_i$  即  $y_i \rightarrow x_i$ , 将  $x_i$  送到全加器的另一个输入端

#### ■ 送入第二个操作数 $y_i$ , 执行 $S_i=y_i+x_i$

#### ■ $Ld=0, Ad=1, ck \uparrow$ 到来时: $x_i = s_i$

#### ■ 保持: $Ld=0, Ad=0$



## 9.1 基本寄存器

### ■ 应用3——计算机并行输入/输出接口

