NAMA : ALIFATUL ILMI

NIM : L200150105

DAFTAR INTRUKSI SET INTEL DAN ARM

1. INTEL

X86

**x86** atau **80x86** adalah nama umum dari arsitektur [mikroprosesor](https://id.wikipedia.org/wiki/Mikroprosesor) yang pertama kali dikembangkan dan diproduksi oleh [Intel](https://id.wikipedia.org/wiki/Intel). Arsitektur x86 saat ini mendominasi komputer desktop, komputer portabel, dan pasar server sederhana.

[](https://id.wikipedia.org/wiki/Berkas:Pentium4_northwood.png)

Keping Mikroposesor Intel Pentium 4; Seri Northwood

Arsitektur ini dikenal dengan nama **x86** karena prosesor-prosesor awal dari keluarga arsitektur ini memiliki nomor model yang diakhiri dengan urutan angka "86": prosesor [8086](https://id.wikipedia.org/wiki/8086), [80186](https://id.wikipedia.org/wiki/80186), [80286](https://id.wikipedia.org/wiki/80286), [386](https://id.wikipedia.org/wiki/Intel_80386), dan [486](https://id.wikipedia.org/wiki/Intel_80486). Karena nomor tidak bisa dijadikan merek dagang, Intel akhirnya menggunakan kata [Pentium](https://id.wikipedia.org/wiki/Pentium) untuk merek dagang processor generasi kelima mereka.

Arsitektur ini telah dua kali diperluas untuk mengakomodasi [ukuran word](https://id.wikipedia.org/w/index.php?title=Word_%28istilah_komputer%29&action=edit&redlink=1) yang lebih besar. Pada tahun 1985, Intel mengumumkan rancangan generasi 386 32-bit yang menggantikan rancangan generasi 286 16-bit. Arsitektur 32-bit ini dikenal dengan nama **x86-32** atau [**IA-32**](https://id.wikipedia.org/w/index.php?title=IA-32&action=edit&redlink=1) (singkatan dari **I**ntel **A**rchitecture, 32-bit). Kemudian pada tahun 2003, [AMD](https://id.wikipedia.org/wiki/AMD) memperkenalkan [Athlon 64](https://id.wikipedia.org/wiki/Athlon_64), yang menerapkan secara lebih jauh pengembangan dari arsitektur ini menuju ke arsitektur 64-bit, dikenal dengan beberapa istilah [x86-64](https://id.wikipedia.org/wiki/AMD64), [AMD64](https://id.wikipedia.org/wiki/AMD64) (AMD), [EM64T](https://id.wikipedia.org/w/index.php?title=EM64T&action=edit&redlink=1) atau [IA-32e](https://id.wikipedia.org/w/index.php?title=IA-32e&action=edit&redlink=1) (Intel), dan x64 (Microsoft).

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| **Generation** | **First introduced** | **Prominent consumer CPU brands** | **Linear/physical address space** | **Notable (new) features** |
| 1 | 1978 | [Intel 8086](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/Intel-8086_2467_konsentrasi-ecp-forummotivasi.html), [Intel 8088](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/Intel-8088_2469_konsentrasi-ecp-forummotivasi.html) and clones | **16-bit** / 20-bit (segmented) | First x86 microprocessors |
| 1982 | [Intel 80186](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/Intel-80186_2461_konsentrasi-ecp-forummotivasi.html), Intel 80188 and clones, [NEC V20](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/NEC-V20_11983_konsentrasi-ecp-forummotivasi.html)/V30 | Hardware for fast [address](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/address_2892_konsentrasi-ecp-forummotivasi.html) calculations, fast mul/div, etc. |
| 2 | [Intel 80286](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/Intel-80286_2462_konsentrasi-ecp-forummotivasi.html) and clones | **16-bit** (30-bit virtual) / 24-bit (segmented) | [MMU](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/MMU_2900_konsentrasi-ecp-forummotivasi.html), for [protected mode](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/protected-mode_13426_konsentrasi-ecp-forummotivasi.html) and a larger [address space](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/address-space_17062_konsentrasi-ecp-forummotivasi.html). |
| 3 ([IA-32](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/IA-32_9637_konsentrasi-ecp-forummotivasi.html)) | 1985 | [Intel 80386](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/Intel-80386_2463_konsentrasi-ecp-forummotivasi.html) and clones, AMD Am386 | **32-bit** (46-bit virtual) / 32-bit | [32-bit](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/32-bit_283_konsentrasi-ecp-forummotivasi.html) [instruction set](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/instruction-set-architectures_2443_konsentrasi-ecp-forummotivasi.html), MMU with paging. |
| 4 (FPU) | 1989 | Intel486 and clones, AMD Am486/[Am5x86](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/Am5x86_17167_konsentrasi-ecp-forummotivasi.html) | RISC-like pipelining, integrated [x87](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/x87_4830_konsentrasi-ecp-forummotivasi.html) FPU (80-bit), on-chip [cache](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/cache_1437_konsentrasi-ecp-forummotivasi.html). |
| 4/5 | 1997 | [IDT](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/IDT_2456_konsentrasi-ecp-forummotivasi.html)/Centaur-[C6](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/C6_4730_konsentrasi-ecp-forummotivasi.html), Cyrix III-Samuel, [VIA C3](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/VIA-C3_4596_konsentrasi-ecp-forummotivasi.html)-Samuel2 / VIA C3-Ezra (2001), [VIA C7](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/VIA-C7_4597_konsentrasi-ecp-forummotivasi.html) (2005) | In-order, integrated FPU, some models with on-chip L2 cache, MMX, SSE. |
| 5 | 1993 | [Pentium](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/P5_3436_konsentrasi-ecp-forummotivasi.html), [Pentium MMX](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/P5_3436_konsentrasi-ecp-forummotivasi.html), Cyrix 5x86, Rise mP6 | [Superscalar](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/Superscalar_4252_konsentrasi-ecp-forummotivasi.html), [64-bit](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/64-bit_301_konsentrasi-ecp-forummotivasi.html) [databus](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/databus_756_konsentrasi-ecp-forummotivasi.html), faster FPU, [MMX](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/MMX_3054_konsentrasi-ecp-forummotivasi.html) (2�- 32-bit). |
| 5/6 | 1996 | [AMD K5](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/AMD-K5_414_konsentrasi-ecp-forummotivasi.html), Nx586 (1994) | μ-op translation. |
| 6 | 1995 | [Pentium Pro](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/Pentium-Pro_3499_konsentrasi-ecp-forummotivasi.html), [Cyrix 6x86](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/Cyrix-6x86_1480_konsentrasi-ecp-forummotivasi.html), Cyrix MII, Cyrix III-Joshua (2000) | *As above* / **36**-bit physical ([PAE](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/PAE_3544_konsentrasi-ecp-forummotivasi.html)) | μ-op translation, conditional move instructions, [Out-of-order](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/Out-of-order_3428_konsentrasi-ecp-forummotivasi.html), [register renaming](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/register-renaming_3813_konsentrasi-ecp-forummotivasi.html), [speculative execution](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/speculative-execution_4153_konsentrasi-ecp-forummotivasi.html), [PAE](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/PAE_3544_konsentrasi-ecp-forummotivasi.html) (Pentium Pro), in-package L2 cache (Pentium Pro). |
| 1997 | [AMD K6](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/AMD-K6_415_konsentrasi-ecp-forummotivasi.html)/[-2/3](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/-2-3_416_konsentrasi-ecp-forummotivasi.html), [Pentium II](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/Pentium-II_3496_konsentrasi-ecp-forummotivasi.html)/[III](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/III_3497_konsentrasi-ecp-forummotivasi.html) | L3-cache support, [3DNow!](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/3DNow%21_291_konsentrasi-ecp-forummotivasi.html), [SSE](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/SSE_4219_konsentrasi-ecp-forummotivasi.html) (2�- 64-bit). |
| 2003 | [Pentium M](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/Pentium-M_3498_konsentrasi-ecp-forummotivasi.html), [Intel Core](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/Intel-Core_2471_konsentrasi-ecp-forummotivasi.html) (2006) | optimized for low [power](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/power_22065_konsentrasi-ecp-forummotivasi.html). |
| 7 | 1999 | [Athlon](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/Athlon_566_konsentrasi-ecp-forummotivasi.html), [Athlon XP](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/Athlon_566_konsentrasi-ecp-forummotivasi.html) | Superscalar FPU, wide design (up to three x86 instr./clock). |
| 2000 | [Pentium 4](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/Pentium-4_3492_konsentrasi-ecp-forummotivasi.html) | deeply pipelined, high frequency, [SSE2](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/SSE2_4183_konsentrasi-ecp-forummotivasi.html), [hyper-threading](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/hyper-threading_2297_konsentrasi-ecp-forummotivasi.html). |
| 7/8 | 2000 | [Transmeta Crusoe](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/Transmeta-Crusoe_4462_konsentrasi-ecp-forummotivasi.html), [Efficeon](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/Efficeon_1743_konsentrasi-ecp-forummotivasi.html) | [VLIW](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/VLIW_4591_konsentrasi-ecp-forummotivasi.html) design with x86 [emulator](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/emulator_1794_konsentrasi-ecp-forummotivasi.html), on-die memory controller. |
| 2004 | Pentium 4 Prescott | **64-bit** / 40-bit physical in first AMD implementation | Very deeply pipelined, very high frequency, [SSE3](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/SSE3_4184_konsentrasi-ecp-forummotivasi.html), 64-bit capability (integer CPU) is available only in LGA 775 sockets. |
| 2006 | [Intel Core 2](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/Intel-Core-2_2473_konsentrasi-ecp-forummotivasi.html) | 64-bit (integer CPU), low power, [multi-core](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/eight-core_3123_konsentrasi-ecp-forummotivasi.html), lower clock frequency, [SSE4](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/SSE4_4185_konsentrasi-ecp-forummotivasi.html) (Penryn). |
| 2008 | [VIA Nano](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/VIA-Nano_4598_konsentrasi-ecp-forummotivasi.html) | [Out-of-order](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/Out-of-order_3428_konsentrasi-ecp-forummotivasi.html), superscalar, 64-bit (integer CPU), hardware-based encryption, very low power, adaptive [power management](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/power-management_3627_konsentrasi-ecp-forummotivasi.html). |
| 8 ([x86-64](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/x86-64_4829_konsentrasi-ecp-forummotivasi.html)) | 2003 | [Athlon 64](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/Athlon-64_567_konsentrasi-ecp-forummotivasi.html), [Opteron](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/Opteron_3391_konsentrasi-ecp-forummotivasi.html) | [x86-64 instruction set](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/x86-64_4829_konsentrasi-ecp-forummotivasi.html) ([CPU](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/CPU_1212_konsentrasi-ecp-forummotivasi.html) main integer core), on-die memory controller, hypertransport. |
| 8/9 | 2007 | AMD [Phenom](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/Phenom_420_konsentrasi-ecp-forummotivasi.html) | *As above* / 48-bit physical for AMD Phenom | Monolithic quad-core, [SSE4a](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/SSE4_4185_konsentrasi-ecp-forummotivasi.html), HyperTransport 3 or QuickPath, native memory controller, on-die L3 cache, modular. |
| 2008 | [Intel Core](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/Intel-Core_2471_konsentrasi-ecp-forummotivasi.html) i3/i5/i7, AMD Phenom II |
| [Intel Atom](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/Intel-Atom_2470_konsentrasi-ecp-forummotivasi.html) | In-order but highly pipelined, very-low-power, on some models: 64-bit (integer CPU), on-die GPU. |
| 2011 | AMD [Bobcat](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/Bobcat_700_konsentrasi-ecp-forummotivasi.html), [Llano](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/Llano_17170_konsentrasi-ecp-forummotivasi.html) | [Out-of-order](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/Out-of-order_3428_konsentrasi-ecp-forummotivasi.html), 64-bit (integer CPU), on-die GPU, low power (Bobcat). |
| 9 ([GPU](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/GPU_2182_konsentrasi-ecp-forummotivasi.html)) | 2011 | Intel [Sandy Bridge](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/Sandy-Bridge_3906_konsentrasi-ecp-forummotivasi.html)/[Ivy Bridge](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/Ivy-Bridge_2565_konsentrasi-ecp-forummotivasi.html), AMD [Bulldozer and Trinity](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/Bulldozer-and-Trinity_752_konsentrasi-ecp-forummotivasi.html) |  | [SSE5](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/SSE5_4186_konsentrasi-ecp-forummotivasi.html)/[AVX](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/AVX_371_konsentrasi-ecp-forummotivasi.html) (4�- 64-bit), highly modular design, integrated on-die [GPU](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/GPU_2182_konsentrasi-ecp-forummotivasi.html). |
| 2013 | Intel [Haswell](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/Haswell_2231_konsentrasi-ecp-forummotivasi.html) |  | [AVX2](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/AVX2_371_konsentrasi-ecp-forummotivasi.html#Advanced_Vector_Extensions_2) and [FMA3](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/FMA3_1982_konsentrasi-ecp-forummotivasi.html) instructions. |
| — (MIC pilot) | 2012 | Intel [Xeon Phi](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/Xeon-Phi_2480_konsentrasi-ecp-forummotivasi.html) (Larrabee) |  | Many Integrated Cores (62), In-order [P54C](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/P5_3436_konsentrasi-ecp-forummotivasi.html) with x86-64, Very wide vector unit, LRBni instructions (8�- 64-bit) |

**INTEL 8051**

**set intruksi 8051 dibagi menjadi 3 kelompok besar, yaitu :**

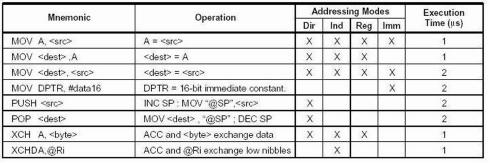
1. Intruksi-intruksi transfer data

2. Intruksi-intruksi pemrosesan data

3. Intruksi-intruksi lompatan

**1. Intruksi-intruksi transfer data**

1.1. Daftar Intruksi Transfer data

[](https://1.bp.blogspot.com/-9MLwsnBs4T0/T2aOHYUJG1I/AAAAAAAAAVg/yzcu2aCsE94/s1600/tabel.jpg)

1.2. Instruksi Transfer Data

a) RAM Internal

Perintah perpindahan data (MOV, XCH, POP, PUSH) pada RAM internal membutuhkan 1 sampai 2 cycle. Format instruksi :

MOV (tujuan), (asal)

Memungkinkan data untuk berpindah diantara 2 lokasi RAM internal atau SFR tanpa harus melalui akumulator terlebih dahulu.

b) RAM EKternal

Perintah MOV 16-bit digunakan untuk inisialisasi DPTR atau untuk akses data 16-bit pada memori ekternal.perpindahan data antera memori internal dan ekternal menggunakan indirect addressing dengan menggunakan alamat 1-byte (@R1) atau 2-byte (@DPTR).

c) Look Up Tables

Ada dua perintah untuk membaca look-up tables pada ROM. MOVC (move constant) menggunakan program counter sebagai base register dan akumulator sebagai offsetnya.

MOVC A, @A+DPTR

Perintah tersebut dapat mengakses 256 entri. Nomor entri dimasukkan ke akumulator dan awal tabelnya pada DPTR.

MOVC A, @A+PC

**2. Instruksi-intruksi Pemrosesan Data**

Instruksi-intruksi pemrosesan data dibagi manjadi 2 :

1. Instruksi-intruksi Logika

2. Intruksi-intruksi Aritmatika

Set intruksi Aritmatika terdiri dari :

- Instruksi-instruksi penjumlahan dan pengurangan

- Instruksi-instruksi perkalian dan pembagian

- Instruksi-instruksi Increment dan Decrement

- Instruksi pengubahan ke decimal (Decimal Adjust)

| **Instruction** | **Meaning** | **Notes** | **Opcode** |
| --- | --- | --- | --- |
| AAA | ASCII adjust AL after addition | used with unpacked binary coded decimal |  |
| AAD | ASCII adjust AX before division | 8086/8088 datasheet documents only base 10 version of the AAD instruction ([opcode](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/opcode_3329_konsentrasi-ecp-forummotivasi.html) 0xD5 0x0A), but any other base will work. Later Intel's documentation has the generic form too. NEC V20 and V30 (and possibly other NEC V-series CPUs) always use base 10, and ignore the argument, causing a number of incompatibilities |  |
| AAM | ASCII adjust AX after multiplication | Only base 10 version is documented, see notes for AAD |  |
| AAS | ASCII adjust AL after subtraction |  |
| ADC | Add with carry | destination := destination + source + [carry\_flag](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/carry-flag_6470_konsentrasi-ecp-forummotivasi.html) |  |
| ADD | Add | (1) r/m += r/imm; (2) r += m/imm; |  |
| AND | [Logical AND](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/Logical-AND_2763_konsentrasi-ecp-forummotivasi.html) | (1) r/m &= r/imm; (2) r &= m/imm; |  |
| CALL | Call procedure | push eip + 2 ; jmp operand |  |
| CBW | Convert byte to word |  |  |
| CLC | Clear [carry flag](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/carry-flag_6470_konsentrasi-ecp-forummotivasi.html) | CF = 0; |  |
| CLD | Clear direction flag | DF = 0; |  |
| CLI | Clear interrupt flag | IF = 0; |  |
| CMC | Complement carry flag |  |  |
| CMP | Compare operands |  |  |
| CMPSB | Compare bytes in memory |  |  |
| CMPSW | Compare words |  |  |
| CWD | Convert word to doubleword |  |  |
| DAA | Decimal adjust AL after addition | (used with packed binary coded decimal) |  |
| DAS | Decimal adjust AL after subtraction |  |  |
| DEC | Decrement by 1 |  |  |
| DIV | Unsigned divide | DX:AX = DX:AX / r/m; resulting DX = remainder |  |
| ESC | Used with [floating-point unit](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/floating-point-unit_1970_konsentrasi-ecp-forummotivasi.html) |  |  |
| HLT | Enter halt state |  | 0xF4 |
| IDIV | Signed divide | DX:AX = DX:AX / r/m; resulting DX = remainder |  |
| IMUL | Signed multiply | (1) DX:AX = AX \* r/m; (2) AX = AL \* r/m |  |
| IN | Input from port | (1) AL = port[imm]; (2) AL = port[DX]; (3) AX = port[DX]; |  |
| INC | Increment by 1 |  |  |
| INT | Call to [interrupt](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/interrupt_2520_konsentrasi-ecp-forummotivasi.html) |  |  |
| INTO | Call to interrupt if overflow |  |  |
| IRET | Return from interrupt |  |  |
| Jcc | [Jump if condition](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/Jump-if-condition_724_konsentrasi-ecp-forummotivasi.html) | (*JA, JAE, JB, JBE, JC, JCXZ, JE, JG, JGE, JL, JLE, JNA, JNAE, JNB, JNBE, JNC, JNE, JNG, JNGE, JNL, JNLE, JNO, JNP, JNS, JNZ, JO, JP, JPE, JPO, JS, JZ*) |  |
| JMP | Jump |  |  |
| LAHF | Load flags into AH register |  |  |
| LDS | Load pointer using DS |  |  |
| LEA | Load Effective Address |  |  |
| LES | Load ES with pointer |  |  |
| LOCK | Assert BUS LOCK# signal | (for multiprocessing) |  |
| LODSB | Load string byte | if (DF==0) AL = \*SI++; else AL = \*SI--; |  |
| LODSW | Load string word | if (DF==0) AX = \*SI++; else AX = \*SI--; |  |
| LOOP/LOOPx | Loop control | (*LOOPE, LOOPNE, LOOPNZ, LOOPZ*) if (x && --CX) goto lbl; |  |
| [MOV](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/MOV_20310_konsentrasi-ecp-forummotivasi.html) | Move | copies data from one location to another, (1) r/m = r; (2) r = r/m; |  |
| MOVSB | Move byte from string to string | if (DF==0) \*(byte\*)DI++ = \*(byte\*)SI++; else \*(byte\*)DI-- = \*(byte\*)SI--; |  |
| MOVSW | Move word from string to string | if (DF==0) \*(word\*)DI++ = \*(word\*)SI++; else \*(word\*)DI-- = \*(word\*)SI--; |  |
| MUL | Unsigned multiply | (1) DX:AX = AX \* r/m; (2) AX = AL \* r/m; |  |
| NEG | Two's complement negation | r/m \*= -1; |  |
| [NOP](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/NOP_3240_konsentrasi-ecp-forummotivasi.html) | No operation | opcode equivalent to XCHG EAX, EAX |  |
| NOT | Negate the operand, [logical NOT](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/logical-NOT_680_konsentrasi-ecp-forummotivasi.html#NOT) | r/m ^= -1; |  |
| OR | [Logical OR](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/Logical-OR_2765_konsentrasi-ecp-forummotivasi.html) | = r/imm; (2) r |= m/imm; |  |
| OUT | Output to port | (1) port[imm] = AL; (2) port[DX] = AL; (3) port[DX] = AX; |  |
| POP | Pop data from [stack](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/stack_4189_konsentrasi-ecp-forummotivasi.html) | \*SP++ = r/m; POP CS (opcode 0x0F) works only on 8086/8088. Later CPUs use 0x0F as a prefix for newer instructions. | 0x0F |
| POPF | Pop data from [flags register](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/flags-register_8573_konsentrasi-ecp-forummotivasi.html) | \*SP++ = flags; |  |
| PUSH | Push data onto stack | \*--SP = r/m; |  |
| PUSHF | Push flags onto stack | \*--SP = flags; |  |
| RCL | Rotate left (with carry) |  |  |
| RCR | Rotate right (with carry) |  |  |
| REPxx | Repeat MOVS/STOS/CMPS/LODS/SCAS | (*REP, REPE, REPNE, REPNZ, REPZ*) |  |
| RET | Return from procedure | either RETN or RETF depending on memory model of assembler etc. |  |
| RETN | Return from near procedure |  |  |
| RETF | Return from far procedure |  |  |
| ROL | Rotate left |  |  |
| ROR | Rotate right |  |  |
| SAHF | Store AH into flags |  |  |
| SAL | [Shift Arithmetically](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/Shift-Arithmetically_521_konsentrasi-ecp-forummotivasi.html) left (signed shift left) | (1) r/m <<= 1; (2) r/m <<= CL; |  |
| SAR | Shift Arithmetically right (signed shift right) | (1) (signed)r/m >>= 1; (2) (signed)r/m >>= CL; |  |
| SBB | Subtraction with borrow | alternative 1-byte encoding of SBB AL, AL is available via [undocumented](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/x86-instruction-listings_16569_konsentrasi-ecp-forummotivasi.html#Undocumented_instructions) SALC instruction |  |
| SCASB | Compare byte string |  |  |
| SCASW | Compare word string |  |  |
| SHL | Shift left (unsigned shift left) |  |  |
| SHR | Shift right (unsigned shift right) |  |  |
| STC | Set carry flag | CF = 1; |  |
| STD | Set direction flag | DF = 1; |  |
| STI | Set interrupt flag | IF = 1; |  |
| STOSB | Store byte in string | if (DF==0) \*ES:DI++ = AL; else \*ES:DI-- = AL; |  |
| STOSW | Store word in string | if (DF==0) \*ES:DI++ = AX; else \*ES:DI-- = AX; |  |
| SUB | Subtraction | (1) r/m -= r/imm; (2) r -= m/imm; |  |
| TEST | Logical compare (AND) | (1) r/m & r/imm; (2) r & m/imm; |  |
| WAIT | Wait until not busy | Waits until BUSY# pin is inactive (used with [floating-point unit](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/floating-point-unit_1970_konsentrasi-ecp-forummotivasi.html)) |  |
| XCHG | Exchange data | r :=: r/m; |  |
| XLAT | Table look-up translation | behaves like MOV AL, [BX+AL] |  |
| XOR | [Exclusive OR](http://konsentrasi-ecp.forummotivasi.web.id/IT/2153-2038/Exclusive-OR_1854_konsentrasi-ecp-forummotivasi.html) | (1) r/m ^= r/imm; (2) r ^= m/imm; |  |

1. ARM

Arsitektur **ARM** merupakan arsitektur [prosesor](https://id.wikipedia.org/wiki/Prosesor) 32-bit RISC yang dikembangkan oleh *ARM Limited*. Dikenal sebagai *Advanced RISC Machine* di mana sebelumnya dikenal sebagai *Acorn RISC Machine*. Pada awalnya merupakan *prosesor desktop* yang sekarang didominasi oleh keluarga x86. Namun desain yang sederhana membuat prosesor ARM cocok untuk aplikasi berdaya rendah. Hal ini membuat prosesor ARM mendominasi pasar *mobile electronic* dan *embedded system* di mana membutuhkan daya dan harga yang rendah.

Pada tahun [2007](https://id.wikipedia.org/wiki/2007), sekitar 98% dari satu miliar *mobile phone* yang terjual menggunakan setidaknya satu buah prosesor ARM. Dan pada tahun 2009, prosesor ARM mendominasi sekitar 90% dari keseluruhan pasar prosesor 32-bit RISC. Prosesor ARM digunakan di berbagai bidang seperti elektronik umum, termasuk PDA, mobile phone, media player, music player, game console genggam, kalkulator dan periperal komputer seperti hard disk drive dan router.

Lisensi arsitektur ARM dimiliki oleh Alcatel, Atmel, Broadcom, Cirrus Logic, Digital Equipment Corporation, Freescale, Intel melalui DEC, LG, Marvell Technology Group, NEC, NVIDIA, NXP Semiconductors, OKI, Quallcomm, Samsung, Sharp, ST Microelectronics, Symbios Logic, Texas Instruments, VLSI Technology, Yamah dan ZiiLABS.

REGISTER, AKSES MEMORI, DAN TRANSFER DATA Dalam arsitektur ARM, memori adalah byte- addressble, menggunakan alamat 32-bit, dan register prosesor memiliki panjang 32-bit. Dua panjang operand digunakan dalam memindahkan data antara memori dan register prosessor : byte (8 bit) dan word (32 bit). Alamat word harus di- align, yaitu harus merupakan kelipatan 4. Arsitektur ARM. Mendukung pengalamatan memori little- endian pilihannya ditetapkan oleh jalur kontrol input eksternal ke prosesor. Ada saat suatu byte di- load dari memori ke register prosesor atau disimpan dari register ke memori, selalu dialokasikan pada posisi byte register low-order.

Struktur RegisterRegister prosesor yang digunakan oleh program aplikasiditampilkan pada gambar 3.1 terdapat enam belas register32 bit berlabel R0 hingga R15 yang terdiri dari lima belasgeneral-purpose register (R0 hingga R14) dan registerprogram counter (PC), R15, yang terdiri dari 15. Generalpurpose register dapat menyimpan alamat memori atauoperand data. Current progarm status register (CPRS), ataucukup disebut register status, menyimpan condition codeflag (N, Z, C, V), interupt disable flag, dan bit mode prosesor.Disini kita akan mengasumsikan bahw prosesor dalam modeuser dan dieksekusi sebagai program aplikasi.terdapat 15general purpose register tambahn yang yang disebut registerbanked. Register tersebut menduplikasikan beberapa dariregister R0 sampai R 14.register tersebut digunakan padasaat prosesor switch ke mode operasi supervisor atauinterupt. Copy dari register status yang tersimpan jugatersedia dalam mode nonuser tersebut.

Instruksi Akses Memory Dan Mode Pengalamatan Eksekusi Conditional Instruksi yaitu Fitur yangmembedakan dan agak tidak biasa dari prosesor ARMadalah semua instruksinya dieksekusi secaraconditional, tergantung pada kondisi yang ditetapkanpada instruksi tersebut.  Mode Pengalamatan Memori yaitu Metode dasar untuk mengalamati operand memori adalah membangkitkan effective address, EA, dari operan tersebut dengan menambahkan offset bertanda keisi base register Rn.

INSTRUKSI ARITMATIKA DAN LOGIKA Set instruksi ARM memiliki sejumlah instruksi untuk operand aritmatika dan logika pada operand yang berada dalam general-purpose register atau dinyatakan sebagai operand immediate dalam instruksi itu sendiri. Operand memori tidak diperbolehkan untuk instruksi ini. Terdapat instruksi untuk bentuk penambahan dan pengurangan yang berbeda, dan terdapat dua instruksi untuk perkalian. Terdapat instruksi untuk operand logika AND,OR,NOT,XOR, dan bit-clear. Instruksi seperti compare disediakan untuk men-set condition code flag berdasarkan hasil dari operasi aritmatika dan logika pada dua operand. Instruksi tersebut tidak menyimpan hasil akurat dalam register.

INSTRUKSI ARITMATIKAEkspresi bahasa assembly dasar untuk instruksi aritmatika adalah Opcode Rd, Rn, RmDimana operasi yang ditetapkan oleh OP code dilakukan menggunakan operand dalam general-purpose register Rn dan Rm. Hasilnya diletakkan dalam register Rd. Misalnya, instruksi ADD R0, R2, R4Menjalankan operasiR0  [R2] + [R4]Dan instruksi SUB R0, R6, R5Menjalankan operasi R0  [R6] – [R5]Selain dimasukkan dalam register Rm, operand kedua dapat dinyatakan dalam mode immediate. Sehingga, ADD R0, R3, #17Menjalankan operasi R0  [R3] + 17Nilai immediate berada dalam field 8-bit dalam bit b7-0 dari instruksi tersebut.

NEXTOperand kedua dapat digeser atau dirotasi sebelum digunakan dalam operasitersebut. Pada saat diperlukan pergeseran atau rotasi, maka ditetapkan palingakhir dalam ekspresi bahasa assembly untuk instruksi tersebut. InstruksiADDR0, R1, R5, LSL#4Beroperasi sebagai berikut: operand kedua yang berada dalam register R5, di geser ke kiri 4 posisi bit (setara dengan [R5]) X 16), dan kemudian ditambahkan ke isi register R1; jumlah tersebut diletakkan dalam register R0.Tersedia dua versi instruksi multiply. Versi pertama mengalikan isi dua register dan menempatkan 32-bit low-order produk tersebut dalam register ketiga. Bit high- order produk tersebut, jika ada, dibuang. Misalnya, instruksiMULR0, R1, R2Menjalankan operasiR0  [R1] x [R2]Versi kedua menempatkan register keempat yang isinya ditambahkan ke produk sebelum menyimpan hasil tersebut dalam register destinasi. Karenanya, instruksiMLAR0 , R1, R2, R3Menjalankan operasi R0  [R1] x [R2] + [R3]

OPERASI PERGESERAN OPERANDKita memperhatikan sebelumnya bahwa salahsatu fitur yang berbeda dari set instruksi ARMadalah semua instruksi dieksekusi secaraCONDITIONAL. Fitur lain yang membedakanadalah operasi pergeseran dan rotasi yangdigabungkan ke sebagian operasi instruksi. Padasebagian besar set instruksi komputer yanglain, operasi pergeseran dilakukan menggunakaninstruksi terpisah.

INSTRUKSI LOGIKAOperasi logika AND, OR, XOR, dan Bit-clear diimplementasikan oleh instruksi OP code AND, ORR, EOR, dan BIC. Kode tersebut memiliki format yang sama dengan instruksi aritmatika. InstruksiAND Rd, Rn, RmMenjalankan operasiRd  [Rn] ^ [Rm]Yang merupakan bitwise logical AND antara operand dalam register Rn dan Rm.

Misalnya, jika register R0 berisi pola hexadesimal 02FA62CA dan R1 berisi pola 0000FFFF, maka instruksiAND R0, RO, R1Akan menyebabkan pola 000062CA diletakkan dalam register R0.Instruksi bit-clear (BIC) dihubungkan erat dengan instruksi AND. Instruksi ini mengkomplemen tiap bit dalam operand Rm sebelum meng-AND-kannya dengan bit dalam register Rn. Menggunakan pola bit R0 dan R1 yang sama dengan contoh diatas, instruksiBIC R0, R0, R1Menghasilkan pola 02FA0000 diletakkan dalam R0.Instruksi move negative, dengan OP-code mnemonic MVN, mengkomplemen bit source operand dan meletakkan hasilnya dalam Rd. Jika isi R3 adalah pola hexadesimal 0F0F0F0F, maka instruksiMVN R0, R3Menempatkan hasil F0F0F0F0 dalam register R0.

INSTRUKSI BRANCHInstruksi branch CONDITIONAL berisi offset 24-bit, 2’-complement, bertanda yang ditambahkanke isi ter-update Program Counter untukmenghasilkan alamat target branch. Format untukistruksi branch ditampilkan pada Gambar3.6a, dan suatu contoh diberikan pada Gambar3.6b. Instruksi BEQ (Branch if Equal to 0)menyebabkan suatu branch kjika flag Z di set ke 1.

SETTING CONDITION CODEbeberapa instruksi, seperti compare, dinyatakan sebagaiberikut CMP Rn, RmYang menjalankan operasi [Rn] – [Rm]Memiliki tujuan utama untuk men-set condition code flagberdasar pada hasil operasi pengurangan.Sebaliknya, instruksi aritmatika dan logikamempengaruhi condition code flag hanya jika ditetapkanuntuk melakukannya oleh suatu bit dalam field OP-code.Hal ini diindikasikan dengan menambahkan akhiran S kemnemonic OP-code bahasa assembly. Misalnya, instruksi ADDS R0, R1, R2Men-set condition code flag, tetapi ADD R0, R1, R2Tidak.

PROGRAM LOOP UNTUK PENAMBAHAN BILANGANOperasi load dan store dilakukan olehinstruksi pertama, kedua, dan terakhir yangdigunakan oleh mode pengalamatanrelative. Ini mengasumsikan bahwa lokasimemori N, pointer, dan SUM terdapatdalam rentang yang terjangkau oleh offsetrelatif terhadap PC. Lokasi memori pointerberisi alamat NUM 1 dari bilangan pertamayang akan ditambahkan, N berisi jumlahentri didalam list dan SUM digunakan untukmenyimpan jumlah tersebut.

BAHASA ASSEMBLYBahasa assembly ARM memiliki assembler directiveuntuk menyiapkanruangpenyimpanan, menetapkan nilai numerik ke labelalamat dari simbol konstanta, menentukan dimanaprogram dan blok data akan ditempatkan dalammemori, menetapkan akhir teks source programfasilitas tersebut didekskripsikan secara umum.Kita mengilustrasikan ARM directife yangmemaparkan source program lengkapuntukprogram pada gambar. Area directive yangmenggunakan argumenkodeatau data, mengindikasikan awal blok memori yang berisiprogram instruksi atau data.

PSEUDO-INSTRUKTIONCara alternative untuk me-load alamat NUM1 ke register R2,juga disediakan dalam bahasa assembly. Pseudo instruktion ADD Rd, ADDRESSMe-load nilai 32- bit address ke Rd. Instruksi ini bukannya instruksi mesin sebenarnya assembler memilih instruksi mesin riil yang sesuia untuk mengimplementasikan psseudo-instruktion. Misalnya, kombinasi instruksi mesin LDR R2, POINTERDan directive declarasi data POINTER DCD NUM1Yang digunakan dalam gambar adalah salah satu cara untuk mengimplementasikan pseudo- instruction ADR R2, NUM1Cara yang lebih effesien untuk mengimplementasikan instruksi ADR dimungkinkan dalam contoh dan ini salah satu yang akan dipilih oleh assembler, pada saat nilai alamat di-load oleh instruksi ADR dalam 25 byte isi PC terbaru (R 15), instruksi ADD Rd, R15, #offsetDapat digunakan untuk mengimplementasikan Adr pseudo-instruction. Jika hal ini dikerja dalam contoh program, maka tidak diperlukan lokasi POINTER. Assembler mengimplementasikan ADR pseudo-instruction dengan instruction mesin riil ADR R2, R15, #28Karena NUM1 adalah28 byte diatas Pcter-update pada saat instruksi ADD dieksekusi.instruksi ini mengasumsikan bahwa area data segera dilanjutkan dalam instruksi STR. Hal ini tidak sepenuhnya benar karena instruksi untuk mengembalikan kontrol ke sistem operasi harus berada setelah instruksi STR, tetapi instruksi telah dihilangkan.

OPERASI INPUT/ OUTPUT Arsitektur ARM menggunakan memori mapped I/O sebagaimana yang didekskripsikan. Membaca karakter dari keyboard atau mengirim suatu karakter dilakukan menggunakan program –controlled I/O sebagaimana didekskripsikan pda bagian tersebut misalnya bit 3 pada tiap register status prangkat INSTATUS (keyboard ) dan OUTSTATUS (display) masing-masing berisi flag control sin dan sout. Juga asumsikan bahwa register keyboard dataIN dan display dataOUT berada pada alamat instatus +4 dan outstatus +4 tepat pada register status. Asumsika bahwa alamat instatus telah diload keregister R1. Rangkaian instruksi READWAITLDRR3, [R1] TST R3, #8 BEQ READWAIT LDRBR3, [R1, #4] Dengan mengasumsikan outstatus alamat telah diload keregister R2, maka rangkaian instruksi WRITEWAIT LDR R4,,[R2] TST R4, #8 BEQ WRITEWAIT STRBR3, [R4, #4]

SUBROUTINE Instruksi branch and Link (BL) digunakan untuk memanggil subroutine.Instruksi tersebut beroperasi dengan cara yang samadengan instruksi branch lainnya dengan satu langkah tambahan. Return address yang merupakan alamat instruksi beriktnya sehingga instruksi BL di-load keregister R4 yang bertindak sebagai link register.karena subroutine dapat di-nest, maka isi link register harus disimpan dalam stack oleh subroutine. Register R13 biasanya digunakan sebagai pointer untuk stack ini.

CONTOH PROGRAMA. PROGRAM VECTOR DOT PRODUCTDua instruksi pertama me-load alamat vector A dan B keregister R1 dan R2. Register tersebut adalah ADR pseudo-instruction yang dideksripsikan pada bagian 3.4 kjikaAVEC dan BVEC mendekati program maka instruction Addyang menggunakan nilai terbaru PC dapat digunakanuntuk membangkitkan alamat. Mode pengalamatanRelative digunakan untuk meng akses isi N danDOTPROD,dan mode pengalamatan post-index withwriteback digunakan dalam dua dua instruksi pertamadari loop. Instruksi Multiply-Accumulate (MLA)melakukan operasi aritmatika yang diperlukan. Instruksiini mengalikan element vektor dalam R4 dan R5 danmengakumulasikan produknya ke R0.

PROGRAM BYTE-SORTINGalamat LIST byte pertama di-load ke register R4 digunakandalam instruksi compare kedua hingga terakhir untukmenetapkan kapan inner loop (berbasis pada index k) berakhir.R5 berisi alamat LISH +1 dan digunakan pada instruksi compareterkhir untuk menetapkan kapan outer loop (berbasis padaindex j) berakhir. Base register R2 digunakan untuk melewatiindex j secara mundur dari akhir list dalam outer loop. RegisterR3 melewati index k secara mundur melalui tiap sublist dalaminnerloop. Mode pengalamatan pre-indexed with writebackdigunakan untuk me-load byte LISH (j) ke register R0 dan untukme-load byte list (k) ke R1 masing-masing dalam outer loop daninner loop.Fitur eksekusi CONDITIONAL dari set instruksi ARM digunakanuntuk memanfaatkan inner loop pada saat LIST (k) harusdipertukarkan dengan LIST (j). Rangkaian tiga instruksiSTR, STR, MOV hanya dieksekusi jika list k lebih besar dari padalist j, sebagaimana diindikasikan oleh akhiran GT.

**Inti ARM**

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| **Keluarga** | **Versi Arsitektur** | **Inti** | **Fitur** | **Cache (I/D)/Memory management unit** | **MIPS@MHz** | **Aplikasi** |
| **ARM1** | ARMv1 (kuno) | ARM1 |  | Tidak ada |  | ARM Evaluation System second processor for BBC Micro |
| **ARM2** | ARMv2 (kuno) | ARM2 | Penambahan instruksi multiply/perkalian (MUL) | Tidak ada | 4 MIPS @ 8 MHz 0.33DMIPS/MHz | Acorn Archimedes, Chessmachine |
| ARMv2a (kuno) | ARM250 | MEMC (MMU), prosesor grafis dan IO terintegrasi. Menambahkan instruksi SWP and SWPB (swap). | Tidak ada, MEMC1a | 7 MIPS @ 12 MHz | Acorn Archimedes |
| **ARM3** | ARMv2a (kuno) | ARM2a | Pertama kali penggunaan cache. | 4 kB unified | 12 MIPS @ 25 MHz 0.50 DMIPS/MHz | Acorn Archimedes |
| **ARM6** | ARMv3 (obsolete) | ARM60 | Pertama kali mendukung pengalamatan 32-bit. | Tidak ada | 10 MIPS @ 12 MHz | 3DO Interactive Multiplayer, Zarlink GPS Receiver |
| ARM600 | Penambahan cache dan coprocessor bus (FPA10 floating-point unit). | 4 kB unified | 28 MIPS @ 33 MHz |  |
| ARM610 | Tidak ada coprocessor bus. | 4 kB unified | 17 MIPS @ 20 MHz 0.65 DMIPS/MHz | Acorn Risc PC 600, Apple Newton 100 |
| [**ARM7**](https://id.wikipedia.org/w/index.php?title=ARM7&action=edit&redlink=1) | ARMv3 (kuno) | ARM700 |  | 8 kB unified | 40 MHz | Acorn Risc PC prototype CPU card |
| ARM710 | ARM700 | 8 kB unified | 40 MHz | Acorn Risc PC 700 |
| ARM710a | ARM700 | 8 kB unified | 40 MHz 0.68 DMIPS/MHz | Acorn Risc PC 700, Apple eMate 300 |
| ARM7100 | ARM710a, System-on-a-chip. | 8 kB unified | 18 MHz | Psion Series 5 |
| ARM7500 | ARM710a, SoC. | 4 kB unified | 40 MHz | Acorn A7000 |
| ARM7500FE | ARM7500, penambahan FPA dan EDO memory controller. | 4 kB unified | 56 MHz 0.73 DMIPS/MHz | Acorn A7000+ |
| [**ARM7TDMI**](https://id.wikipedia.org/w/index.php?title=ARM7TDMI&action=edit&redlink=1) | ARMv4T | ARM7TDMI(-S) | 3-stage pipeline, Thumb | Tidak ada | 15 MIPS @ 16.8 MHz 63 DMIPS @ 70 MHz | Game Boy Advance, Nintendo DS, iPod, Lego NXT, Atmel AT91SAM7, Juice Box, NXP Semiconductors LPC2000 dan LH754xx |
| ARM710T | ARM7TDMI, cache | 8 kB unified, MMU | 36 MIPS @ 40 MHz | Psion Series 5mx, Psion Revo/Revo Plus/Diamond Mako |
| ARM720T | ARM7TDMI, cache | 8 kB unified, MMU dengan Fast Context Switch Extension | 60 MIPS @ 59.8 MHz | Zipit Wireless Messenger, NXP Semiconductors LH7952x |
| ARM740T | ARM7TDMI, cache | MPU |  |  |
| ARMv5TEJ | ARM7EJ-S | 5-stage pipeline, Thumb, Jazelle DBX, Enhanced DSP | Tidak ada |  |  |
| [**StrongARM**](https://id.wikipedia.org/w/index.php?title=StrongARM&action=edit&redlink=1) | ARMv4 | SA-110 |  | 16 kB/16 kB, MMU | 203 MHz 1.0 DMIPS/MHz | Acorn Risc PC, Rebel/Corel Netwinder, Chalice CATS, Psion Netbook |
| SA-1110 | SA-110, SoC | 16 kB/16 kB, MMU | 233 MHz | LART (computer), Intel Assabet, Ipaq H36x0, Balloon Board Balloon2, Zaurus SL-5x00, HP Jornada 7xx, Jornada 560 series, Palm Zire 31 |
| **ARM8** | ARMv4 | ARM810 | 5-stage pipeline, static branch prediction, double-bandwidth memory | 8 kB unified, MMU | 84 MIPS @ 72 MHz 1.16 DMIPS/MHz | Acorn Risc PC prototype CPU card |
| **ARM9TDMI** | ARMv4T | ARM9TDMI | 5-stage pipeline, Thumb | Tidak ada |  |  |
| ARM920T | ARM9TDMI, cache | 16 kB/16 kB, MMU | 200 MIPS @ 180 MHz | Armadillo, Atmel AT91SAM9, GP32, GP2X, Tapwave Zodiac (Motorola i. MX1), HHP-49/50 Calculators, [Sun SPOT](https://id.wikipedia.org/w/index.php?title=Sun_SPOT&action=edit&redlink=1), Cirrus Logic EP9302, EP9307, EP9312, EP9315, Samsung S3C2442 (HTC TyTN, First International Computer Neo FreeRunner) |
| ARM922T | ARM9TDMI, caches | 8 kB/8 kB, MMU |  | NXP Semiconductors LH7A40x |
| ARM940T | As ARM9TDMI, caches | 4 kB/4 kB, MPU |  | GP2X (second core), Meizu M6 Mini Player |
| [**ARM9E**](https://id.wikipedia.org/w/index.php?title=ARM9E&action=edit&redlink=1) | ARMv5TE | ARM946E-S | Thumb, Enhanced DSP, cache | variable, tightly coupled memories, MPU |  | Nintendo DS, Nokia N-Gage, Canon PowerShot A470, Conexant 802.11 chips, Samsung S5L2010 |
| ARM966E-S | Thumb, Enhanced DSP instructions | no cache, TCMs |  | [ST Micro](https://id.wikipedia.org/w/index.php?title=ST_Microelectronics&action=edit&redlink=1) STR91xF, includes Ethernet |
| ARM968E-S | As ARM966E-S | no cache, TCMs |  | [NXP Semiconductors](https://id.wikipedia.org/wiki/NXP_Semiconductors) [LPC2900](http://www.standardics.nxp.com/products/lpc2000/lpc29xx/) |
| ARMv5TEJ | ARM926EJ-S | Thumb, Jazelle DBX, Enhanced DSP instructions | variable, TCMs, MMU | 220 MIPS @ 200 MHz, | Mobile phones: [Sony Ericsson](https://id.wikipedia.org/wiki/Sony_Ericsson) (K, W series); [Siemens](https://id.wikipedia.org/wiki/Siemens_AG) and [Benq](https://id.wikipedia.org/w/index.php?title=Benq&action=edit&redlink=1) (x65 series and newer); Texas Instruments [OMAP1710](https://id.wikipedia.org/w/index.php?title=OMAP&action=edit&redlink=1), [OMAP1610](https://id.wikipedia.org/w/index.php?title=OMAP&action=edit&redlink=1), [OMAP1611](https://id.wikipedia.org/w/index.php?title=OMAP&action=edit&redlink=1), [OMAP1612](https://id.wikipedia.org/w/index.php?title=OMAP&action=edit&redlink=1), [OMAP-L137](https://id.wikipedia.org/w/index.php?title=OMAP&action=edit&redlink=1), [OMAP-L138](https://id.wikipedia.org/w/index.php?title=OMAP&action=edit&redlink=1); [Qualcomm](https://id.wikipedia.org/wiki/Qualcomm) MSM6100, MSM6125, MSM6225, MSM6245, MSM6250, MSM6255A, MSM6260, MSM6275, MSM6280, MSM6300, MSM6500, MSM6800; [Freescale](https://id.wikipedia.org/wiki/Freescale) [i.MX21](https://id.wikipedia.org/w/index.php?title=I.MX21&action=edit&redlink=1), i.MX27, [Atmel](https://id.wikipedia.org/wiki/Atmel) [AT91SAM](https://id.wikipedia.org/w/index.php?title=AT91SAM&action=edit&redlink=1)9, [NXP Semiconductors](https://id.wikipedia.org/wiki/NXP_Semiconductors) [LPC3000](http://www.standardics.nxp.com/products/lpc3000/), GPH Wiz, [Marvell](https://id.wikipedia.org/wiki/Marvell_Technology_Group) [Feroceon](https://id.wikipedia.org/w/index.php?title=Feroceon&action=edit&redlink=1) (ex.: [SheevaPlug](https://id.wikipedia.org/w/index.php?title=SheevaPlug&action=edit&redlink=1)), NEC C10046F5-211-PN2-A SoC - undocumented core in the [ATi Hollywood](https://id.wikipedia.org/w/index.php?title=Hollywood_%28graphics_chip%29&action=edit&redlink=1) graphics chip used in the Wii, [Samsung](https://id.wikipedia.org/wiki/Samsung) S3C2412 used in [Squeezebox Duet](https://id.wikipedia.org/w/index.php?title=Squeezebox_%28network_music_player%29&action=edit&redlink=1)'s Controller. [NeoMagic](https://id.wikipedia.org/w/index.php?title=NeoMagic&action=edit&redlink=1) MiMagic Family MM6, MM6+, MM8, MTV; [Buffalo](https://id.wikipedia.org/w/index.php?title=Buffalo_network-attached_storage_series&action=edit&redlink=1) TeraStation Live ([NAS](https://id.wikipedia.org/w/index.php?title=Network-attached_storage&action=edit&redlink=1)); Telechips TCC7801, TCC7901; |
| ARMv5TE | ARM996HS | Clockless processor, as ARM966E-S | no caches, TCMs, MPU |  |  |
| **ARM10E** | ARMv5TE | ARM1020E | 6-stage pipeline, Thumb, Enhanced DSP instructions, (VFP) | 32 KB/32 KB, MMU |  |  |
| ARM1022E | As ARM1020E | 16 KB/16 KB, MMU |  |  |
| ARMv5TEJ | ARM1026EJ-S | Thumb, Jazelle DBX, Enhanced DSP instructions, (VFP) | variable, MMU or MPU |  | Western Digital [MyBook](https://id.wikipedia.org/w/index.php?title=MyBook&action=edit&redlink=1) II World Edition |
| [**XScale**](https://id.wikipedia.org/w/index.php?title=XScale&action=edit&redlink=1) | ARMv5TE | 80200/IOP310/IOP315 | I/O Processor, Thumb, Enhanced DSP instructions |  |  |  |
| 80219 |  |  | 400/600 MHz | [Thecus](https://id.wikipedia.org/w/index.php?title=Thecus&action=edit&redlink=1) N2100 |
| IOP321 |  |  | 600 [BogoMips](https://id.wikipedia.org/w/index.php?title=BogoMips&action=edit&redlink=1) @ 600 MHz | [Iyonix](https://id.wikipedia.org/w/index.php?title=Iyonix&action=edit&redlink=1) |
| IOP33x |  |  |  |  |
| IOP34x | 1-2 core, RAID Acceleration | 32K/32K L1, 512K L2, MMU |  |  |
| PXA210/PXA250 | Applications processor, 7-stage pipeline |  | PXA210: 133 and 200 MHz, PXA250: 200, 300, and 400 MHz | [Zaurus](https://id.wikipedia.org/w/index.php?title=Zaurus&action=edit&redlink=1) SL-5600, [iPAQ](https://id.wikipedia.org/w/index.php?title=IPAQ&action=edit&redlink=1) H3900, [Sony](https://id.wikipedia.org/wiki/Sony) [CLIÉ](https://id.wikipedia.org/w/index.php?title=CLI%C3%89&action=edit&redlink=1) NX60, NX70V, NZ90 |
| PXA255 |  | 32KB/32KB, MMU | 400 BogoMips @ 400 MHz; 371-533 MIPS @ 400 MHz | [Gumstix basix & connex](https://id.wikipedia.org/w/index.php?title=Gumstix&action=edit&redlink=1), [Palm Tungsten](https://id.wikipedia.org/w/index.php?title=Palm_Tungsten&action=edit&redlink=1) E2, [Zaurus](https://id.wikipedia.org/w/index.php?title=Zaurus&action=edit&redlink=1) SL-C860, [Mentor Ranger & Stryder](https://id.wikipedia.org/w/index.php?title=Mentor_Ranger_%26_Stryder&action=edit&redlink=1), iRex [ILiad](https://id.wikipedia.org/w/index.php?title=ILiad&action=edit&redlink=1) |
| PXA263 |  |  | 200, 300 and 400 MHz | [Sony](https://id.wikipedia.org/wiki/Sony) [CLIÉ](https://id.wikipedia.org/w/index.php?title=CLI%C3%89&action=edit&redlink=1) NX73V, NX80V |
| PXA26x |  |  | default 400 MHz, up to 624 MHz | [Palm Tungsten T3](https://id.wikipedia.org/w/index.php?title=Palm_Tungsten&action=edit&redlink=1) |
| PXA27x | Applications processor | 32 KB/32 KB, MMU | 800 MIPS @ 624 MHz | [Gumstix verdex](https://id.wikipedia.org/w/index.php?title=Gumstix&action=edit&redlink=1), PXA270 COM, [HTC](https://id.wikipedia.org/wiki/High_Tech_Computer_Corporation) Universal, [HP](https://id.wikipedia.org/wiki/Hewlett-Packard) hx4700, [Zaurus](https://id.wikipedia.org/w/index.php?title=Zaurus&action=edit&redlink=1) SL-C1000, 3000, 3100, 3200, [Dell Axim](https://id.wikipedia.org/w/index.php?title=Dell_Axim&action=edit&redlink=1) x30, x50, and x51 series, Motorola Q, [Balloon3](https://id.wikipedia.org/w/index.php?title=Balloon_Board&action=edit&redlink=1), [Trolltech Greenphone](https://id.wikipedia.org/w/index.php?title=Greenphone&action=edit&redlink=1), [Palm TX](https://id.wikipedia.org/w/index.php?title=Palm_TX&action=edit&redlink=1), Motorola Ezx Platform A728, A780, A910, A1200, E680, E680i, E680g, E690, E895, Rokr E2, Rokr E6, Fujitsu Siemens LOOX N560, Toshiba Portégé G500, Trēo 650-755p, [Zipit Z2](https://id.wikipedia.org/w/index.php?title=Zipit_Wireless_Messenger&action=edit&redlink=1) |
| PXA800(E)F |  |  |  |  |
| Monahans |  | 32KB/32KB L1, TCM, MMU | 1000 MIPS @ 1.25 GHz | Samsung Omnia |
| PXA900 |  |  |  | Blackberry 8700, Blackberry Pearl (8100) |
| IXC1100 | Control Plane Processor |  |  |  |
| IXP2400/IXP2800 |  |  |  |  |
| IXP2850 |  |  |  |  |
| IXP2325/IXP2350 |  |  |  |  |
| IXP42x |  |  |  | [NSLU2](https://id.wikipedia.org/w/index.php?title=NSLU2&action=edit&redlink=1) IXP460/IXP465 |
| **ARM11** | ARMv6 | ARM1136J(F)-S | 8-stage pipeline, [SIMD](https://id.wikipedia.org/wiki/SIMD), Thumb, Jazelle DBX, (VFP), Enhanced DSP instructions | variable, MMU | 740 @ 532-665 MHz (i.MX31 SoC), 400-528 MHz | Texas Instruments [OMAP2420](https://id.wikipedia.org/w/index.php?title=OMAP&action=edit&redlink=1) ([Nokia E90](https://id.wikipedia.org/wiki/Nokia_E90), [Nokia N93](https://id.wikipedia.org/w/index.php?title=Nokia_N93&action=edit&redlink=1), [Nokia N95](https://id.wikipedia.org/wiki/Nokia_N95), [Nokia N82](https://id.wikipedia.org/wiki/Nokia_N82)), [Zune](https://id.wikipedia.org/wiki/Zune), [BUGbase](https://id.wikipedia.org/w/index.php?title=BUGbase&action=edit&redlink=1)[[1]](http://www.buglabs.net/), [Nokia N800](https://id.wikipedia.org/w/index.php?title=Nokia_N800&action=edit&redlink=1), [Nokia N810](https://id.wikipedia.org/w/index.php?title=Nokia_N810&action=edit&redlink=1), [Qualcomm](https://id.wikipedia.org/wiki/Qualcomm) MSM7200 (with integrated ARM926EJ-S Coprocessor@274 MHz, used in [Eten Glofiish](https://id.wikipedia.org/w/index.php?title=Eten_Glofiish&action=edit&redlink=1), [HTC TyTN II](https://id.wikipedia.org/w/index.php?title=HTC_TyTN_II&action=edit&redlink=1), [HTC Nike](https://id.wikipedia.org/w/index.php?title=HTC_Nike&action=edit&redlink=1)), Freescale [i.MX31](https://id.wikipedia.org/w/index.php?title=I.MX31&action=edit&redlink=1) (used in the original Zune 30gb and Toshiba Gigabeat S), Freescale MXC300-30 ([Nokia E63](https://id.wikipedia.org/wiki/Nokia_E63), [Nokia E71](https://id.wikipedia.org/wiki/Nokia_E71), [Nokia 5800](https://id.wikipedia.org/wiki/Nokia_5800), [Nokia E51](https://id.wikipedia.org/wiki/Nokia_E51), [Nokia E75](https://id.wikipedia.org/wiki/Nokia_E75), [Nokia N97](https://id.wikipedia.org/wiki/Nokia_N97), [Nokia N81](https://id.wikipedia.org/wiki/Nokia_N81)), Qualcomm MSM7201A as seen in the [HTC Dream](https://id.wikipedia.org/wiki/HTC_Dream), [HTC Magic](https://id.wikipedia.org/w/index.php?title=HTC_Magic&action=edit&redlink=1), [Motorola Z6](https://id.wikipedia.org/w/index.php?title=Motorola_Z6&action=edit&redlink=1), [HTC Hero](https://id.wikipedia.org/w/index.php?title=HTC_Hero&action=edit&redlink=1) |
| ARMv6T2 | ARM1156T2(F)-S | 9-stage pipeline, [SIMD](https://id.wikipedia.org/wiki/SIMD), Thumb-2, (VFP), Enhanced DSP instructions | variable, MPU |  |  |
| ARMv6KZ | ARM1176JZ(F)-S | As ARM1136EJ(F)-S | variable, MMU+TrustZone |  | [Apple iPhone](https://id.wikipedia.org/wiki/IPhone), [Apple iPod touch](https://id.wikipedia.org/wiki/IPod_touch), [Conexant CX2427X](https://id.wikipedia.org/w/index.php?title=Conexant&action=edit&redlink=1), [Motorola RIZR Z8](https://id.wikipedia.org/w/index.php?title=Motorola_RIZR_Z8&action=edit&redlink=1), [Motorola RIZR Z10](https://id.wikipedia.org/w/index.php?title=Motorola_Motorizr_Z10&action=edit&redlink=1), [NVIDIA GoForce 6100](https://id.wikipedia.org/w/index.php?title=NVIDIA_GoForce_6100&action=edit&redlink=1); Telechips TCC9101, TCC9201, TCC8900, [Fujitsu MB86H60](https://id.wikipedia.org/w/index.php?title=Fujitsu_MB86H60&action=edit&redlink=1), Samsung S3C6410, S3C6430 |
| ARMv6K | ARM11 MPCore | As ARM1136EJ(F)-S, 1-4 core SMP | variable, MMU |  | [Nvidia APX 2500](https://id.wikipedia.org/w/index.php?title=Nvidia_APX_2500&action=edit&redlink=1) |
| **Cortex** | ARMv7-A | Cortex-A8 | Application profile, VFP, NEON, Jazelle RCT, Thumb-2, 13-stage superscalar pipeline | variable (L1+L2), MMU+TrustZone | up to 2000 (2.0 DMIPS/MHz in speed from 600 MHz to greater than 1 GHz) | Texas Instruments [OMAP3xxx series](https://id.wikipedia.org/w/index.php?title=OMAP&action=edit&redlink=1), [SBM7000](https://id.wikipedia.org/w/index.php?title=SBM&action=edit&redlink=1), Oregon State University [OSWALD](https://id.wikipedia.org/w/index.php?title=OSWALD&action=edit&redlink=1), [Gumstix Overo Earth](https://id.wikipedia.org/w/index.php?title=Gumstix&action=edit&redlink=1), [Pandora](https://id.wikipedia.org/w/index.php?title=Pandora_%28console%29&action=edit&redlink=1), [Apple iPod touch (3rd Generation)](https://id.wikipedia.org/wiki/IPod_touch), [Archos 5](https://id.wikipedia.org/w/index.php?title=Archos_5&action=edit&redlink=1), [FreeScale](https://id.wikipedia.org/wiki/Freescale_Semiconductor) i.MX51-[SOC](https://id.wikipedia.org/w/index.php?title=System-on-a-chip&action=edit&redlink=1), [BeagleBoard](https://id.wikipedia.org/w/index.php?title=BeagleBoard&action=edit&redlink=1), [Apple iPhone 3GS](https://id.wikipedia.org/w/index.php?title=Apple_iPhone_3GS&action=edit&redlink=1), [Palm Pre](https://id.wikipedia.org/w/index.php?title=Palm_Pre&action=edit&redlink=1), [Samsung i8910](https://id.wikipedia.org/w/index.php?title=Samsung_i8910&action=edit&redlink=1), [Sony Ericsson Satio](https://id.wikipedia.org/w/index.php?title=Sony_Ericsson_Satio&action=edit&redlink=1), [Touch Book](https://id.wikipedia.org/w/index.php?title=Touch_Book&action=edit&redlink=1), [Nokia N900](https://id.wikipedia.org/w/index.php?title=Nokia_N900&action=edit&redlink=1). |
| Cortex-A9 | Application profile, (VFP), (NEON), Jazelle RCT and DBX, Thumb-2, Out-of-order speculative issue superscalar | MMU+TrustZone | 2.0 DMIPS/MHz |  |
| [Cortex-A9 MPCore](https://id.wikipedia.org/w/index.php?title=ARM_Cortex-A9_MPCore&action=edit&redlink=1) | As Cortex-A9, 1-4 core SMP | MMU+TrustZone | 2.0 DMIPS/MHz (per core) | Texas Instruments [OMAP4430/4440](https://id.wikipedia.org/w/index.php?title=OMAP&action=edit&redlink=1) ; "Sparrow" (planned) |
| ARMv7-R | Cortex-R4(F) | Embedded profile, Thumb-2, (FPU) | variable cache, MPU optional | 600 [DMIPS](https://id.wikipedia.org/w/index.php?title=DMIPS&action=edit&redlink=1) @ 475 MHz | [Broadcom](https://id.wikipedia.org/wiki/Broadcom) is a user, TMS570 from Texas Instruments |
| ARMv7-M | Cortex-M3 | Microcontroller profile, Thumb-2 only. | no cache, MPU optional | 125 DMIPS @ 100 MHz | [Energy Micro](https://id.wikipedia.org/wiki/Energy_Micro)'s [EFM32](https://id.wikipedia.org/w/index.php?title=EFM32&action=edit&redlink=1), [Texas Instruments](https://id.wikipedia.org/wiki/Texas_Instruments) [Stellaris](http://www.luminarymicro.com) microcontroller family, [ST Microelectronics](https://id.wikipedia.org/w/index.php?title=ST_Microelectronics&action=edit&redlink=1) [STM32](http://mcu.st.com), [NXP Semiconductors](https://id.wikipedia.org/wiki/NXP_Semiconductors) [LPC1700](http://www.standardics.nxp.com/products/lpc1000/lpc17xx/), [Toshiba](https://id.wikipedia.org/wiki/Toshiba) [TMPM330FDFG](http://www.toshiba.com/taec/news/press_releases/2008/mcus_08_542.jsp), [Ember](https://id.wikipedia.org/w/index.php?title=Ember_%28company%29&action=edit&redlink=1)'s EM300 Series, [Atmel](https://id.wikipedia.org/wiki/Atmel) [AT91SAM](https://id.wikipedia.org/w/index.php?title=AT91SAM&action=edit&redlink=1)3 |
| ARMv6-M | Cortex-M0 (codenamed "Swift") | Microcontroller profile, Thumb-2 (16-bit Thumb instructions & BL, MRS, MSR, ISB, DSB, and DMB). | No cache. | 0.9 DMIPS/MHz | [NXP Semiconductors](https://id.wikipedia.org/wiki/NXP_Semiconductors) [NXP LPC1100](http://www.standardics.nxp.com/products/lpc1000/lpc11xx/) |
| Cortex-M1 | FPGA targeted, Microcontroller profile, Thumb-2 (16-bit Thumb instructions & BL, MRS, MSR, ISB, DSB, and DMB). | None, tightly coupled memory optional. | Up to 136 DMIPS @ 170 MHz |  |
| **Keluarga** | **Versi Arsitektur** | **Inti** | **Fitur** | **Cache (I/D)/Memory management unit** | **Million instructions per second @ MHz** | **Aplikasi** |

SAMSUNG GALAXI V



Processor : 1.2 GHzCortex-A7