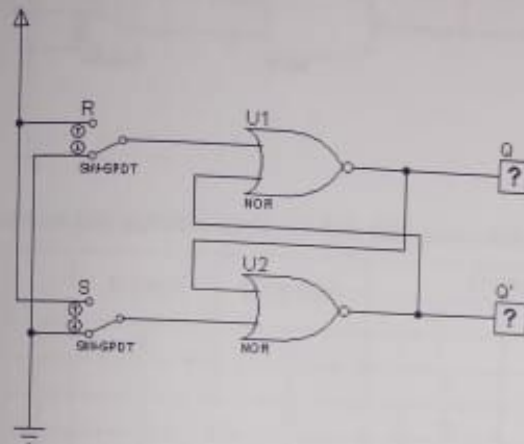


Gambar 7.8. Simbol T flip-flop

KEGIATAN PRAKTIKUM

Percobaan 1. NOR Latch

1. Buat dan simulasikan NOR latch seperti pada gambar! Dan kemudian klik switch SW-SPDT untuk mengoperasikan Latch.



2. Berdasarkan simulasi anda, isi titik-titik pada tabel berikut!

	S (Set)	R (Reset)	Output	
			Q	Q'
1	0	1	0	1
2	0	0	0	1
3	1	0	1	0
4	0	0	1	0
5	1	1	0	0

3. Jawab pertanyaan berikut!

- a. Apa yang akan terjadi jika kita berikan kondisi $S = R = 0$?

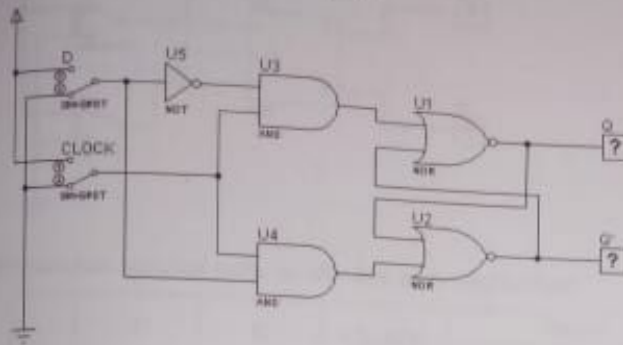
tidak perubahan nilai karena $S=R=0$ adalah
memori dan menyimpan nilai sebelumnya

- b. Kenapakondisi $S = R = 1$ tidak diperbolehkan?

karena nilai outputnya akan sama dengan sebelumnya

Percobaan 4. Flip-Flop D

1. Buat dan simulasikan Flip-Flop D seperti pada gambar! Dan kemudian klik switch SW-SPDT untuk mengoperasikan flip-flop.



2. Berdasarkan simulasi anda, isi titik-titik pada tabel berikut!

	D	CLOCK	Output	
			Q	$Q_{(t+1)}$
1	0	0	-	-
2	0	1	0	1
3	1	0	0	1
4	1	1	1	1
5	0	0	1	0
6	0	1	0	1
7	1	0	0	1
8	1	1	1	0

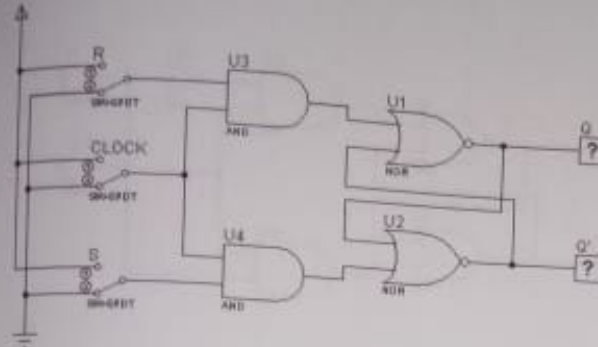
3. Jelaskan bagaimana Flip-flop D bekerja!
 output tergantung pada data yang masuk dan nilai clock yang berubah ketika nilai D pada clock high nilai akan berubah
4. Apa fungsi NOT gate pada Flip-Flop D dibandingkan dengan Flip-Flop SR!
 Fungsi NOT gate di flip flop D menghasilkan nilai 0 dan meminimalisir error

Percobaan 5. Flip-Flop JK

1. Buat dan simulasikan JK Flip-Flop seperti pada gambar! Dan kemudian klik switch SW-SPDT untuk mengoperasikan flip-flop.

Percobaan 3. Flip-Flop RS

1. Buat dan simulasikan Flip-Flop RS seperti pada gambar! Dan kemudian klik switch SW-SPDT untuk mengoperasikan Flip-Flop RS.



2. Berdasarkan simulasi anda, isi titik-titik pada tabel berikut!

	S (Set)	R (Reset)	CLOCK	Output	
				Q	Q _(t+1)
1	0	0	0	—	—
2	0	0	1	—	—
3	0	1	0	—	—
4	0	1	1	—	—
5	1	0	0	0	1
6	1	0	1	0	1
7	1	1	0	1	0
8	1	1	1	0	0

3. Jawab pertanyaan berikut!

Apa yang akan terjadi jika kita beri kondisi $S = R = 1$ dan clock berubah dari 1 ke 0?

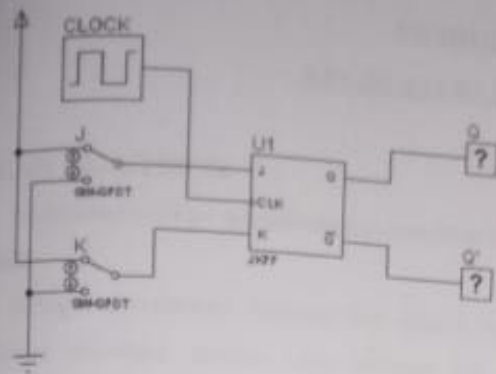
Alasan terjadi error

Bagaimana kondisi diatas dapat terjadi?

R dan S tidak boleh berada di dalam kondisi high

4. Jelaskan bagaimana Flip-flop RS bekerja!

Output dari Flip Flop akan berubah ketika nilai clock berubah namun menjadi error saat $S=R=1$ saat clock = 1



2. Berdasarkan simulasi anda, isi titik-titik pada tabel berikut!

	J	K	CLOCK	Output	
				Q	$Q_{(t+1)}$
1	0	0	0	0	1
2	0	0	1	0	1
3	0	1	0	0	1
4	0	1	1	0	1
5	1	0	0	0	1
6	1	0	1	1	0
7	1	1	0	1	0
8	1	1	1	0	1

3. Jawab pertanyaan berikut ini

a. Apa yang akan terjadi jika $J = K = 0$, dan clock rise up (change from 0 to 1)?

Gerbang tersebut menjadi memori dan menyimpan data sebelumnya.

b. Apa yang akan terjadi jika $J = K = 1$, dan clock rise up?

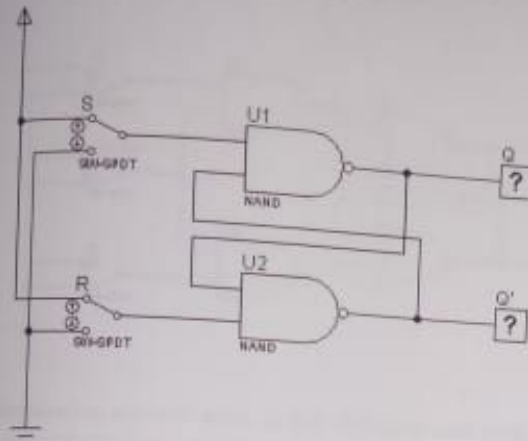
hasil outputnya berubah

4. Jelaskan bagaimana Flip-flop JK bekerja!

Outputnya berubah-ubah pada nilai clock yg berubah dan membuat output saat $J=K=1$ / meminimalisir error

Percobaan 2. NAND Latch

1. Buat dan simulasikan NOR latch seperti pada gambar! Dan kemudian klik switch SW-SPDT untuk mengoperasikan Latch.



2. Berdasarkan simulasi anda, isi titik-titik pada tabel berikut!

	S (Set)	R (Reset)	Output	
			Q	Q'
1	0	1	1	0
2	1	1	1	0
3	1	0	0	1
4	1	1	0	1
5	0	0	1	1

3. Jawab pertanyaan berikut!

- a. Apa yang akan terjadi jika kita berikan kondisi $S = R = 1$?

$S = R = 1$ adalah memori dan menyimpan nilai sebelumnya

- b. Kenapa kondisi $S = R = 0$ tidak diperbolehkan?

karena nilai outputnya akan sama dengan nilai

4. Berdasarkan analisis rangkaian flip-flop di atas, apa opini/pendapat anda tentang

pernyataan "Flip-flop dan latch digunakan sebagai elemen penyimpanan data":

Dapat menyimpan data sebelumnya ketika set dan reset menjadi memori kemudian hasilnya berubah ketika salah satu nilai set / resetnya berubah

contoh = $S = R = 1 \rightarrow$

$S = 1, R = 0 \Rightarrow Q = 0, Q' = 1$ 51