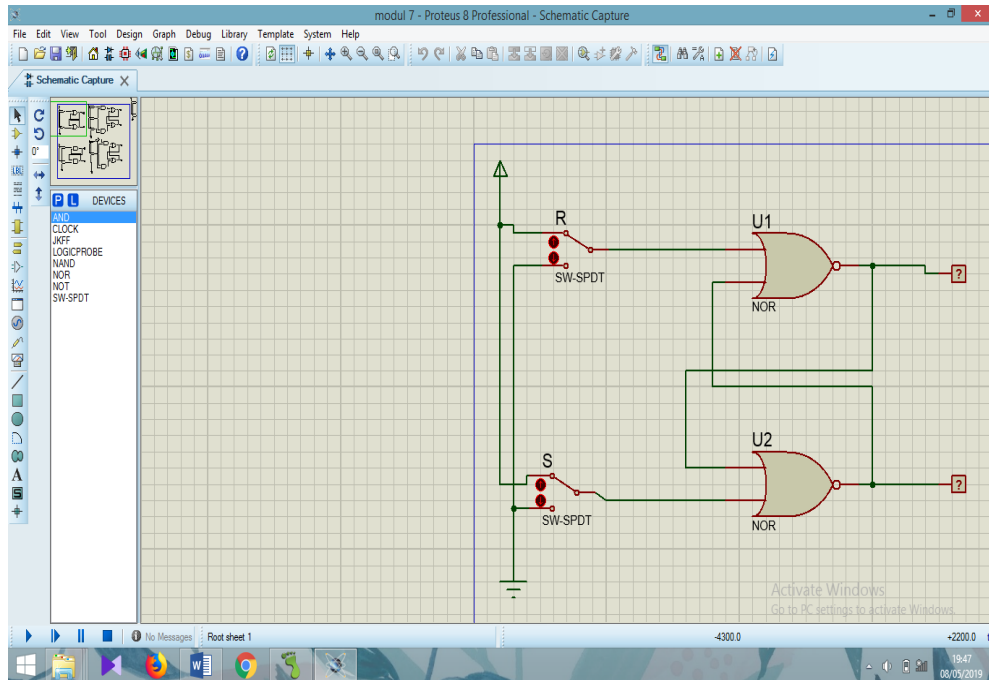


TUGAS PRAKTIKUM SISTEM DIGITAL

Nama : Aulia Putri Rachmadani
NIM : L200180156
Kelas : E
Asisten Lab : Arlin Widya Rahayu

Modul 7

1. Percobaan NOR Latch



2. Berdasarkan simulasi anda, isi titik-titik pada tabel berikut!

	S (Set)	R (Reset)	Output	
			Q	Q'
1	0	1	0	1
2	0	0	0	1
3	1	0	1	0
4	0	0	1	0
5	1	1	0	0

kondisi sebelumnya

kondisi sebelumnya

3. Jawab pertanyaan berikut!

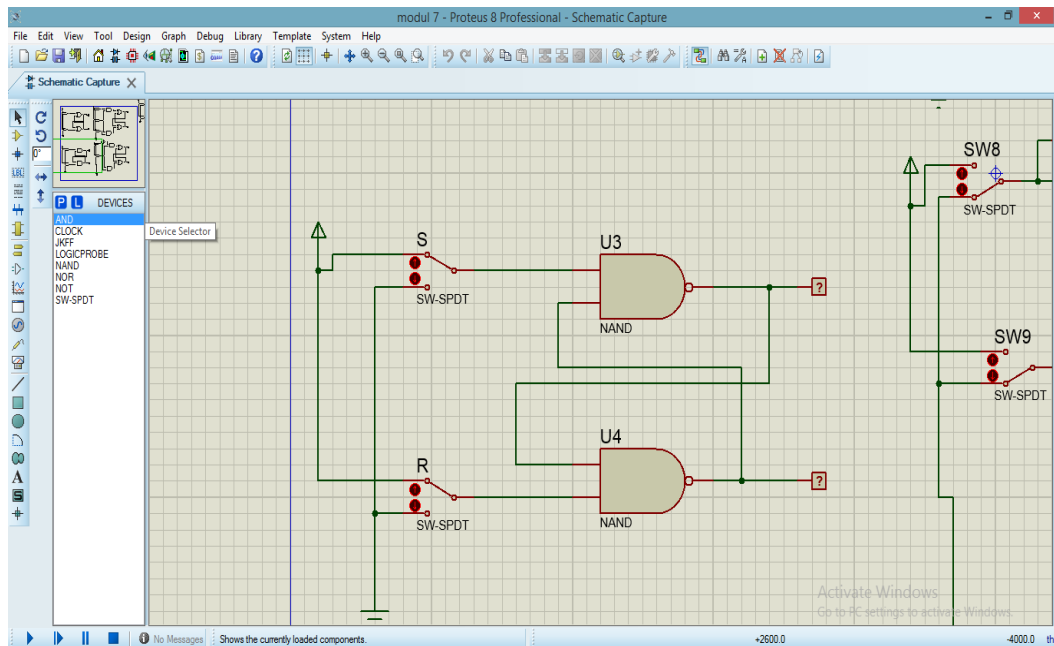
a. Apa yang akan terjadi jika kita berikan kondisi $S = R = 0$?

output bersifat memori, shg menympn kondisi sebelumnya.

b. Kenapakondisi $S = R = 1$ tidak diperbolehkan?

karena baik gerbang nol dan output yg sama2 bernilai nol dapat memantulkan persamaan logika $Q = \text{not } Q$

2. Gerbang NAND Latch



2. Berdasarkan simulasi anda, isi titik-titik pada tabel berikut!

	S (Set)	R (Reset)	Output	
			Q	Q'
1	0	1	1	0
2	1	1	1	0
3	1	0	0	1
4	1	1	0	1
5	0	0	1	1

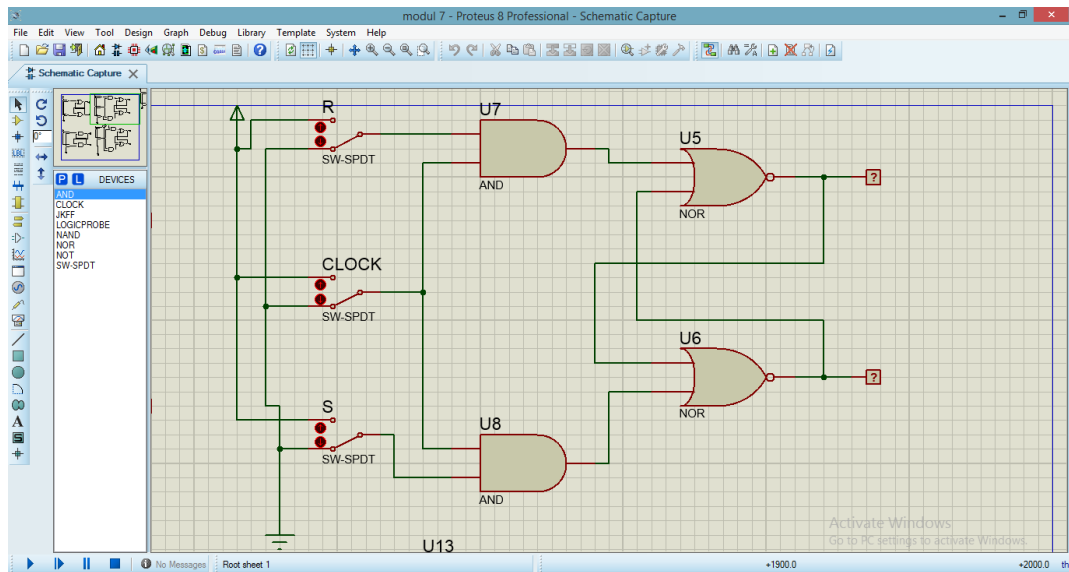
3. Jawab pertanyaan berikut!

a. Apa yang akan terjadi jika kita berikan kondisi $S = R = 1$?
Akan menyimpan keadaan sebelumnya

b. Kenapa kondisi $S = R = 0$ tidak diperbolehkan?
Karena akan mengeluarkan output 1 1

4. Berdasarkan analisis rangkaian flip-flop di atas, apa opini/pendapat anda tentang pernyataan "Flip-flop dan latch digunakan sebagai elemen penyimpanan data":
Penyimpanan data ini digunakan untuk menyimpan state keadaan pd suatu komputer

3. Flip-Flop RS



2. Berdasarkan simulasi anda, isi titik-titik pada tabel berikut!

	S (Set)	R (Reset)	CLOCK	Output	
				Q	$Q_{(t+1)}$
1	0	0	0	x	x
2	0	0	1	x	x
3	0	1	0	0	1
4	0	1	1	0	1
5	1	0	0	1	0
6	1	0	1	1	0
7	1	1	0	1	0
8	1	1	1	0	0

error

3. Jawab pertanyaan berikut!

Apa yang akan terjadi jika kita beri kondisi $S = R = 1$ dan clock berubah dari 1 ke 0?

akan eror

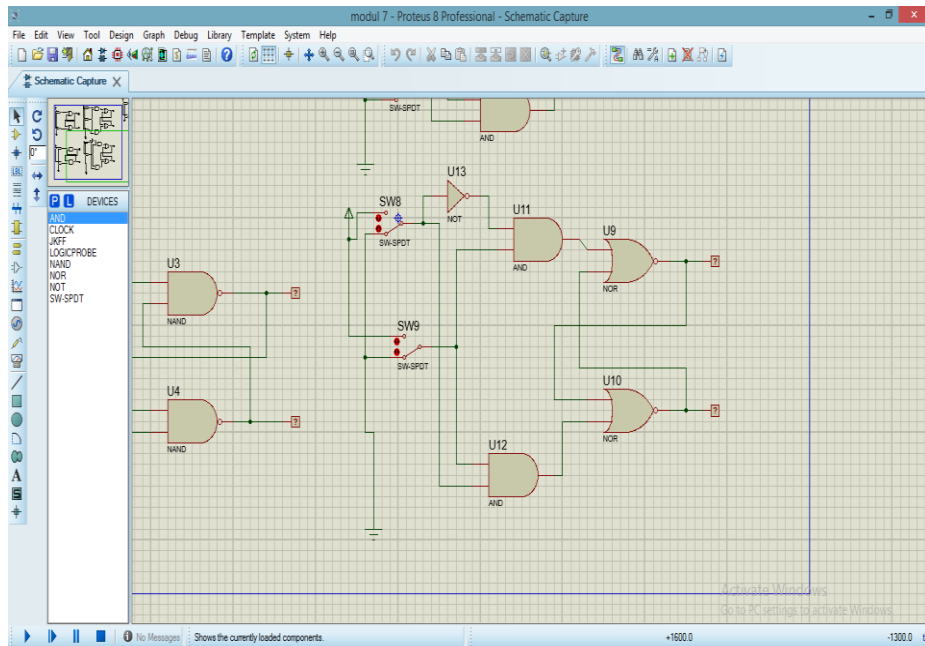
Bagaimana kondisi diatas dapat terjadi?

karena kondisi $S = R = 1$

4. Jelaskan bagaimana Flip-flop RS bekerja!

Cara kerja RS flip flop adl menyimpan bit melalui tombol set (S) dan mereset tombol reset (R).

4. Flip-Flop D



2. Berdasarkan simulasi anda, isi titik-titik pada tabel berikut!

	D	CLOCK	Output	
			Q	$Q_{(t+1)}$
1	0	0		
2	0	1	X	X
3	1	0	0	1
4	1	1	1	0
5	0	0	1	0
6	0	1	1	0
7	1	0	0	1
8	1	1	1	0

3. Jelaskan bagaimana Flip-flop D bekerja!

Jika clock mati maka akan mengunci nilai output sebelumnya
hidup maka akan mengubah nilai sebelumnya

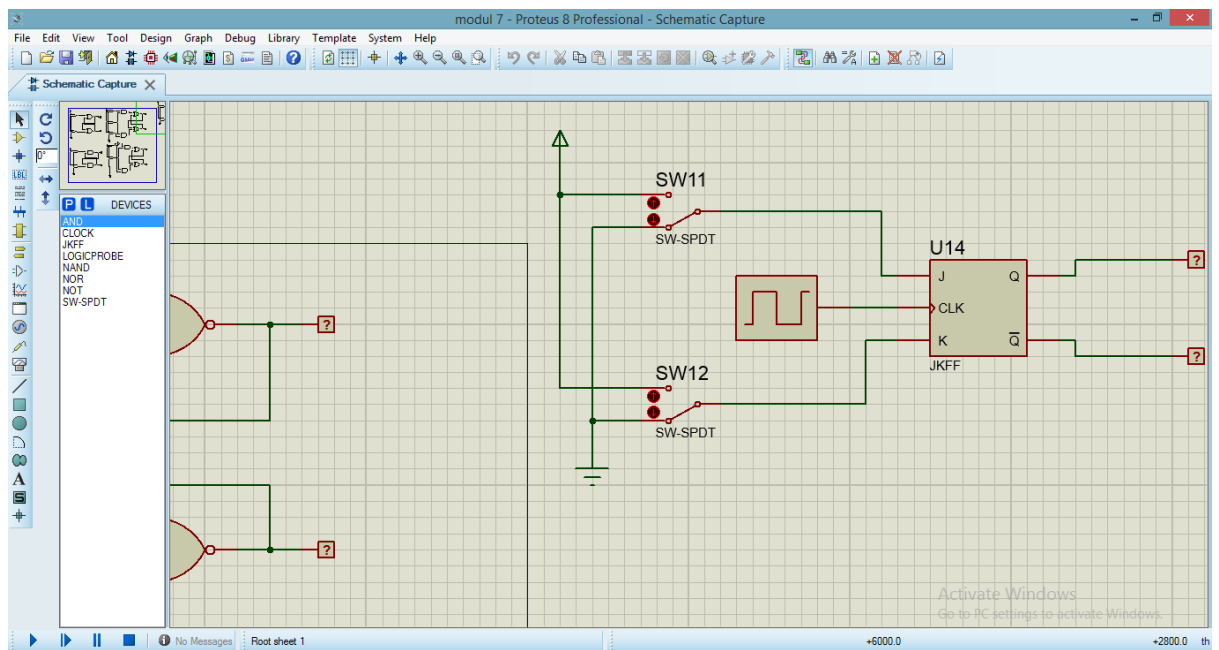
4. Apa fungsi NOT gate pada Flip-Flop D dibandingkan dengan Flip-Flop SR!

u/ menetralkan / mengatasi kondisi terlarang

Percobaan 5. Flip-Flop JK

1. Buat dan simulasikan JK Flip-Flop seperti pada gambar! Dan kemudian klik switch SW-SPDT untuk mengoperasikan flip-flop.

5. Flip-Flop JK



2. Berdasarkan simulasi anda, isi titik-titik pada tabel berikut!

	J	K	CLOCK	Output	
				Q	$Q_{(t+1)}$
1	0	0	0	0	1
2	0	0	1	0	1
3	0	1	0	0	1
4	0	1	1	0	1
5	1	0	0	0	1
6	1	0	1	1	0
7	1	1	0	0	1
8	1	1	1	1	0

3. Jawab pertanyaan berikut ini

a. Apa yang akan terjadi jika $J = K = 0$, dan clock rise up (change from 0 to 1)?
 Output menjumpai kondisi sebelumnya

b. Apa yang akan terjadi jika $J = K = 1$, dan clock rise up?
 pada kondisi $J = K = 1$ clock = 0 maka outputnya →

Q	Q_{t+1}
0	1
1	0

pada kondisi $J = K = 1$ clock = 1 maka outputnya →

4. Jelaskan bagaimana Flip-flop JK bekerja!
 prinsip kerjanya hampir sama dengan RS flip flop hanya saja kondisi tertayang sudah dihilangkan.