

Nama : Cecylia Ivanka Hermanita

NIM : L200180210

Kelas : G Praktikum

## KEGIATAN PRAKTIKUM

### Percobaan 1. NOR Latch

|   | S (Set) | R (Reset) | Output |    |
|---|---------|-----------|--------|----|
|   |         |           | Q      | Q' |
| 1 | 0       | 1         | 0      | 1  |
| 2 | 0       | 0         | 0      | 1  |
| 3 | 1       | 0         | 1      | 0  |
| 4 | 0       | 0         | 1      | 0  |
| 5 | 1       | 1         | 0      | 0  |

- Apa yang akan terjadi jika kita berikan kondisi  $S=R=0$ ?
  - Nilai output akan tetap sama seperti hasil sebelumnya/keadaan terakhir
- Kenapa kondisi  $S=R=1$  tidak diperbolehkan?
  - Karena disebut kombinasi terbatas atau keadaan dilarang karena baik gerbang nol dan output yang sama-sama bernilai nol, dapat mematahkan persamaan logika  $Q=\text{not}Q'$

### Percobaan 2. NAND Latch

|   | S (Set) | R (Reset) | Output |    |
|---|---------|-----------|--------|----|
|   |         |           | Q      | Q' |
| 1 | 0       | 1         | 1      | 0  |
| 2 | 1       | 1         | 1      | 0  |
| 3 | 1       | 0         | 0      | 1  |
| 4 | 1       | 1         | 0      | 1  |
| 5 | 0       | 0         | 1      | 1  |

- Apa yang akan terjadi jika kita berikan kondisi  $S=R=1$ ?
  - Nilai output tidak akan berubah, tetap seperti sebelumnya
- Kenapa kondisi  $S=R=0$  tidak diperbolehkan?
  - Karena berkebalikan dengan NOR Latch, jika  $S=R=0$  adalah keadaan yang dilarang
- Berdasarkan analisis rangkaian flip-flop di atas, apa opini/pendapat anda tentang pernyataan “Flip-flop dan latch digunakan sebagai elemen penyimpanan data”:
  - Untuk flip-flop NAND latch :
    - Akan berkondisi memory pada keadaan  $S=R=1$
    - Akan berkondisi input jika S/R berkondisi dari low ke high

### Percobaan 3. Flip-Flop RS

|   | S (Set) | R (Reset) | CLOCK | Output |             |
|---|---------|-----------|-------|--------|-------------|
|   |         |           |       | Q      | $Q_{(t+1)}$ |
| 1 | 0       | 0         | 0     | x      | x           |
| 2 | 0       | 0         | 1     | x      | x           |
| 3 | 0       | 1         | 0     | x      | x           |
| 4 | 0       | 1         | 1     | 0      | 1           |
| 5 | 1       | 0         | 0     | 0      | 1           |
| 6 | 1       | 0         | 1     | 1      | 0           |
| 7 | 1       | 1         | 0     | 1      | 0           |
| 8 | 1       | 1         | 1     | 0      | 0           |

- a. Apa yang akan terjadi jika kita berikan kondisi  $S=R=1$  dan clock berubah dari 1 ke 0?
- Tidak diperbolehkan input R dan S dalam kondisi high di waktu yang sama
- b. Bagaimana kondisi diatas dapat terjadi?
- Karena mengikuti aturan yang ada maka dapat dihasilkan seperti berikut
- c. Jelaskan bagaimana flip-flop RS bekerja!
- Flip-flop hanya akan bekerja selama ada pulsa clock. Output tidak akan berubah selama clock bernilai 0, tetapi jika sebaliknya maka output akan berubah

### Percobaan 4. Flip-Flop D

|   | D | CLOCK | Output |             |
|---|---|-------|--------|-------------|
|   |   |       | Q      | $Q_{(t+1)}$ |
| 1 | 0 | 0     | x      | x           |
| 2 | 0 | 1     | 0      | 1           |
| 3 | 1 | 0     | 0      | 1           |
| 4 | 1 | 1     | 1      | 0           |
| 5 | 0 | 0     | 1      | 0           |
| 6 | 0 | 1     | 0      | 1           |
| 7 | 1 | 0     | 0      | 1           |
| 8 | 1 | 1     | 1      | 0           |

- a. Jelaskan bagaimana Flip-flop bekerja!
- Data tertunda sebesar 1 pulsa clock dan input ke output Q
- b. Apa fungsi NOT gate pada Flip-Flop D dibandingkan dengan Flip-Flop RS!
- Agar disaat  $S=R=1$  tidak terjadi keadaan yang dilarang/error

### Percobaan 5. Flip-Flop JK

|   | J | K | CLOCK | Output |             |
|---|---|---|-------|--------|-------------|
|   |   |   |       | Q      | $Q_{(t+1)}$ |
| 1 | 0 | 0 | 0     | 0      | 1           |
| 2 | 0 | 0 | 1     | 0      | 1           |
| 3 | 0 | 1 | 0     | 0      | 1           |
| 4 | 0 | 1 | 1     | 0      | 1           |
| 5 | 1 | 0 | 0     | 0      | 1           |
| 6 | 1 | 0 | 1     | 1      | 0           |
| 7 | 1 | 1 | 0     | 0      | 1           |
| 8 | 1 | 1 | 1     | 0      | 1           |

- a. Apa yang akan terjadi jika  $J=K=0$ , dan clock rise up (change from 0 to 1)?
  - Output yang akan muncul adalah sama seperti sebelumnya
- b. Apa yang akan terjadi jika  $J=K=1$ , dan clock rise up?
  - Keadaan output akan berubah sekalnya  
 $J=K=1$  dan clock=0, maka output  $Q=0$   $Q'=1$   
 $J=K=0$  dan clock=1, maka output  $Q=1$   $Q'=0$
- c. Jelaskan bagaimana Flip-flop bekerja!
  - Saat gerbang J bernilai low dan K bernilai high, gerbang akan tertutup dan memungkinkan untuk mengatur flip-flop saat gerbang Q lebih tinggi, gerbang yang lebih rendah akan memicu reset dan melewati penerimaan pulsa clock positif yang selanjutnya.