

INSTITUTO TECNOLÓGICO DE BUENOS AIRES

22.01 TEORÍA DE CIRCUITOS

Experiencia de laboratorio 1

Grupo 1

| | |
|---------------------------------|-------|
| STEWART HARRIS, María Luz | 57676 |
| PARRA, Rocío | 57669 |
| PIERDOMINICI, Matías Nicolás | 57498 |
| GONZÁLEZ ORLANDO, Tomás Agustín | 57090 |

Profesores

ALCOCER, Fernando
GARDELLA, Pablo Jesús
OREGLIA, Eduardo Víctor

Presentado: 19/09/2018

Índice

| | |
|--|-----------|
| Introducción | 2 |
| 1 Curvas características | 3 |
| 1.1 Curva del diodo común | 3 |
| 1.2 Curva del diodo Zenner | 3 |
| 1.3 Curva del transistor bipolar | 3 |
| 2 | 4 |
| 2.1 Análisis teórico | 4 |
| 2.1.1 Polarización | 5 |
| 2.1.2 Modelo incremental | 6 |
| 2.1.3 Circuito incremental | 6 |
| 2.2 Resultados y análisis | 8 |
| 2.2.1 Respuesta en frecuencia | 8 |
| 2.2.2 Impedancia de entrada | 9 |
| 2.2.3 Impedancia de salida | 9 |
| 2.3 Conclusiones | 10 |
| 3 | 11 |
| Anexo | 12 |

Introducción

Ejercicio 1

Curvas características

Se busca simular las curvas características de distintos dispositivos y corroborar estas simulaciones con las mediciones obtenidas:

1. Diodo común
2. Diodo Zener
3. Transistor bipolar

Todas las simulaciones fueron realizadas en LTSPICE.

1.1 Curva del diodo común

El diodo utilizado fue el 1N4007.

1.2 Curva del diodo Zenner

El diodo Zenner utilizado fue un diodo Zener de 3,9 V.

1.3 Curva del transistor bipolar

El transistor utilizado fue un BC547.

Ejercicio 2

En este ejercicio, se estudió el comportamiento de un transistor NPN en el siguiente circuito con emisor común:

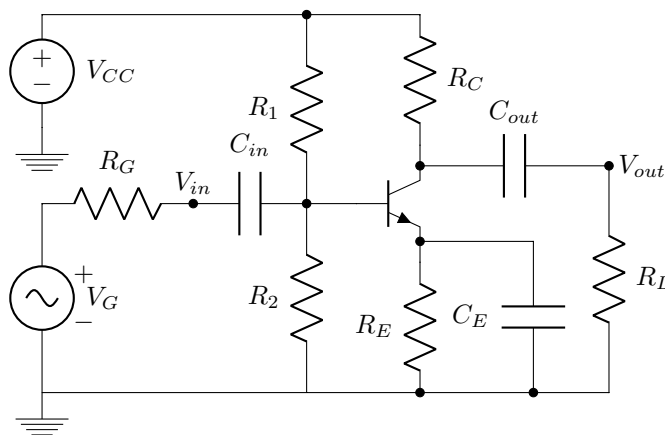


Figura 2.1: Esquema del circuito

En particular, el modelo de transistor utilizado fue el BC547¹. Su h_{fe} , medido con multímetro, es de 569.

Los valores de los componentes pasivos son los siguientes:

| R_1 | R_2 | R_C | R_E | R_L | C_{in} | C_{out} | C_E |
|--------------|--------------|--------------|-------------|-------------|----------|-----------|----------|
| $100k\Omega$ | $8.2k\Omega$ | $5.6k\Omega$ | 250Ω | $10k\Omega$ | $10nF$ | $10nF$ | $1\mu F$ |

Tabla 2.1: Valores de las resistencias y los capacitores utilizados

La resistencia R_G se encuentra excluida de estas consideraciones puesto a que es la resistencia interna del generador, cuyo valor estándar es 50Ω . A su vez, el transistor se alimentó con $V_{CC} = 12V$

2.1 Análisis teórico

A continuación obtendremos la respuesta para señales de frecuencia media (donde los capacitores pueden considerarse cables) del circuito. Si bien con este método no podremos obtener la respuesta en frecuencia del circuito, se espera que el valor máximo de ganancia coincida con el calculado aquí.

¹La hoja de datos de este transistor puede encontrarse en el siguiente link: <https://www.sparkfun.com/datasheets/Components/BC546.pdf>

2.1.1 Polarización

Como la polarización del transistor se realiza en continua, no circula corriente por las ramas del circuito donde hay capacitores. Por lo tanto, se puede simplificar de la siguiente manera:

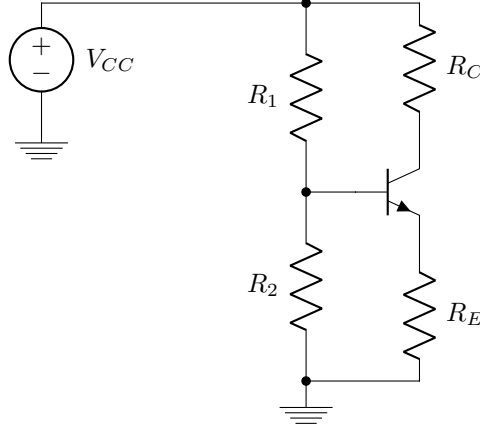


Figura 2.2: Esquema del circuito en continua

Aplicaremos el teorema de Thévenin para resolverlo, es decir para obtener $I_{Cq} = h_{fe} \cdot I_{Bq}$. Aplicando un divisor resistivo obtenemos que $V_{Th} = \left(\frac{R_2}{R_1 + R_2} \right) \cdot V_{CC} = 0.909V$, con $R_{Th} = \frac{R_1 \cdot R_2}{R_1 + R_2} = 7.579k\Omega$. Considerando que por la resistencia R_E pasa $I_E = I_C + I_B = I_B \cdot (h_{FE} + 1)$, el circuito resultante es entonces el siguiente:

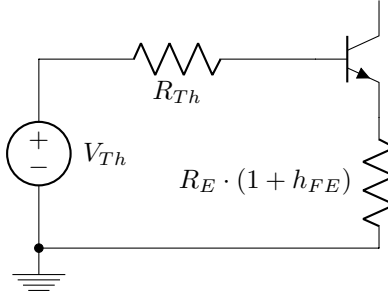


Figura 2.3: Circuito de Thévenin en continua

De esta manera obtenemos que los valores de las corrientes de polarización son:

$$\begin{cases} I_{Bq} = \frac{V_{Th} - V_{BEON}}{R_{Th} + R_E \cdot (1 + h_{FE})} & = 1.467nA \\ I_{Cq} = h_{FE} \cdot I_{Bq} = \frac{V_{Th} - V_{BEON}}{\frac{R_{Th}}{h_{FE}} + R_E \cdot \left(\frac{1 + h_{FE}}{h_{FE}} \right)} & = 835nA \end{cases}$$

Con estas corrientes tan pequeñas, la tensión V_{CE} es prácticamente idéntica a $V_{CC} = 12V$, con lo cual estamos en el rango admitido por el fabricante para este parámetro (entre $45V$ de máximo y $0.9V$ de saturación). En cuanto a la potencia, puesto que este transistor puede disipar hasta $500mW$ tampoco nos preocupa, y lo mismo con los $100mA$ máximos para I_C . Por último, siendo que la *cut-off current* de este transistor es de $15nA$, se puede concluir que se está trabajando en la *safe operation area* para polarización activa directa.

2.1.2 Modelo incremental

Los parámetros que utilizaremos en el circuito incremental son los híbridos. Para ello necesitaremos los valores de las tensiones V_T y V_A . En cuanto a la primera, se considera que la misma vale $26mV$ pues se trabaja a temperatura ambiente. La tensión de Early, por otro lado, la extrapolaremos de los gráficos de $I_C(V_{CE})$ aportados por el fabricante.

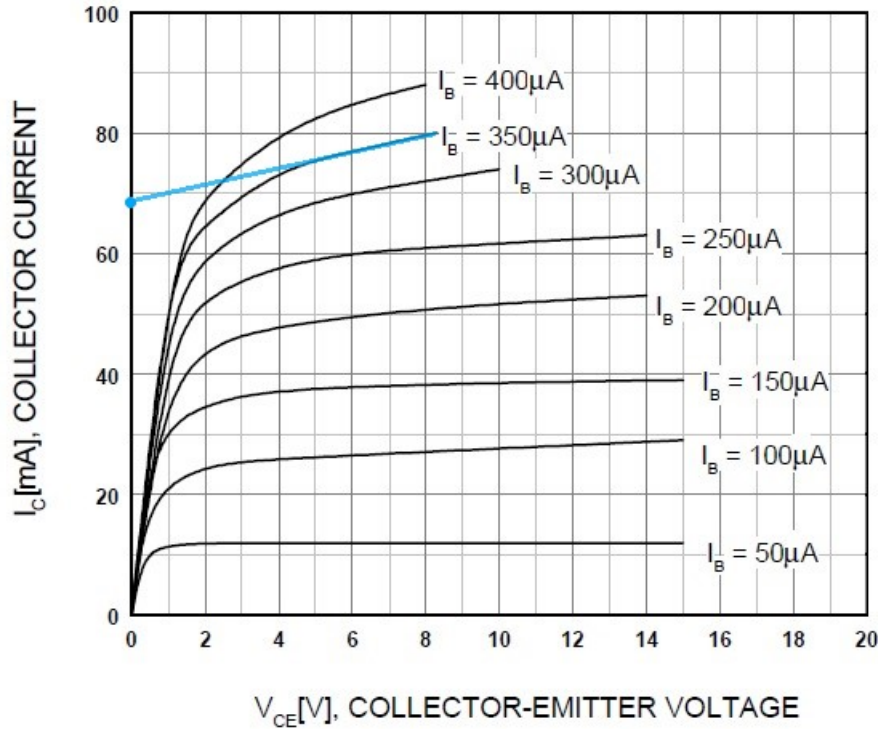


Figura 2.4: Curvas características de la hoja de datos e interpolación lineal

La recta resaltada en celeste en la figura anterior intersecta al eje x en $V_{CE} = -V_A$. Dado que su coordenada de origen es $I_{C0} \sim 68mA$, y su pendiente es $r_{ce} \sim \frac{8V}{80mA-68mA} = 667\Omega$, resulta que el valor de la tensión de Early para este transistor es $V_A = r_{ce} \cdot I_{C0} \sim 45.33V$.

Habiendo determinado estos valores, los parámetros híbridos resultan ser:

$$\begin{cases} h_{ie} = (h_{FE} + 1) \cdot \frac{V_T}{I_{Cq}} & = 17.75M\Omega \\ \frac{1}{h_{oe}} = r_{oe} = \frac{V_A}{I_{Cq}} & = 54.29M\Omega \end{cases}$$

2.1.3 Circuito incremental

Considerando que la frecuencia es lo suficientemente grande como para que la impedancia de los capacitores sea despreciable, el circuito queda planteado de la siguiente manera:

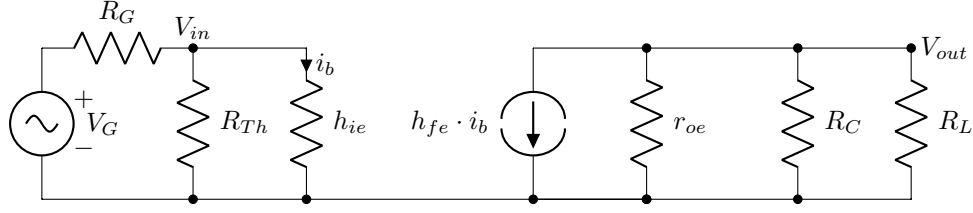


Figura 2.5: Circuito en frecuencias medias, utilizando el modelo híbrido para el transistor

Debido a que $r_{oe} \gg R_C \parallel R_L$, despreciamos sus efectos en el circuito. Las impedancias de este circuito son entonces:

$$\begin{cases} R_D = R_C \parallel R_L & = 3.590k\Omega \\ R_{ia} = R_{Th} \parallel h_{ie} \sim R_{Th} & = 7.579k\Omega \\ R_{oa} = \frac{h_{fe} \cdot i_b \cdot R_C}{h_{fe} \cdot i_b} = R_C & = 5.6k\Omega \end{cases} \quad (2.1)$$

La ganancia en tensión se obtiene entonces como:

$$\Delta_V = \frac{V_{out}}{V_{in}} = \frac{i_b \cdot h_{fe} \cdot R_D}{i_b \cdot R_{ia}} = \frac{h_{fe} \cdot R_D}{R_{ia}} = 270 = 49dB \quad (2.2)$$

Si quisiésemos considerar la dependencia de la frecuencia para las impedancias de entrada y la salida, asumiendo que los valores de h_{ie} y r_{oe} siguen siendo lo suficientemente elevados como para que sean despreciables frente al resto de los valores, podríamos agregar a este circuito los capacitores C_{in} y C_{out} , que quedarán en serie respectivamente con R_{Th} y R_C , resultando en dos circuitos pasa altos. La frecuencia de corte de estos circuitos serían entonces $f_{in} = \frac{1}{2\pi} \left(\frac{1}{R_{Th} C_{in}} \right) \sim 2.1kHz$ y $f_{out} = \frac{1}{2\pi} \left(\frac{1}{R_C C_{out}} \right) \sim 2.8kHz$

2.2 Resultados y análisis

2.2.1 Respuesta en frecuencia

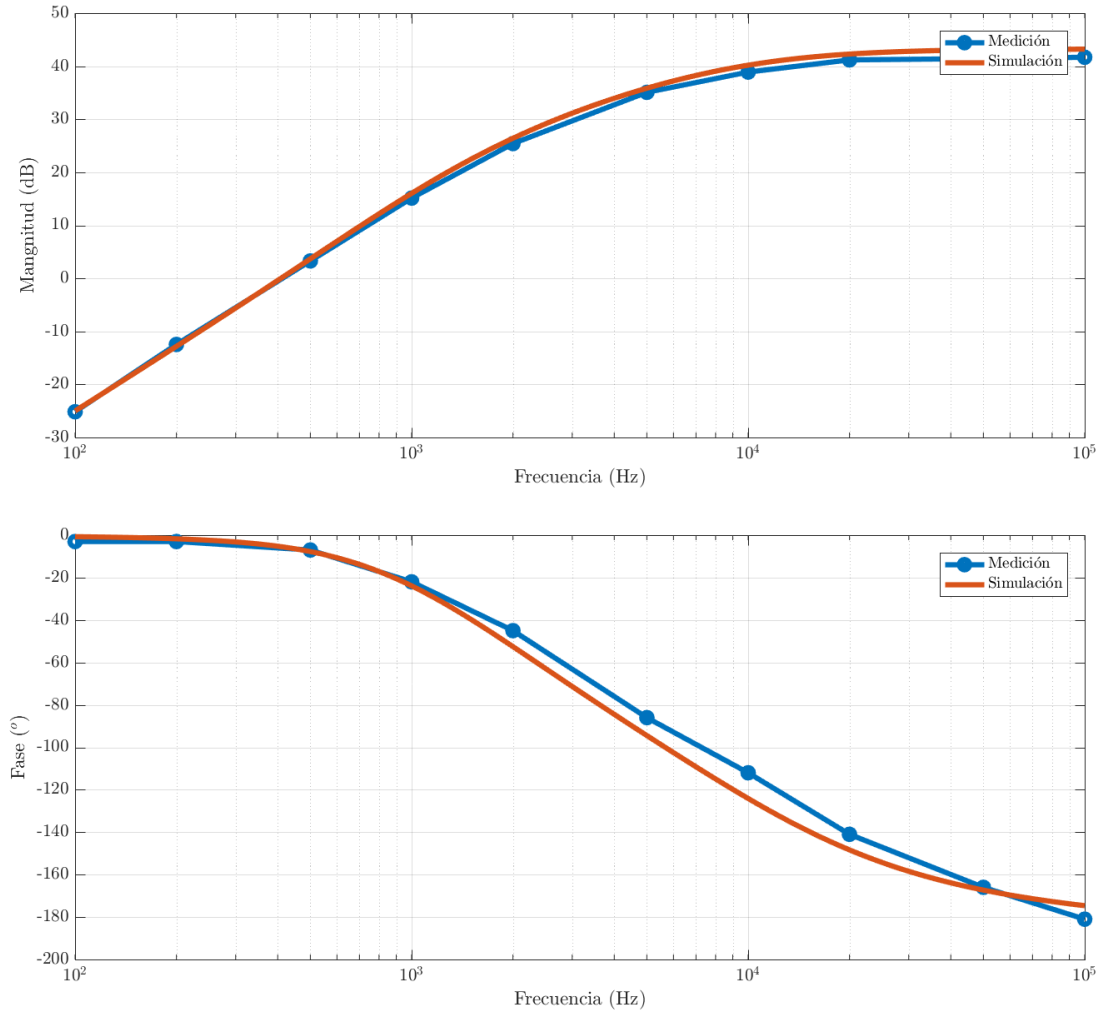


Figura 2.6: Diagrama de bode de la respuesta en frecuencia

Las mediciones de ganancia en tensión graficadas en la figura ?? coinciden con lo simulado en *LtSpice*. Se observa que inicialmente la ganancia crece $40dB$ por década, y luego este crecimiento se ve limitado por un polo de segundo orden con $f_0 \sim 6k\Omega$ (donde la fase es aproximadamente 90°). Así para $f \gg 6k\Omega$, la ganancia se estabiliza en $42dB$.

Esto es considerablemente inferior a los $49dB$ obtenidos en la ecuación (2.2). Esto podría deberse a que en esos cálculos se consideró que el valor de h_{fe} era el mismo para continua que para frecuencias medias, y no necesariamente es este el caso. Asumiendo que la expresión de Δ_V utilizada es válida, las mediciones indicarían que el valor de h_{fe} en alterna es 338. Si este fuese el caso, las aproximaciones utilizadas para calcular las impedancias en (2.1) aún pueden utilizarse, lo cual confirma que la expresión de la ganancia se conserva. Considerando que la hoja de datos informa que $110 \leq h_{fe} \leq 800$, este resultado está dentro de lo admitido por el fabricante.

2.2.2 Impedancia de entrada

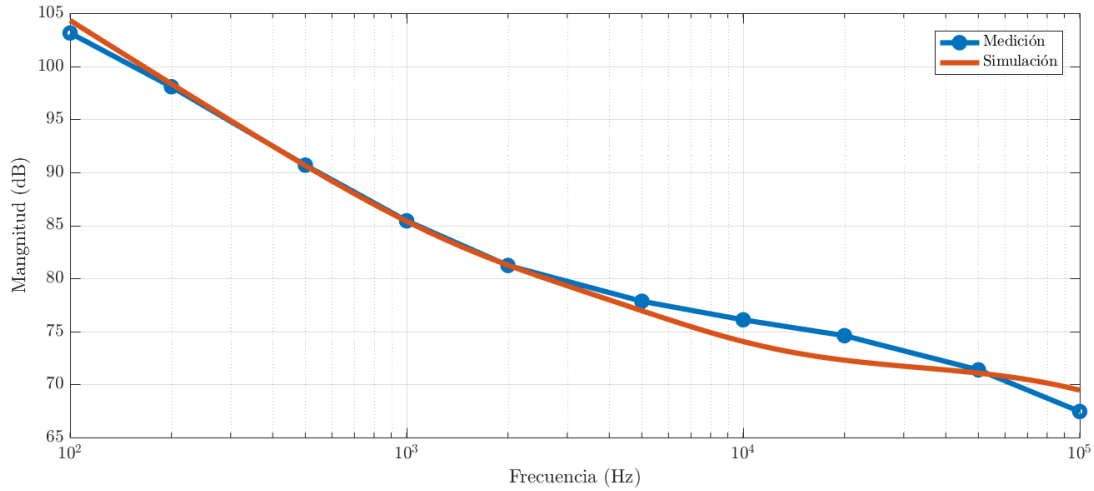


Figura 2.7: Diagrama de bode de la impedancia de entrada

Las mediciones prácticamente coinciden con la simulación en el rango de frecuencias medido dentro de un margen de error aceptable. Sin embargo, este comportamiento no es el calculado en la sección (2.1.3), según lo cual la impedancia debería estabilizarse aproximadamente en $77dB$ para $f \gg 2kHz$. El modelo físico utilizado, entonces, no es válido para esta impedancia.

2.2.3 Impedancia de salida

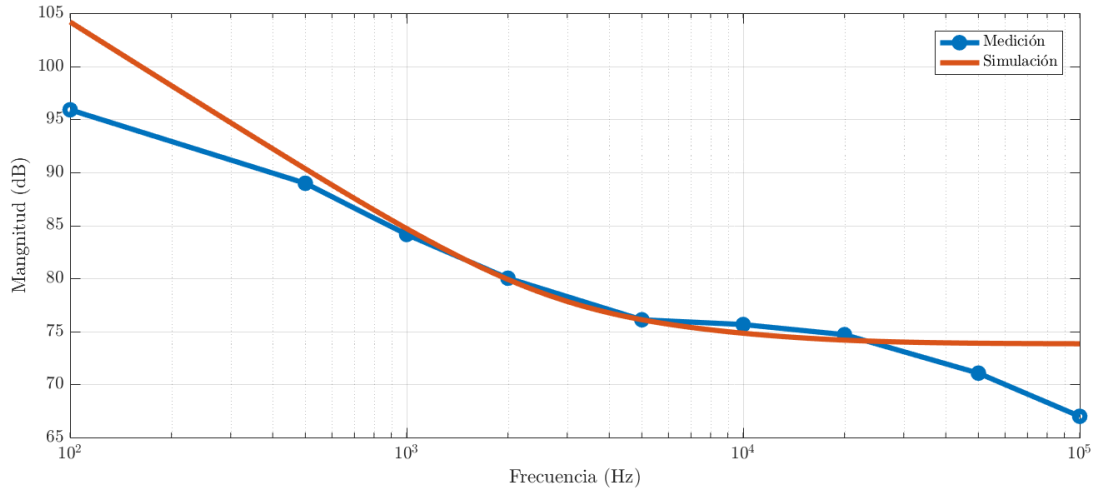


Figura 2.8: Diagrama de bode de la impedancia de entrada

En este caso, la simulación y las mediciones coinciden en el rango de frecuencias entre aproximadamente $5kHz$ y $200kHz$. A su vez, el valor en que la simulación predice que la impedancia es $75dB \sim 5.6k\Omega$, que se condice con el valor de R_{oa} que habíamos calculado en (2.1). También la frecuencia del polo está en línea con la calculada en la sección (2.1.3). En frecuencias más altas, puede que efectos de inductancias parásitas, así como las puntas del osciloscopio, estén interfiriendo en la medición. Asimismo, puede haber discrepancias entre el modelo de *spice* y el transistor utilizado que se manifiestan en este caso.

2.3 Conclusiones

Las mediciones efectuadas mayormente coincidieron con los cálculos de *LtSpice*. Sin embargo, con el análisis incremental sólo pudo predecirse adecuadamente el comportamiento de la impedancia de salida de acuerdo al simulador. Sin embargo, considerando que el valor de h_{fe} no es el mismo para alterna que para continua, es posible explicar la ganancia en tensión en frecuencias medias con este modelo, si bien no se cuenta con su valor para alterna y sólo podemos afirmar que según el modelo planteado, debería ser aproximadamente 338.

Ejercicio 3

Anexo