

# 1 Caracterización de amplificadores operacionales

En esta sección se estudiará cómo la presencia del operacional afecta a un circuito que sin él es puramente resistivo, lo cual permite apreciar los cambios introducidos por los polos propios de este componente. El circuito en cuestión es el siguiente:

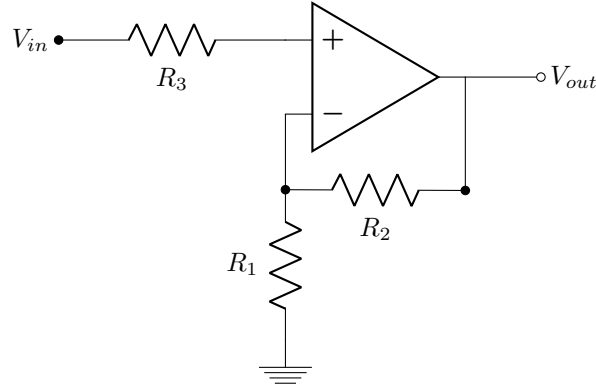


Figura 1: Circuito no inversor

Los componentes utilizados fueron:

Componente	Valor de la consigna	Valor comercial ( $\pm 5\%$ )	Valor medido
$R_1$	2	2.2	2.19
$R_2$	160	150	145
$R_3$	100	100	98

Table 1: Valores de resistencias en  $k\Omega$

El operacional utilizado fue el *LM833*, y el circuito fue armado en una *protoboard*.

## 1.1 Análisis matemático con modelo de polo dominante

Como el único componente de este circuito que puede introducir polos en este circuito es el *op amp* (dejando de lado capacidades e inductancias parásitas), la única forma de obtener una respuesta en frecuencia para este circuito que no sea una constante es considerando modelos de operacionales que tomen en cuenta las singularidades de los mismos.

Asumiendo que entre  $V^+$  y  $V^-$  no circula corriente, y aplicando un divisor de tensión obtenemos que:

$$\begin{cases} V^+ = V_{in} \\ V^- = \frac{R_1}{R_1 + R_2} \cdot V_{out} \end{cases}$$

Aplicando la ecuación fundamental del operacional y simplificando, resulta que la ganancia ideal (con  $A_0$  infinito) es:

$$G = 1 + \frac{R_2}{R_1} = 67.21 \sim 36.5dB \quad (1)$$

Como el  $A_0$  del operacional (según su hoja de datos) es de  $110dB \sim 3.16 \times 10^5 \gg G$ , entonces podemos utilizar el modelo explicado en la introducción para obtener la  $\omega'_p$  a esta ganancia, con lo cual la función transferencia del circuito queda:

$$H(s) = \frac{G}{\frac{s}{\omega'_p} + 1} \quad (2)$$

Habiendo obtenido el valor del *bandwidth product* del circuito de la *data sheet* del operacional, el valor de la frecuencia de corte es  $f'_p = \frac{BWP}{G} \sim 238kHz$ , de donde se puede completar la transferencia 2 con  $\omega'_p = 2\pi f'_p$ . El circuito tiene, entonces, un único polo que se encuentra en esta frecuencia, y para  $f \ll f'_p$ , la ganancia debería ser igual a la ideal.

Por otro lado, como consideramos que no circula corriente entre las entradas inversora y no inversora del operacional, la impedancia de entrada según este modelo es infinita.

## 1.2 Método de medición

Hasta este punto, parecería que la resistencia  $R_3$  no tiene ninguna influencia en el comportamiento del circuito. Sin embargo, si consideramos que el valor de esta resistencia es de  $98k\Omega$ , se debería tener en cuenta que incluso una corriente del orden de los  $nA$  podría provocar una caída de tensión de varios  $mV$ . Siendo que según la hoja de datos del operacional, la corriente de *bias* del circuito es típicamente de  $300nA$ , esperaríamos observar un *offset* en esta resistencia de  $R_3 \cdot I_b = 29.4mV$ . produciría un *offset*. Teniendo en cuenta además la ganancia del circuito, esta pequeña diferencia de potencial podría resultar en la salida de un *offset* de aproximadamente  $1.98V$ , lo cual podría afectar considerablemente la saturación del circuito.

Para verificar que este análisis tiene mérito, se midió la diferencia de potencial entre la entrada y la salida cuando la fase entre ellas era de  $0^\circ$ , que se cumplía en  $f = 1kHz$ .

Efectivamente, se obtuvo un *offset* de  $2.15V$  en esta medición. La discrepancia entre lo calculado y lo obtenido podría provenir de una corriente de *bias* superior a la típica: una corriente de  $327nA$  explicaría perfectamente el resultado obtenido, y la información aportada por el fabricante indica que este valor puede llegar hasta los  $750nA$ , con lo cual parecería un valor razonable. A su vez, parte de la tensión continua que se ve amplificada podría deberse a una  $V_{DC}$  parásita del generador utilizado, ya que  $2.5mV$  extra en la entrada también explicarían el resultado obtenido. Cualquiera de estos dos factores, o una combinación de ambos, podría estar influyendo en el resultado.

Debido a este fenómeno, se debió trabajar con un *offset* de alrededor de  $-30mV$  a la hora de medir la respuesta en frecuencia y la impedancia de entrada del circuito (aproximadamente porque no en todas las mediciones se usó exactamente el mismo valor). No considerarlo llevaba a una asimetría en la saturación

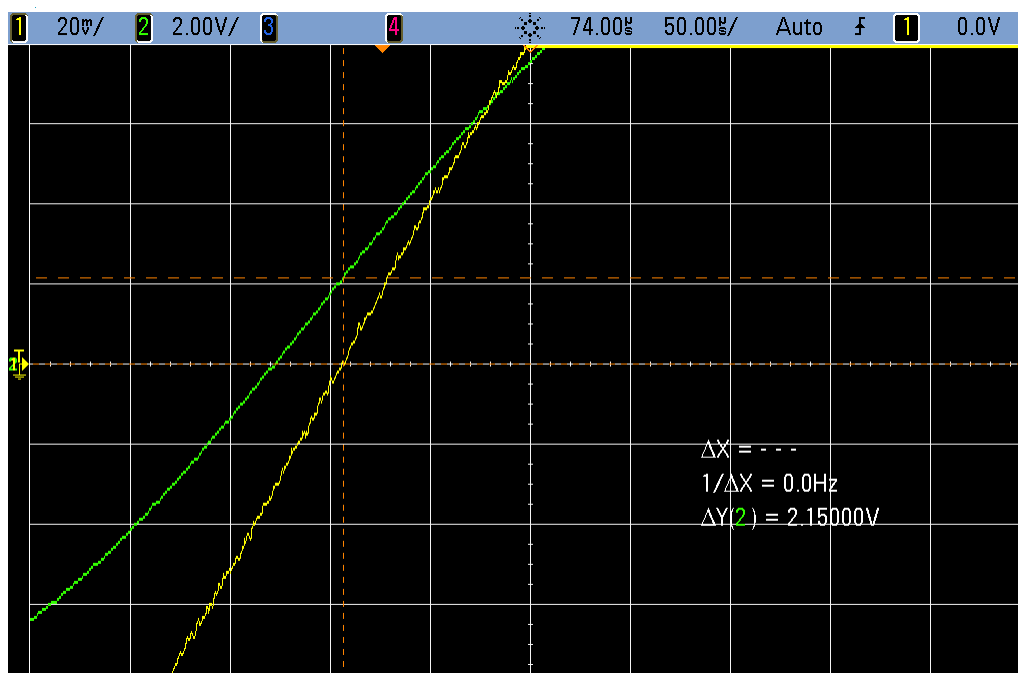


Figura 2: *Offset* entre la salida y la entrada cuando  $\angle H(f) = 0^\circ$

del operacional que limitaba la tensión de entrada aún más que lo que permitía la gran ganancia del circuito y el *slew rate*.

En cuanto a la impedancia de entrada, la misma se midió asumiendo que la resistencia  $R_3$  podía considerarse constante y con fase  $0^\circ$  para todas las frecuencias, de forma tal que midiendo  $V_{R_3}$ , se puede obtener la corriente como  $I = \frac{V_{R_3}}{R_3}$ .

## 1.3 Análisis de resultados

### 1.3.1 Respuesta en frecuencia

Con los datos de , lo calculado con la fórmula 2 y la simulación del circuito en *LTspice*, se elaboraron los siguientes diagramas de Bode:

Tanto el modelo utilizado para llegar a la función transferencia analíticamente como el utilizado por el simulador predicen que en la frecuencia de corte debe observarse un polo de primer orden. Sin embargo, las mediciones indican la presencia de un polo de segundo orden, donde los dos polos son complejos conjugados debido al sobrepico que se presenta.

Efectivamente este circuito está presentando otro polo además del dominante del capacitor. Una explicación que se podría ofrecer yace en la capacidad entre  $V^+$  y  $V^-$ , o *differential input capacitance*,

REFERENCIA  
A LA  
TABLITA  
DEL  
ANEXO

BODES  
SUPER-  
PUESTOS

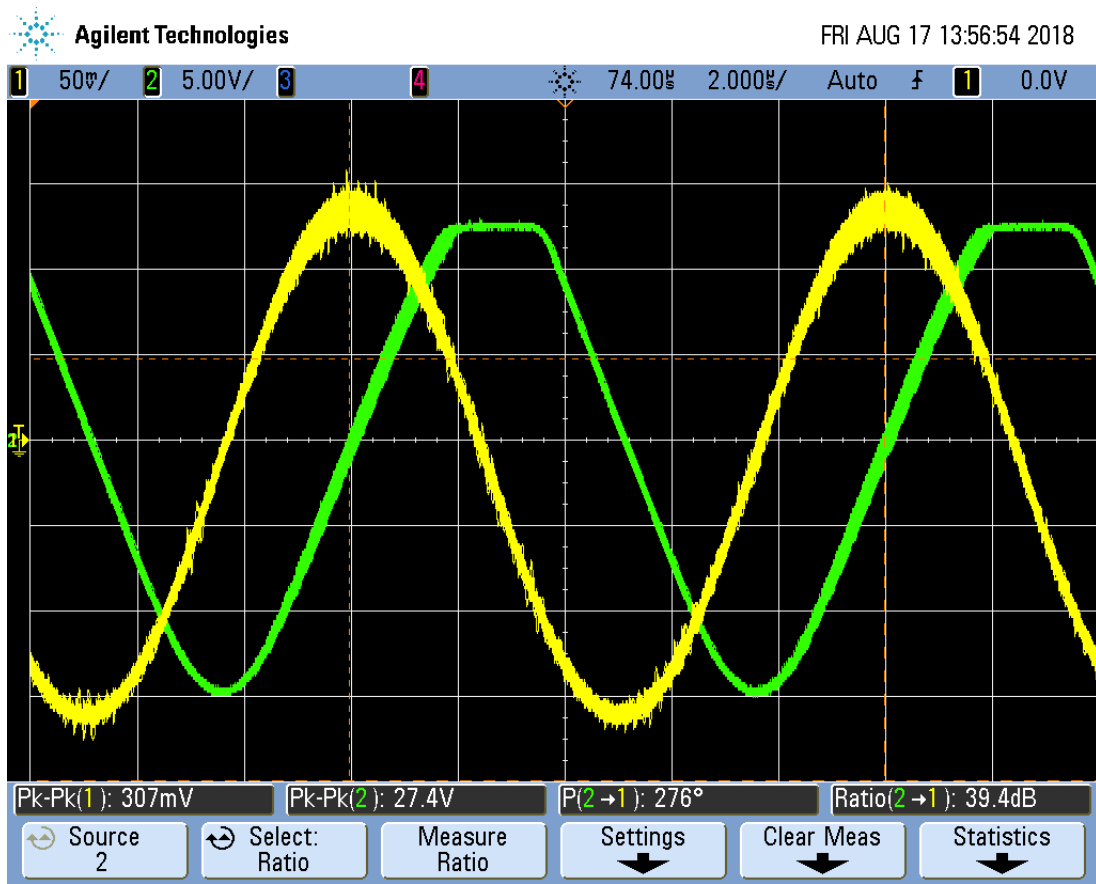


Figura 3: Saturación producto del *offset* entre la salida y la entrada

que el fabricante estima en  $12pF$ . Planteado con la presencia de este capacitor, las ecuaciones del circuito resultan:

$$\begin{cases} V_{in} = V^+ + I_3 \cdot R_3 \\ V^+ = V^- + I_3 \cdot \frac{1}{sC} \\ V_{out} = I_2 \cdot R_2 + V^- \\ V_{out} = A_{vol}(s) \cdot (V^+ - V^-) \\ V^- = I_1 \cdot R_1 \\ I_1 = I_2 + I_3 \end{cases}$$

Resolviendo el sistema, la nueva función transferencia se obtiene como:

$$H(s) = \left( \frac{A_0 \cdot (R_1 + R_2)}{R_2 + A_0 \cdot (R_1 + 1)} \right) \cdot \left( \frac{1}{\frac{K}{\omega_p \cdot (R_2 + A_0 \cdot (R_1 + 1))} \cdot s^2 + \frac{(\omega_p \cdot K + R_1 + R_2)}{\omega_p \cdot (R_2 + A_0 \cdot (R_1 + 1))} \cdot s + 1} \right)$$

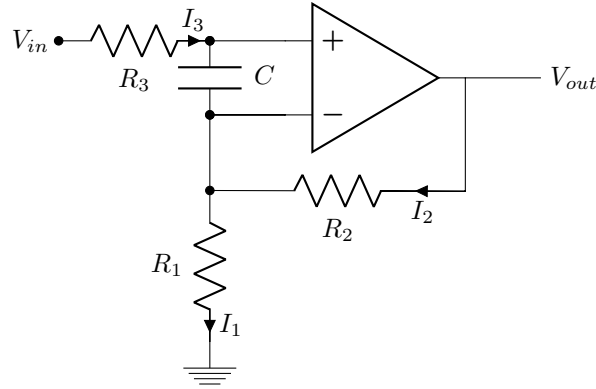


Figura 4: Circuito considerando la *differential input capacitance*

En la expresión anterior, llamamos  $K = C \cdot (R_1 \cdot R_2 + R_3(R_1 + R_2))$ . Notamos que el término constante es idéntico al que habíamos obtenido sin considerar el capacitor, que aproximadamente la ganancia ideal del circuito.

Simulando con  $C = 12pF$ , se obtienen los siguientes resultados:

**SUPERPONER SIMULADO CON C=12PF**

El modelo predice la presencia de un sobrepico, pero sin embargo no se llega a ajustar exactamente a lo que se midió. Esto puede deberse a que para un valor tan bajo de  $C$ , cualquier capacidad parásita presente en el circuito puede influir en el resultado obtenido. Por ejemplo, si considerásemos que podemos tener otros  $10pF$  provenientes de la *proto board*, y que la capacidad del operacional es de  $14pF$  en lugar de los  $12pF$  (ya que el fabricante indica que son 12, pero no aporta valores máximos ni con cuánto error ni en qué condiciones fueron medidos), obteniendo una  $C_T = 24pF$ , los resultados que se obtienen son los siguientes:

**SUPERPONER SIMULADO CON C=24PF**

### 1.3.2 Impedancia de entrada

Si consideramos que la impedancia entre la entrada inversora y la no inversora del operacional es infinita, entonces también debería serlo la impedancia de entrada del circuito. Sin embargo, al estar midiendo una impedancia tan grande, debemos considerar que ya comienza a afectar las mediciones considerablemente la presencia de las puntas del osciloscopio. Como se utilizaron en configuración  $\times 10$ , conectarlas al circuito implica poner en paralelo un capacitor de  $C_{osc} \sim 10pF$  y una resistencia de  $R_{osc} \sim 10M\Omega$ . A su vez, con impedancias de este orden tampoco es razonable considerar que no entra ninguna corriente por el operacional. Deben tenerse en cuenta también, pues, los  $C = 12pF$  que informa el fabricante que hay entre  $V^+$  y  $V^-$ , que quedarán en serie con  $R_1$ .

**MODELO DEL CIRCUITO QUE USO? SI ALCANZA EL TIEMPO**

La impedancia de entrada que utilizaremos es entonces:

$$Z_{in}(s) = \frac{C_{osc}CR_{osc}R_1R_3 \cdot s^2 + [R_3 \cdot (C_{osc}R_{osc} + CR_1 + CR_{osc}) + R_{osc}CR_1] \cdot s + R_3 + R_{osc}}{C_{osc}CR_{osc}R_1 \cdot s^2 + (C_{osc}R_{osc} + CR_1 + CR_{osc}) \cdot s + 1} \quad (3)$$

#### BODE DE IMPEDANCIA DE ENTRADA AAAAAAAAAAAAAA AAAAAAAAAAAAAA

Si bien la correspondencia entre el modelo y lo medido no es tan notoria como lo fue en la respuesta en frecuencia, la forma de ambas funciones se asimilan considerablemente. También debe considerarse que en este caso los valores de los componentes, sobre todo de los capacitores, son aproximados. No sólo no sabemos su valor exacto, sino que por ser del orden de los  $pF$ , es razonable suponer que cualquier capacidad o inductancia parásita que pueda haber en el circuito puede estar influyendo apreciablemente en su comportamiento.

## 1.4 Conclusiones

Si bien los modelos de operacional discutidos en la introducción resultan útiles en muchos casos, es importante tener presente qué suposiciones se están haciendo cuando se los utiliza y si las mismas son válidas en cada circuito que se utiliza en particular. En este caso, la presencia de una resistencia de  $100k\Omega$  a la entrada provocó que no se pudiese despreciar el efecto de la corriente de *bias*, que producía un *offset* de  $2V$  a la salida, así como que el efecto de la capacidad parásita del operacional fuera apreciable, resultando que el circuito presentara un polo de segundo orden en lugar de primer orden.