# 1 Circuitos integradores y derivadores

Algunas aplicaciones útiles de circuitos con amplificadores operacionales implican realizar operaciones matemáticas entre las señales involucradas en un circuito. En esta sección estudiaremos los casos particulares de derivación e integración con op amps. En ambos circuitos, se utilizará el operacional LM833, así como una resistencia de  $R=15k\Omega$  y un capacitor de C=6.8nF.

### 1.1 Análisis matemático

Dado que todos los circuitos estudiados en esta sección presentan la misma topología general, analizaremos el caso general para cada modelo de operacional, y para obtener los resultados particulares bastará reemplazar en el resultado final con los valores de  $Z_1$  y  $Z_2$  que corresponda.

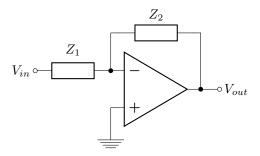


Figura 1: Circuito inversor

# 1.1.1 $A_0$ infinito

Si consideramos que  $V^- = V^+$ , entonces este circuito presenta una tierra virtual en ese punto, y por lo tanto puede resolverse trivialmente, obtieniendo:

$$H(s) = -\frac{Z_2(s)}{Z_1(s)} \tag{1}$$

$$Z_{in}(s) = Z_1(s) \tag{2}$$

### **1.1.2** $A_0$ finito

Al considerar que la ganancia no es infinita, ya no se cumple que  $V^-=0$ , aunque mientras que sigamos admitiendo que la impedancia del operacional es infinita, existe una sola corriente en el circuito. Por lo tanto las ecuaciones quedan planteadas como:

$$\begin{cases} V_{in} - V_{out} = I \cdot (Z_1 + Z_2) \\ V^- = V_{out} + I \cdot Z_2 \\ V_{out} = -A_0 \cdot V^- \end{cases}$$

En este caso, el resultado obtenido es:

$$H(s) = -\frac{A_0 \cdot Z_2}{Z_2 + (A_0 + 1) \cdot Z_1} \sim -\frac{A_0 \cdot Z_2}{Z_2 + A_0 \cdot Z_1}$$
(3)

$$Z_{in}(s) = \frac{Z_2}{A_0 + 1} + Z_1 \sim \frac{Z_2}{A_0} + Z_1 \tag{4}$$

Podemos verificar la validez de estas expresiones notando que  $\lim_{A_0\to\infty}$  llegamos, en ambos casos, a los resultados de la sección anterior.

Para el operacional utilizado, el valor de  $A_0$  es 110dB.

### **1.1.3** $A_{vol}(s)$

Para obtener la fórmula del modelo de polo dominante aplicado a este circuito, basta reemplazar  $A_0$  por  $A_{vol}(s) = \frac{A_0}{\frac{s}{\omega_n} + 1}$  en las ecuaciones 3 y 4. Se obtiene entonces:

$$H(s) = -\frac{A_0 \cdot Z_2}{\left(\frac{s}{\omega_p} + 1\right)(Z_2 + Z_1) + A_0 \cdot Z_1} \sim -\left(\frac{A_0 \cdot Z_2}{A_0 \cdot Z_1 + Z_2}\right) \cdot \left(\frac{1}{\left(\frac{Z_1 + Z_2}{A_0 \cdot Z_1 + Z_2} \cdot \frac{1}{\omega_p}\right) \cdot s + 1}\right)$$
(5)

$$Z_{in}(s) = \frac{\left(\frac{s}{\omega_p} + 1\right)(Z_2 + Z_1) + A_0 \cdot Z_1}{\frac{s}{\omega_p} + A_0 + 1} \sim \left(\frac{Z_2 + A_0 \cdot Z_1}{A_0}\right) \cdot \left(\frac{\left(\frac{Z_1 + Z_2}{Z_2 + A_0 \cdot Z_1}\right) \cdot \frac{1}{\omega_p} \cdot s + 1}{\frac{1}{A_0 \cdot \omega_p} \cdot s + 1}\right)$$
(6)

En este caso también se verifica que el término que no depende de  $\omega_p$  tiende a la ganancia cuando  $A_0$  tiende a infinito. Sin embargo, se agrega un polo a la transferencia, y un polo y un cero a la impedancia.

En el *LM833*, dado que el valor del  $BWP=16MHz,\,\omega_p=2\pi\frac{BWP}{A_0}\sim 2\pi\cdot 50.6Hz.$ 

### 1.2 Derivador

Para armar un circuito derivador con los componentes mencionados, la conexión debe realizarse de la siguiente manera:

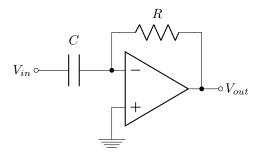


Figura 2: Circuito derivador

#### 1.2.1 Análisis matemático: respuesta en frecuencia

Si consideramos el modelo ideal para el op amp, al tener una tierra virtual en  $V^-$ , la entrada y la salida están aisladas entre sí, reemplazando en ??  $Z_1 = \frac{1}{sC}$  y  $Z_2 = R$ :

$$H(s) = -RC \cdot s$$

Antitransformando esta expresión, obtenemos que  $v_{out}(t) = -RC \cdot \frac{\partial}{\partial t} v_{in}(t)$ , con lo cual analíticamente podemos ver que cumple la función planteada inicialmente, si bien la salida estará invertida y multiplicada por una constante.

Con el modelo de  $A_0$  constante, en cambio, la ecuación resultante es:

$$H(s) = -\left(\frac{A_0 \cdot RC}{1 + A_0}\right) \cdot \left(\frac{s}{\left(\frac{RC}{A_0 + 1}\right) \cdot s + 1}\right)$$

Dado que  $A_0+1\sim A_0$ , la constante es prácticamente idéntica a la del modelo ideal, pero en este caso se agrega a la transferencia un polo en  $f=\frac{A_0+1}{2\pi\cdot RC}\sim 493MHz$ . Por lo tanto, sus efectos no serían apreciables hasta llegar a frecuencias en el orden de los MHz, con lo cual hasta frecuencias de kHz el circuito debería derivar correctamente.

Por último, teniendo en cuenta el polo dominante del operacional, la función transferencia queda reducida a:

$$H(s) = -\left(\frac{A_0 \cdot RC}{1 + A_0}\right) \cdot \left(\frac{s}{\left(\frac{RC}{(1 + A_0) \cdot \omega_p}\right) \cdot s^2 + \left(\frac{RC \cdot \omega_p + 1}{(1 + A_0) \cdot \omega_p}\right) \cdot s + 1}\right)$$

En este caso, el polo queda de segundo orden, con  $f_0 = \frac{1}{2\pi} \sqrt{\frac{(1+A_0)\cdot\omega_p}{RC}} = 158kHz$ , con  $\xi = \frac{\omega_0\cdot(RC\cdot\omega_p+1)}{2\omega_p\cdot(1+A_0)} = 0.005$ . La respuesta en frecuencia, entonces, presentará un sobrepico considerable en esta frecuencia, y un salto abrupto de  $-180^\circ$  en la fase. Sin embargo, aquí no se están teniendo en cuenta los  $50\Omega$  de impedancia del generador de funciones que quedarán en serie con el circuito, que provocarían que el sobrepico no sea tan pronunciado. Esto se tratará más en detalle en la sección 1.3.

Como el último modelo introduce un cambio tan grande en el comportamiento del circuito, será el que contrastaremos con los resultados. Se espera que el circuito derive señales con frecuencia menor a la del polo. El alto factor de calidad sugeriría que no se empezarían a observar cambios hasta frecuencias del mismo orden que ella.

### 1.2.2 Análisis matemático: impedancia de entrada

Idealmente, la impedancia de entrada del circuito sería solo la del capacitor. Si utilizázemos la expresión 4, deberíamos además sumar  $\frac{R}{A_0} \sim 0.05\Omega$ , pero esto sería comparable con la impedancia del capacitor sólo en frecuencias del orden de los 100MHz, con lo cual despreciaremos su aporte.

Con el modelo de  $A_{vol}(s)$ , la función que se obtiene es:

$$Z_{in}(s) = \frac{1}{sC} \cdot \left( \frac{\frac{RC}{(1+A_0) \cdot \omega_p} \cdot s^2 + \frac{1+RC \cdot \omega_p}{(A_0+1) \cdot \omega_p} \cdot s + 1}{\frac{1}{(1+A_0) \cdot \omega_p} \cdot s + 1} \right)$$

Al igual que la transferencia, esta función tiene  $f_0=158kHz$  con un  $\xi=0.05$ , pero en este caso en un cero en lugar de un polo. El polo que sí presenta esta función está en 16MHz.

## 1.2.3 Análisis de resultados: respuesta en frecuencia

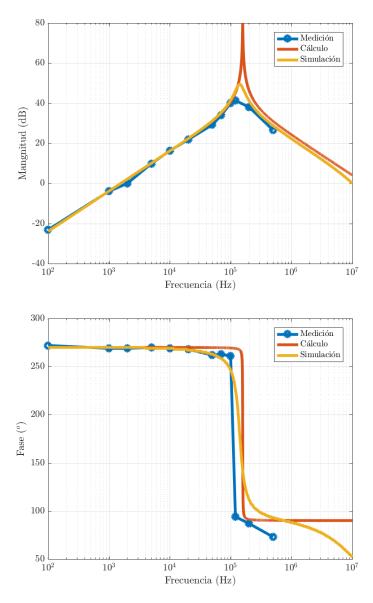


Figura 3: Respuesta en frecuencia del derivador

En la figura anterior, se observa que el modelo logró precedir correctamente la frecuencia del polo de segundo orden, así como la presencia de un sobre pico. Sin embargo, no se pudo medir en frecuencias muy cercanas a este punto, debido a limitaciones del slew rate de  $7\frac{V}{\mu s}$  del operacional. A  $158k\Omega$ , si estimamos

que la ganancia sería de 50dB como calcula el simulador, la máxima tensión de entrada admisible sería de  $V_{in} = \frac{7\frac{V}{\mu s}}{2\pi \cdot 150kHz \cdot 10^{50/20}} \sim 22mV$ , lo cual es del orden del ruido del osciloscopio y por lo tanto no sería una medición confiable.

Observando el comportamiento de la fase, podemos estimar que la predicción del simulador es mejor que la analítica. El hecho de que la fase continúa decreciendo más allá de los  $90^{\circ}$  sugeriría que hay otra singularidad en el sistema, que proviene de algún parámetro del operacional que el simulador tiene en cuenta y nosotros no. Puesto que la data sheet informa que la frecuencia en la cual el operacional tiene ganancia unitaria es 9MHz, en lugar de los 16 que indicaría el bandwidth product, es razonable suponer que el operacional tiene otro polo de frecuencia mucho mayor a la del primero, que llega a apreciarse debido a que se está trabajando a frecuencia y ganancia elevadas.

Otra información que se puede extraer de la fase es el rango de frecuencias donde el circuito deriva. La fase se mantuvo en el rango  $(-90 \pm 3)^{\circ}$  hasta f = 20kHz. Más allá de ese punto, se considera que no se puede utilizar el circuito como derivador.

## 1.2.4 Análisis de resultados: impedancia de entrada

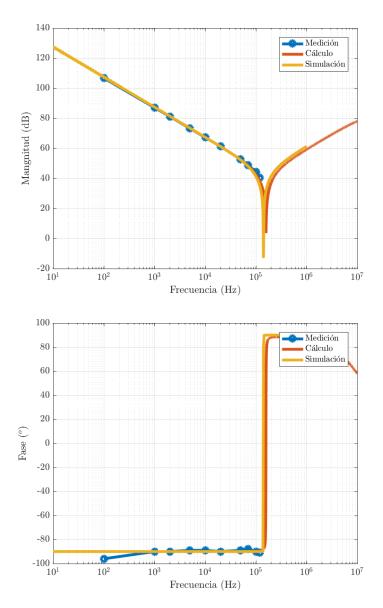


Figura 4: Impedancia de entrada del derivador compensado

Estas mediciones se realizaron colocando una resistencia de  $10k\Omega$  en serie con el circuito, y asumiendo que la misma no introduce cambios de fase en el rango de frecuencias donde se trabajó.

Para el rango de frecuencias medido, el comportamiento es prácticamente idéntico al ideal: la fase se

mantiene constante en  $-90^{\circ}$ , y la magnitud baja 20dB por década. No se pudieron hacer mediciones más allá de los 120kHz debido a las limitaciones explicadas en la sección anterior. En la última medición se llega a apreciar que el descenso en magnitud es más abrupto, lo cual coincidiría con la presencia del cero de orden dos que se observa en la teoría y en Spice.

Si asumimos que la impedancia medida es puramente capacitiva, podemos calcular para cada medición  $C = (2\pi \cdot f \cdot 10^{|H|/20})^{-1}$ . Salvo para el útimo punto, se obtienen valores de C entre 6.9 y 9nF. Siendo que el valor del capacitor utilizado era  $6.8nF \pm 5\%$ , estos valores indicarían que una parte de la impedancia proviene de otros elementos, pero de todas formas el orden de magnitud es el adecuado. Para la última medición, sin embargo, se obtiene C = 12.4pF. Esto refuerza la idea de que en esta medición influye el cero de segundo orden proveniente del polo del operacional.

### 1.2.5 Análisis de resultados: respuesta transitoria

Según lo medido en la sección 1.2.3, deberían poder derivarse señales de f < 20kHz.



Figura 5: Respuesta del derivador (verde) a una entrada triangular (amarilla) de 1kHz

Aquí se observa que el circuito deriva correctamente la señal de entrada. Cabe aclarar que la salida se muestra invertida para que se aprecie el efecto derivador, pues como ya se mencionó la salida está multiplicada por (-1).

Algo que llama la antención en esta foto son los picos cuando la pendiente de la entrada cambia de signo.

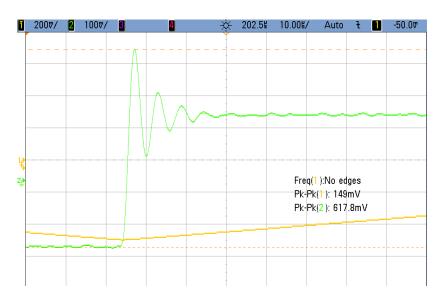


Figura 6: Respuesta transitoria del derivador (verde) a una entrada triangular (amarilla) de 1kHz

Se observa que el circuito oscila antes de estabilizarse. Esto es consistente con el hecho de que los polos del sistema son complejos conjugados, es decir, con que el sistema es subamortiguado.

Cuando observamos, en cambio, la respuesta de una frecuencia donde la fase ya no es cercana a  $-90^{\circ}$ , la salida no coincide con la derivada de la entrada. Esto también puede explicarse con que, como se observa en la figura ??, el circuito no llega a estabilizarse en un período y sólo se observa la respuesta transitoria.

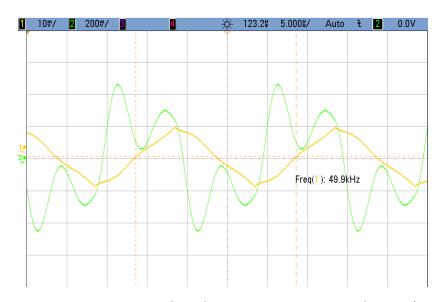


Figura 7: Respuesta del derivador (verde) a una entrada triangular (amarilla) de 50kHz

## 1.3 Derivador compensado

En la sección anterior, la elevada ganancia del sistema en la frecuencia del polo impidió que se pudiesen tomar mediciones en un gran rango de frecuencia. Por lo tanto, procederemos a continuación a compensar este comportamiento.

Si observamos la función transferencia ideal del circuito derivador, observamos que la ganancia se hace infinita cuando la frecuencia también tiende a infinito. Esto se debe a que el sistema presenta un cero en el origen, que proviene de que para frecuencias altas la impedancia del capacitor disminuye y tiende a cero. Esto puede solucionarse imponiendo una impedancia mínima independiente de la frecuencia, lo cual se puede lograr colocando un resistor en serie con el capacitor.

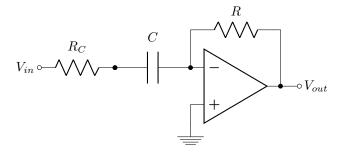


Figura 8: Circuito derivador compensado

### 1.3.1 Análisis matemático: respuesta en frecuencia

El análisis de este circuito es equivalente al efectuado en la sección 1.1, efectuando las sustituciones  $Z_1 = R_C + \frac{1}{sC}$  y  $Z_2 = R$ .

La función transferencia que se obtiene es:

$$H(s) = -\left(\frac{A_0 \cdot RC \cdot s}{1 + A_0}\right) \cdot \left(\frac{1}{\frac{(R + R_C) \cdot C}{(1 + A_0) \cdot \omega_p} \cdot s^2 + \left[\frac{1}{\omega_p} + C \cdot (R + R_C \cdot (1 + A_0))\right] \cdot \frac{1}{1 + A_0} \cdot s + 1}\right)$$
(7)

Por lo tanto, para eliminar el sobrepico debemos obtener el valor de  $R_C$  tal que  $xi \ge 0.707$ . Esto se resolvió con el siguiente código en Matlab:

```
r = 15e3; c = 6.8e-9;
Ao = 10(110/20); % de la hoja de datos: Ao=110dB
BWP = 16e6;
wp = 2*pi*BWP/Ao;
syms r2;
w0 = sqrt(wp*(1+Ao)/c/(r+r2));
```

```
xi = w0/2*(c*(r+r2*(1+Ao))+1/wp)/(1+Ao);
r2 = eval(solve(xi == 0.707, r2));
```

Se obtiene así que  $R_C \ge 210\Omega$ . Sin embargo, si se tomase la mínima indispensable para quitar el sobrepico, se tendría una ganancia de aproximadamente 40dB en la frecuencia del polo. Por lo tanto, se utilizó  $R_C = 470\Omega$ , con la cual la magnitud no debería superar los 30dB.

Como ahora el sistema esta sobreamortiguado, los polos ya no son complejos conjugados sino dos polos reales distintos. Calculando  $\omega_0$  y  $\xi$  con el valor elegido de  $R_2$ , las frecuencias de corte que se obtienen son

#### 1.3.2 Análisis matemático: impedancia de entada

En este caso, la impedancia de entrada ideal es  $R_C$  en serie con el capacitor:

$$H(s) = \frac{1}{C} \cdot \frac{R_C C \cdot s + 1}{s}$$

Esta transferencia cuenta con un polo en el origen y un cero en  $f = \frac{1}{2\pi \cdot R_C C} \sim 50 kHz$ .

De igual manera que el caso anterior, se desprecian los  $0.05\Omega$  que se suman en el modelo de  $A_0$  constante.

Considerando, en cambio, el modelo de polo dominante, la impedancia de entrada que se obtiene es:

$$Zin(s) = \frac{1}{s \cdot C} \cdot \left( \frac{\frac{(R+R_C) \cdot C}{\omega_p} \cdot s^2 + \left[\frac{1}{\omega_p} + C \cdot (R+R_C \cdot (1+A_0))\right] \cdot \frac{1}{1+A_0} \cdot s + 1}{\frac{1}{(1+A_0) \cdot \omega_p} \cdot s + 1} \right)$$
(8)

Los ceros de esta función están en los polos de la transferencia, es decir que tiene un , y se agrega además un polo en  $f_1 = 56kHz$  y  $f_2 = 432kHz$ . Teniendo en cuenta que se realizarán mediciones en ese rango, se utilizará este modelo para comparar con las mediciones.

### 1.3.3 Análisis de resultados: respuesta en frecuencia

En este caso sí se pudieron efectuar mediciones en un rango continuo de mediciones gracias a la ausencia del sobrepico. Los resultados obtenidos fueron:

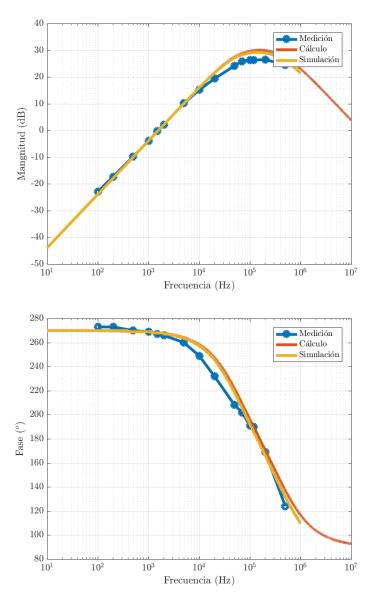


Figura 9: Respuesta en frecuencia del derivador compensado

El modelo predice adecuadamente el comportamiento del circuito. El hecho de que la magnitud máxima medida no coincida con la calculada ni la simulada podría atribuirse a que las mediciones se realizaron con tasas de cambio de  $V_{out}$  cercanas, si bien inferiores, al slew rate del operacional. Este efecto se habría visto exacerbado de haber elegido una resistencia de compensación menor.

En base a los resultados obtenidos para la fase, el nuevo circuito integra hasta  $f=2k\Omega$ , es decir un

orden de magnitud menos que el derivador no compensado.

# 1.3.4 Análisis de resutlados: impedancia de entrada

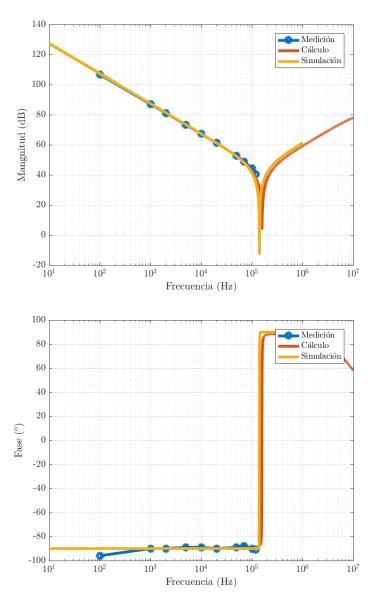


Figura 10: Impedancia de entrada del derivador compensado

Las mediciones cumplen las predicciones del simulador y las analíticas, que esta vez coinciden entre ellas. Se logró satisfactoriamente lograr limitar el mínimo de impedancia de entrada.

## 1.3.5 Análisis de resultados: respuesta transitoria

Repetiremos la medición que realizamos para el circuito no compensado en f = 1kHz.

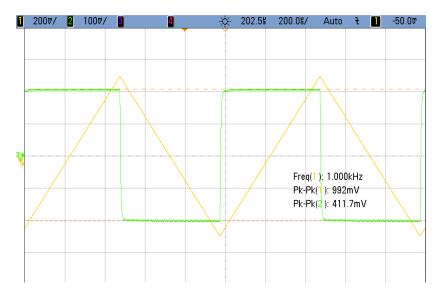


Figura 11: Respuesta del derivador compensado (verde) a una entrada triangular (amarilla) de 1kHz

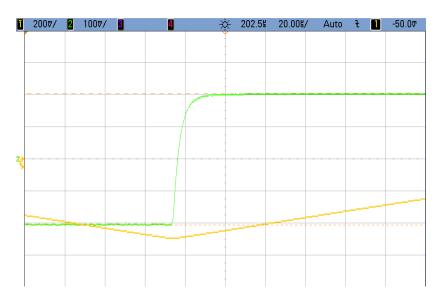


Figura 12: Respuesta del derivador compensado (verde) a una entrada triangular (amarilla) de 1kHz

El sistema conserva su comportamiento de derivador para frecuencias menores a 2kHz como se esperaba. En este caso, además, ya no se produce un overshoot en el transitorio, si no que ahora corresponde al de un circuito de segundo orden sobreamortiguado, que es lo que pretendíamos al compensar el circuito.

Para frecuencias altas, sin embargo, el circuito ya no se comporta como un derivador. Esto sucede porque el período de la señal es menor que el tiempo del transitorio del circuito.

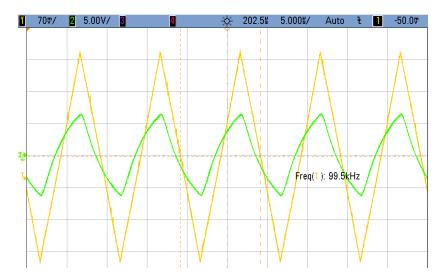


Figura 13: Respuesta del derivador compensado (verde) a una entrada triangular (amarilla) de 1kHz

## 1.4 Integrador

Colocando los componentes en el orden inverso al derivador se obtiene el circuito integrador:

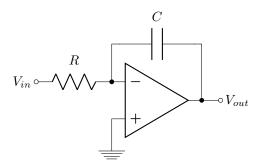


Figura 14: Circuito integrador

### 1.4.1 Análisis matemático: respuesta en frecuencia

Reemplazando  $Z_1$  por R y  $Z_2$  por  $\frac{1}{sC}$  en la ecuación 1, obtenemos:

$$H(s) = -\frac{1}{RC \cdot s}$$

Efectuando la antitransformada de Laplace a esta expresión, resulta que  $v_{out}(t) = -\frac{1}{RC} \int_{-\infty}^{t} v(u) du$ , es decir que a la salida se obtiene la integral de la señal de la entrada, invertida y multiplicada por la constante  $\frac{1}{RC}$ . Así planteado, este sistema tiene ganancia infinita para corriente continua. Esto podría ser un problema debido a que cualquier ruido de frecuencias bajas se verá enormemente amplificado.

Utilizando la ecuación 3, la nueva transferencia que obtenemos es:

$$H(s) = -\frac{A_0}{(A_0+1) \cdot RC \cdot s + 1}$$

Aquí el polo se traslada del origen a  $f = \frac{1}{2\pi \cdot RC \cdot (A_0 + 1)} \sim 5mHz$ . Esto establece un máximo de ganancia para continua, pero en una frecuencia tan baja que sería razonable esperar que sea un problema de todas maneras.

Por último, considerando el polo del operacional la transferencia final queda en:

$$H(s) = -\frac{A_0}{\frac{RC}{\omega_p} \cdot s^2 + \left(\frac{1}{\omega_p} + (A_0 + 1) \cdot RC\right) \cdot s + 1}$$

$$\tag{9}$$

Esta función tiene también un polo en 0.005Hz, pero tiene un segundo en 16MHz. Sin embargo, para esta frecuencia la atenuación probablemente sea tal que no se pueda medir la salida, puesto que los

generadores de funciones utilizados para medir sólo pueden entregar hasta  $20V_{pp}$ . Por lo tanto, no podría en principio apreciarse un polo en esa frecuencia.

### 1.4.2 Análisis matemático: impedancia de entrada

Idealmente, debido a la tierra virtual en  $V^-$ , la entrada sólo se carga con  $Z_1 = R$ , con lo cual la impedancia sería constante:

$$Z_{in}(s) = R$$

Si consideramos la expresión ??, obtenemos en cambio que:

$$Z_{in}(s) = \frac{(A_0 + 1) \cdot RC \cdot s + 1}{(A_0 + 1) \cdot C \cdot s}$$

Según esta expresión, tendríamos un polo en el origen y un cero en 0.005Hz. La ganancia que tendría el sistema en esas frecuencias sería, sin embargo, tan elevada que impidiría medir la entrada sin que la salida sature, con lo cual sólo se podría medir en frecuencias donde los efectos del polo y el cero ya fueron neutralizados entre sí, y la expresión se vería nuevamente reducida a  $Z_{in} = R$ .

Finalmente, con el modelo de  $A_{vol}$  la impedancia de entrada resulta ser:

$$Z_{in}(s) = \frac{\frac{RC}{\omega_p} \cdot s^2 + \left(\frac{1}{\omega_p} + (A_0 + 1) \cdot RC\right) \cdot s + 1}{sC \cdot (A_0 + 1) \cdot \left(\frac{1}{\omega_p(A_0 + 1)} \cdot s + 1\right)}$$
(10)

Los polos de la transferencia mencionados en 9 son ahora ceros de la impedancia. Esta función cuenta también con un polo en  $f=\frac{omega_p(A_0+1)}{2\pi}\sim BWP=16MHz$ , que es la misma frecuencia de uno de los ceros. Esto implica que sus efectos se ven cancelados entre sí, quedando sólo el cero en 0.005Hz.

## 1.4.3 Análisis de resultados: respuesta en frecuencia

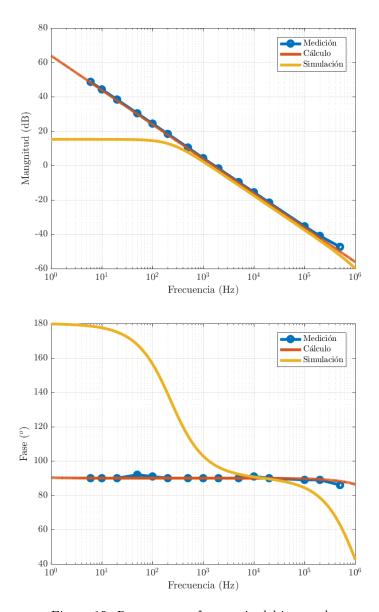


Figura 15: Respuesta en frecuencia del integrador

El circuito se comporta como un integrador ideal en el rango de frecuencias donde se midió. Para frecuencias más bajas la saturación del operacional debido a la alta ganancia del circuito impidió realizar más mediciones. No se explica por qué el simulador obtiene resultados tan dispares con los obtenidos

teóricamente, si bien a partir de los 100Hz el comportamiento de la magnitud es el de un polo simple.

# 1.4.4 Análisis de resultados: impedancia de entrada

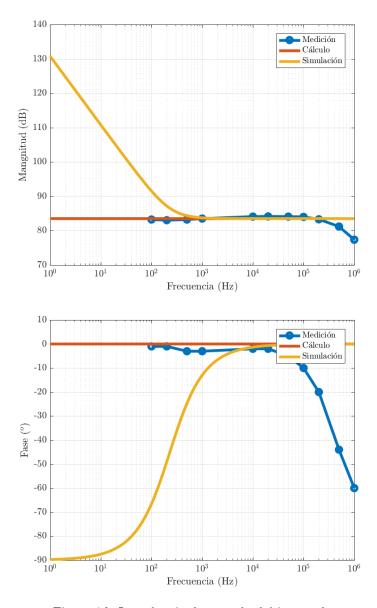


Figura 16: Impedancia de entrada del integrador

Hasta aproximadamente 100kHz, el comportamiento del circuito se corresponde con el modelo ideal, es decir, una resistencia de aproximadamente  $15k\Omega$  con fase 0°. En frecuencias más elevadas, sin embargo, aparece un polo de primer orden en 500kHz cuya presencia no se explica ni con el modelo de  $A_{vol}(s)$ , ni agregando la capacidad parásita entre  $V^+$  y  $V^-$  de 12pF, ni agregando las puntas del osciloscopio.

### 1.4.5 Análisis de resultados: respuesta transitoria

Según lo osbservado en la respuesta en frecuencia, el circuito debería poder integrar señales de todas las frecuencias que se midieron. Efectivamente, no se logró medir ninguna señal que no se integrara dentro del rango de frecuencias donde la salida no estaba demasiado atenuada para ser medida ni demasiado amplificada como para no poder medir la entrada. A continuación se ilustra uno de los casos medidos, donde se observa que la salida de una constante es una lineal, es decir su integral:

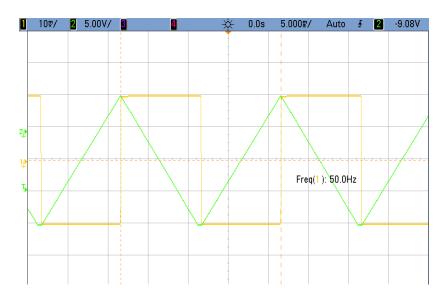


Figura 17: Respuesta del integrador (verde) a una entrada de tren de pulsos (amarilla) de 1kHz

### 1.5 Integrador compensado

Como ya se mencionó, el circuito integrador ideal tiene un polo en el cero. Esto implica que el circuito tiene, en teoría, ganancia infinita en continua. Efectivamente, cuanto más disminuía la frecuencia en el caso anterior más difícil se hacía medir, puesto que entradas de amplitud muy pequeñas saturaban el op amp. A su vez, constantemente se debía ajustar el offset del generador para compensar la corriente continua parásita que aparecía en el circuito, pues esto ocasionaba que la señal de salida saturara hasta quedar continua en  $V_{out} \sim V_{cc}$ .

Para compensar esta situación, se busca correr el polo del origen lo suficiente como para que en frecuencias bajas llegue a un máximo razonable. Como se explicará analíticamente a continuación, esto puede lograrse colocando una resistencia en paralelo con el capacitor. A grandes rasgos, esto evita que el

circuito funcione en *open loop* cuando el capacitor se abre por la baja frecuencia, ya que hay un mínimo de impedancia constante.

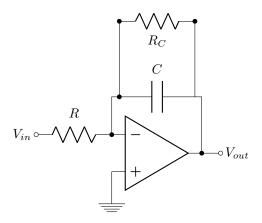


Figura 18: Circuito integrador compensado

#### 1.5.1 Análisis de matemático

La configuración de este circuito es  $Z_1 = R$  y  $Z_2 = (s \cdot C + \frac{1}{R_C})^{-1} = \frac{R_C}{s \cdot R_C C + 1}$ , donde llamaremos  $R_C$  a la resistencia de compensación. Puesto que el circuito integrador quedaba aptamente descripto por el modelo ideal para su respuesta en frecuencia, calcularemos el valor de  $R_C$  según este modelo.

Reemplazando en la ecuación genérica por los valores mencionados, la transferencia ideal del circuito resulta:

$$H(s) = -\frac{R_C}{R_1} \cdot \left(\frac{1}{s \cdot RC + 1}\right)$$

La ganancia se obtiene, entonces, tomando  $\lim_{f\to 0^+} |H(i2\pi f)| = \frac{R_C}{R_1}$ . Teniendo en cuenta que esta será la amplificación del ruido de señales de baja frecuencia, donde el sistema no podrá integrar, tomaremos como criterio que esta ganancia sea 6dB, es decir que  $R_C \sim 2 \cdot R_1 = 30k\Omega$ . El valor comercial elegido es entonces  $R_C = 27k\Omega$ . El cero queda posicionado entonces en  $f = \frac{1}{2\pi \cdot R_C C} \sim 870Hz$ .

La impedancia de entrada ideal es la misma que se obtiene en el integrador no compensado.

Las fórmulas de H(s) y  $Z_{in}(s)$  para el modelo  $A_0$  finito y con polo dominante se obtienen de forma análoga a como se operó hasta el momento: reemplazando los valores de  $Z_1$  y  $Z_2$  en la expresiones genéricas por los de este circuito. Sin embargo, como no aportaron información que afectara lo medido en el caso del integrador (y como se verá más adelante, tampoco en este), no se incluirán.

## 1.5.2 Análisis de resultados: respuesta en frecuencia

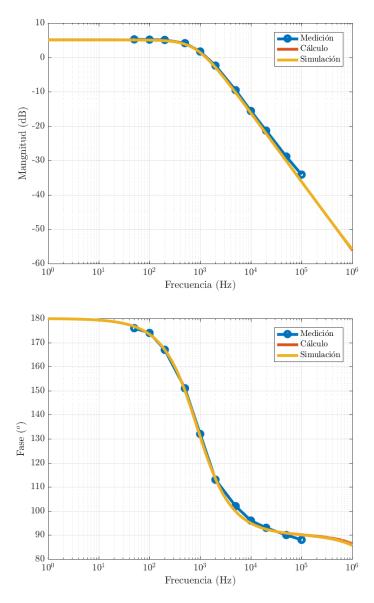


Figura 19: Respuesta en frecuencia del integrador compensado

Los resultados obtenidos con el simulador y con la teoría son tan similares que no logran distinguirse en el gráfico. Las mediciones también quedaron en línea con lo predicho por ambos modelos. Cabe aclarar que la función utilizada para el cálculo teórico es la de utiliza  $A_{vol}(s)$ , pero sin embargo el comportamiento

no se distingue de un sistema con un polo simple en  $f \sim 900 Hz$ .

# 1.5.3 Análisis de resultados: impedancia de entrada

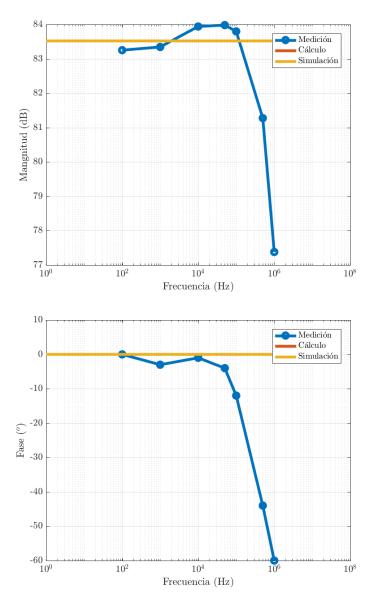


Figura 20: Impedancia de entrada del integrador compensado

En este caso, se observa un polo de primer orden en f = 500kHz. Esto no corresponde con ninguno de los modelos planteados ni se puede explicar agregando las puntas ni la differential input capacitance. Sin embargo, el comportamiento inicial es el de una resistencia de  $\sim 15k\Omega$ , que era lo que se esperaba obtener. También en este caso se está utilizando la expresión de Z(s) con  $A_{vol}(s)$  para el cálculo teórico.

# 1.5.4 Análisis de resultados: respuesta transitoria

Al correr el polo del origen a 900Hz, el circuito deja de integrar en señales de frecuencia de este orden de magnitud o menores, puesto que hasta ese punto se comporta como constante (predomina la resistencia).

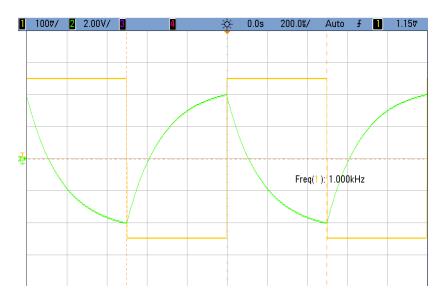


Figura 21: Respuesta del integrador compensado (verde) a una entrada de tren de pulsos (amarilla) de 1kHz

Cuando la frecuencia es mucho mayor que la de corte, en cambio, el término constante se hace despreciable y la transferencia se puede aproximar con la de un integrador ideal. Entonces, podemos observar en la salida la integral de la entrada.

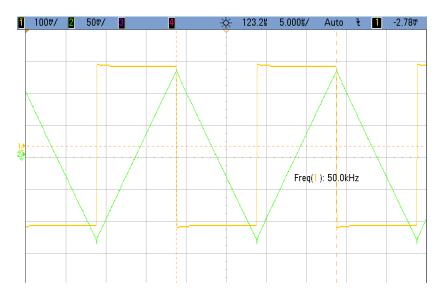


Figura 22: Respuesta del integrador compensado (verde) a una entrada de tren de pulsos (amarilla) de 50kHz

# 1.6 Conclusiones