



数字逻辑

第五章 数字硬件实现 ——存储器

北京理工大学计算机学院

提纲

1 存储器概念

2 存储器操作

3 小结

1.1 存储器定义

- 存储器是数字计算机的重要组成部分，指能够存储二进制信息的单元集合，以及存储和恢复信息的电路
 - 随机访问存储器（RAM）：存储即将用到的新信息
 - 只读存储器（ROM）：只能执行读操作



1.1 存储器定义

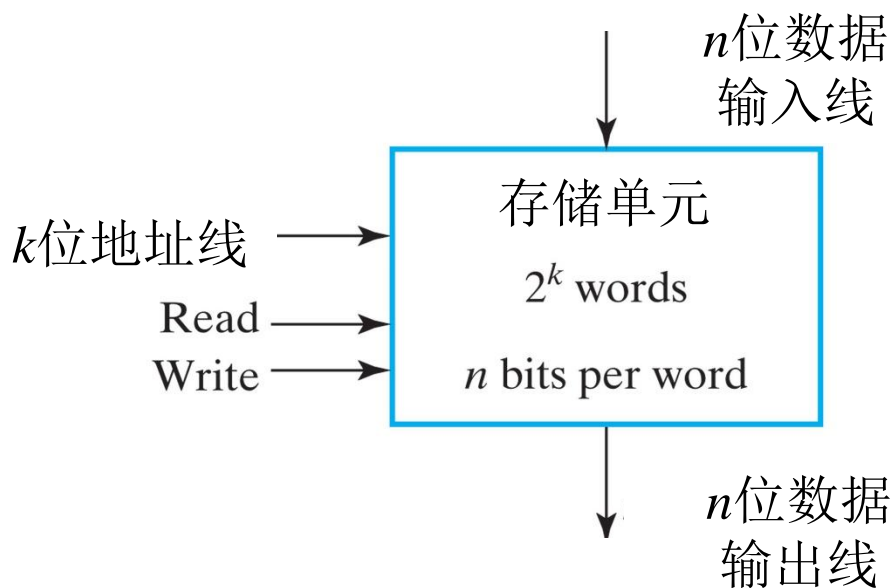
■ 随机访问存储器

- 存储器的任何一个存储单元的内容都可以被存取
- 存取时间是相同的，与存储单元的物理位置无关
- 二进制信息被分组存储在存储器中，每个组称为一个字（0和1的序列），是信息写入和读出的基本单位
 - 字节：8位一组
 - 字长：字的位数，例如16位=2字节

1.1 存储器定义

■ 随机访问存储器

- 地址：存储器中每个字分配的唯一编号
- 字是由地址线进行选择
- Write：输入存储器；Read：从存储器输出



| <u>Binary</u> | <u>Decimal</u> | Memory Contents |
|---------------|----------------|-------------------|
| 0000000000 | 0 | 10110101 01011100 |
| 0000000001 | 1 | 10101011 10001001 |
| 0000000010 | 2 | 00001101 01000110 |
| ⋮ | ⋮ | ⋮ |
| ⋮ | ⋮ | ⋮ |
| ⋮ | ⋮ | ⋮ |
| ⋮ | ⋮ | ⋮ |
| ⋮ | ⋮ | ⋮ |
| 1111111101 | 1021 | 10011101 00010101 |
| 1111111110 | 1022 | 00001101 00011110 |
| 1111111111 | 1023 | 11011110 00100100 |

1.2 存储器特征

■ 静态与动态

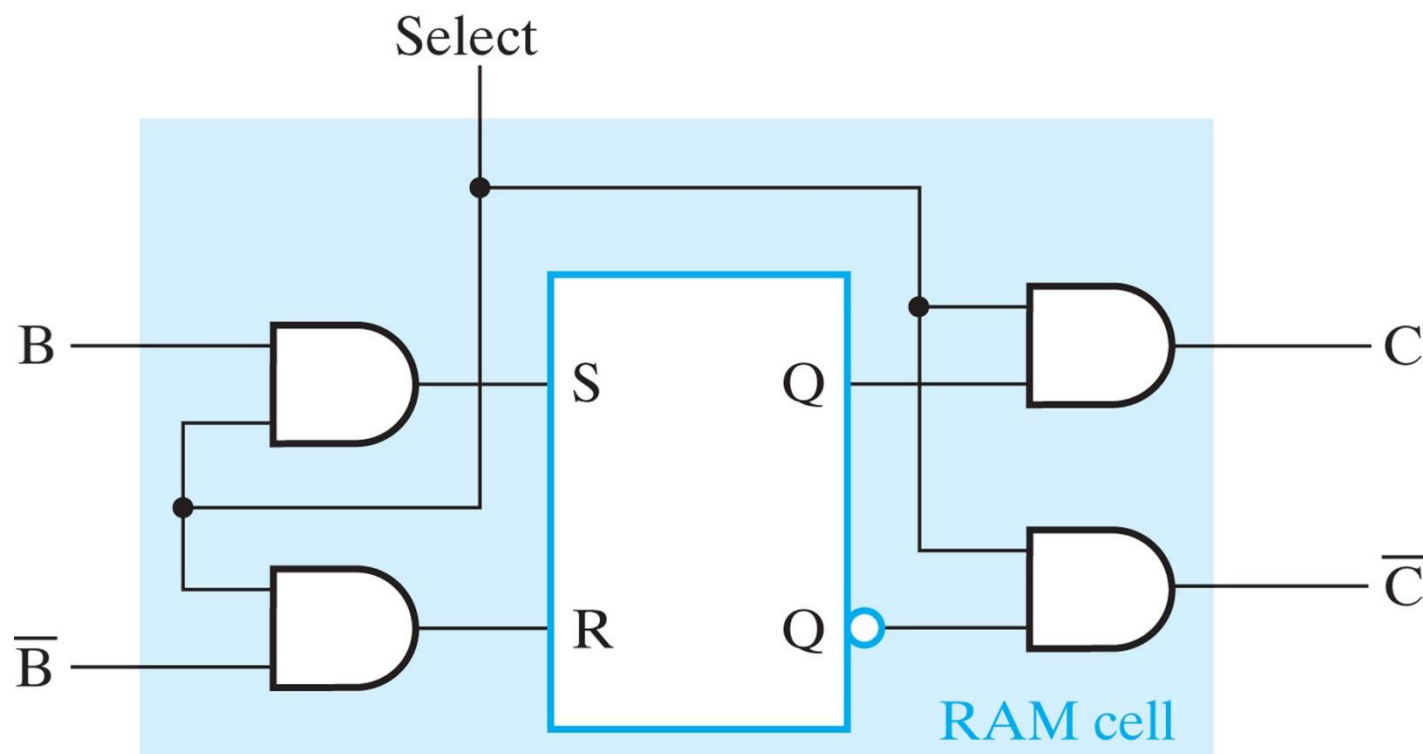
- 静态存储器（SRAM）保持信息直到断电
- 动态存储器（DRAM）以电容电荷的形式存储信息

■ 易失性与非易失性

- 掉电就会丢失存储信息的存储器称为易失性存储器（SRAM与DRAM）
- 掉电后仍保持原有存储信息的称为非易失性存储器（磁盘）

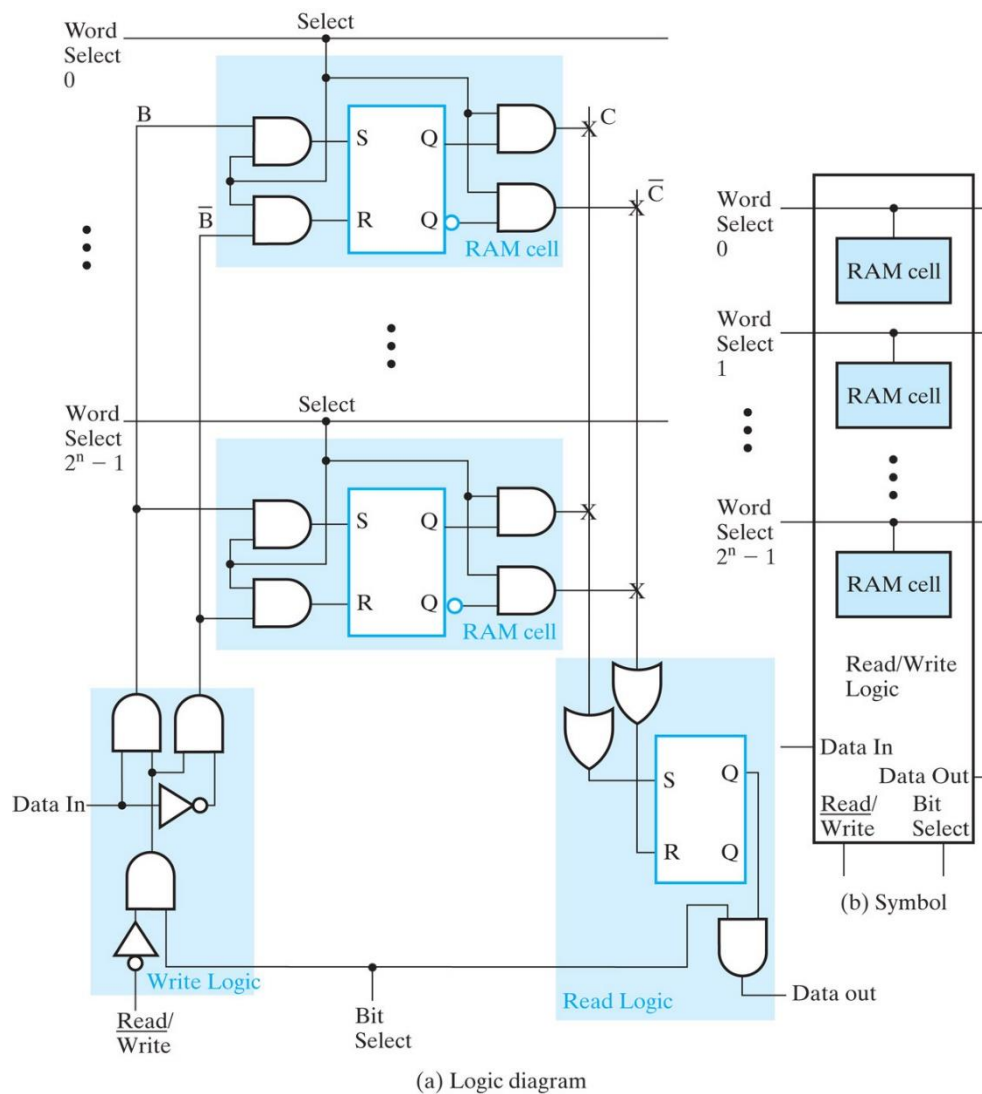
1.2 存储器特征

- 一位静态RAM单元逻辑
 - 存储部分：SR锁存器模拟
 - Select：使能信号



1.2 存储器特征

■ 静态RAM位片



提纲

1 存储器概念

2 存储器操作

3 小结

2.1 读写操作

- 读操作：从存储器取出已保存字的副本
 - ① 将要读的字二进制地址加载到地址线
 - ② 激活读入信号
- 写操作：将要存储的字送到存储器中保存
 - ① 将目标字的二进制地址加载到地址线
 - ② 将要存入存储器的数据信息加载到数据输入线
 - ③ 激活写输入信号

2.1 读写操作

- 存储器电路通过芯片选择信号来选择要读写的芯片，采用 R/\overline{W} 信号指定相应的操作

| 片选 CS | Read/Write R/\overline{W} | 存储器操作 |
|-----------------|--|-------------------------|
| 0 | × | None |
| 1 | 0 | Write to selected word |
| 1 | 1 | Read from selected word |

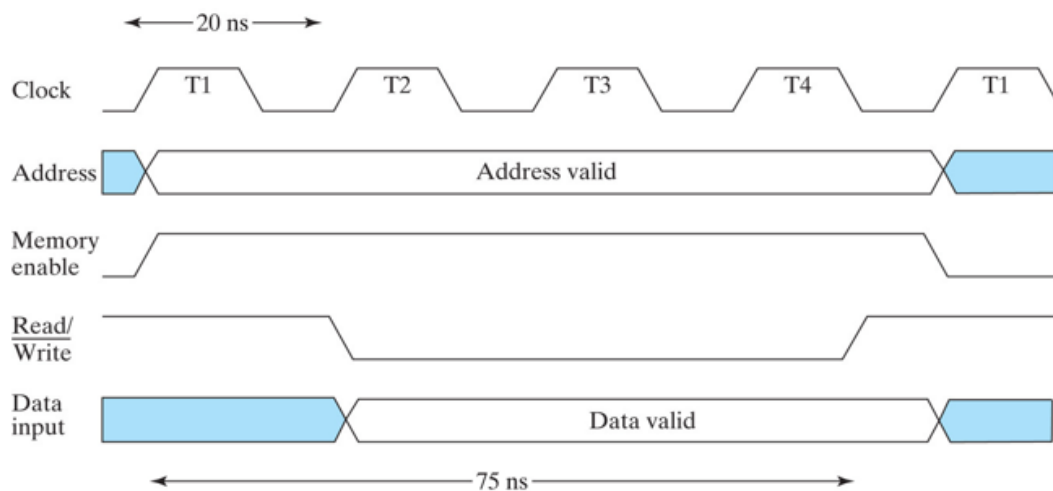
2.2 定时波形

- 读操作访问时间
 - 从地址请求到数据输出的最大时间间隔
- 写周期时间
 - 从地址请求到完成存储一个字的最大时间间隔
- 例
 - CPU时钟频率为50MHz，访问时间为65ns，写周期时间为75ns，那么每个存储请求至少需要4个时钟脉冲

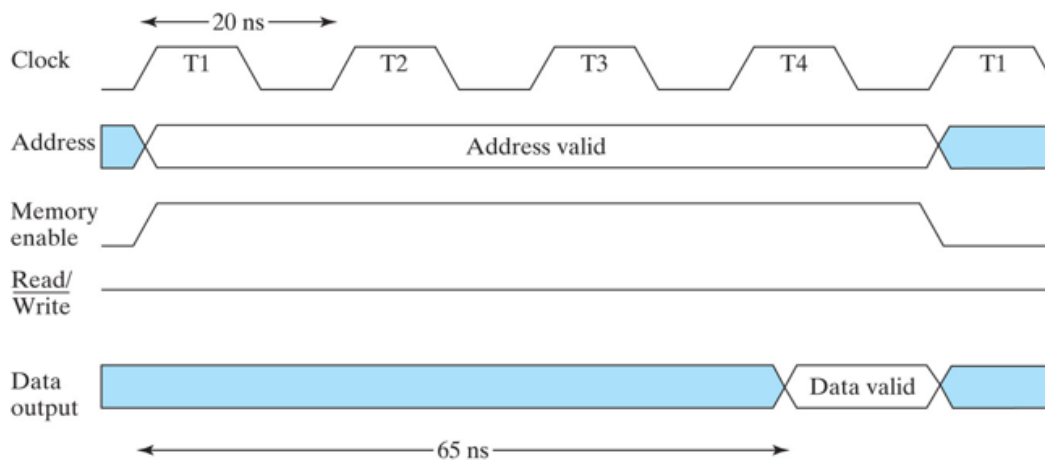
2.2 定时波形

■ 存储周期定时图

写周期



读周期



提纲

1 存储器概念

2 存储器操作

3 小结

小结

- 随机访问存储器特征

- 动态与静态
- 易失性与非易失性

- 读写操作

- 控制输入
- 定时波形