# Universidad de Guadalajara Centro Universitario de Ciencias Exactas e Ingenierías



División de Electrónica y Computación Departamento de Ciencias Computacionales Licenciatura en Ingeniería en Computación Arquitectura de computadoras

Clave: CC210 Sección: D02

19:00 – 20:55 Martes Jueves

Reporte Actividad 6.

Berrospe Barajas Héctor Eduardo

07-<u>Marzo</u>-2016

López Arce Delgado Jorge Ernesto

### Introducción

Se realizaran los flip flop tipo D y registros, tanto asíncrono como síncrono

#### **Objetivos**

El alumno conocerá los componentes básicos que estructuran una memoria a nivel de hardware.

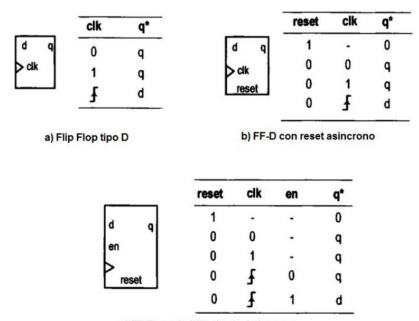
Desarrollo

Para realizar esta práctica primero tenemos que entender que es un flip flop, un flip flop es un circuito con dos estados estables (biestable multivibrador) y es usado para guardar información.

## FlipFlop:

El componente básico de almacenamiento en un circuito secuencial, es un Flip Flop tipo D (FF-D). Diagrama y tabla de función en Fig. 1 (a). El valor de la señal D es revisada cada que hay un flanco de subida en la señal CLK y es guardada en el Flip Flop. Un FF-D puede tener una señal de reset (Fig. 1 (b)) asíncrona para llevar el FF a un valor de '0'. Note que la operación de reset es independiente de la señal de reloj. Así mismo existe otra variante FF-D que además de tener el reset asíncrono, cuenta con una señal de habilitación (en) síncrona para guardar el valor en el FF-D (Fig. (c)). Un FF-D provee el almacenamiento para 1 bit. Una colección de FF- D puede ser agrupada para almacenar múltiples bits, esto es conocido como Registro.

También tenemos que realizar un registro, es exactamente lo mismo en cuanto a la tabla de verdad solo que la entrada d y la salida q es de 8 bits.



c) FF-D con habilitador (en) sincrono

#### Conclusiones

En esta práctica hicimos uso de una nueva palabra reservada que es la de posedge, esta palabra reservada indica un flanco de subida seguido se escribe la variable a evaluar, los flip flop, en

estas prácticas el bloque always actuaba cuando haya un flanco de subida en reset o un flanco de subida en el clk, en caso de que sea un flanco de subida en cualquiera de estas dos variables.
3