

Universidad de Guadalajara
Centro Universitario de Ciencias Exactas e Ingenierías



División de Electrónica y Computación
Departamento de Ciencias Computacionales
Licenciatura en Ingeniería en Computación
Arquitectura de computadoras
Clave: CC210 Sección: D02
19:00 – 20:55 Martes Jueves
Reporte Actividad 4.
Berrospe Barajas Héctor Eduardo
03-Marzo-2016
López Arce Delgado Jorge Ernesto

Introducción

Se explicara el funcionamiento y la implementación de un sumador de 4 bits.

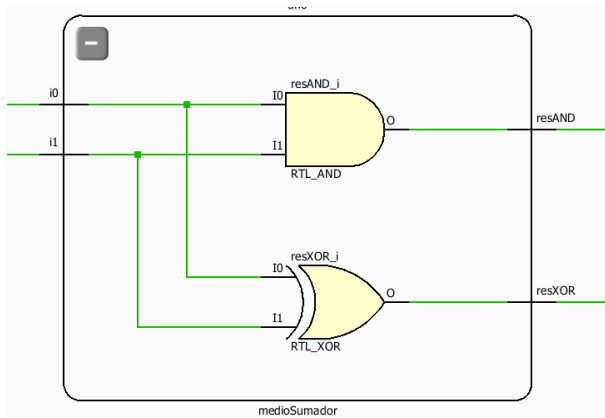
Objetivos

Realizar un sumador de cuatro bits en VERILOG , implementando su respectivo testbench, para facilitar la simulación.

Desarrollo

Para realizar un sumador de cuatro bits es necesario saber sus componentes, utilizamos Half Adder (medio sumador) , Full Adder (sumador completo). Existen dos maneras de hacer el sumador de cuatro bits, una es reutilizando el sumador de dos bits que se vio en la practica pasada o bien, generar 4 sumadores completos.

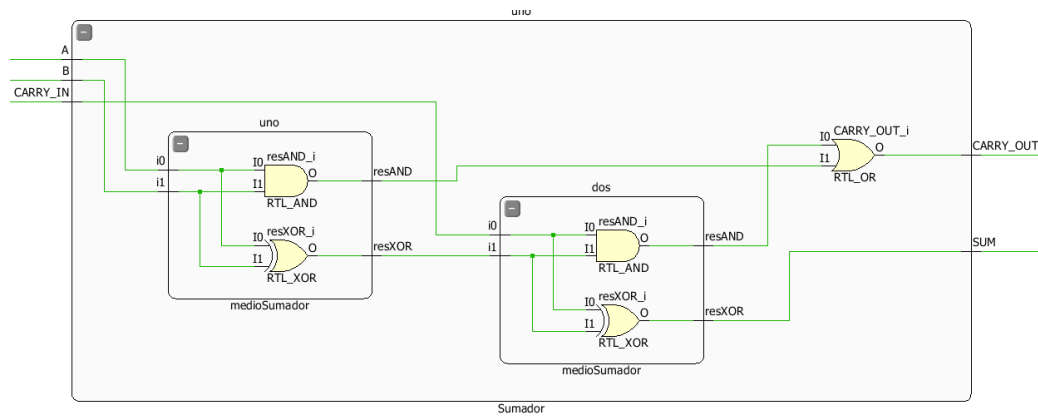
La imagen siguiente es un half adder , consta de dos entradas A, B en donde estas entradas realizan dos operaciones una es un AND entre A y B y la otra es un XOR entre las mismas variables, es decir A y B.



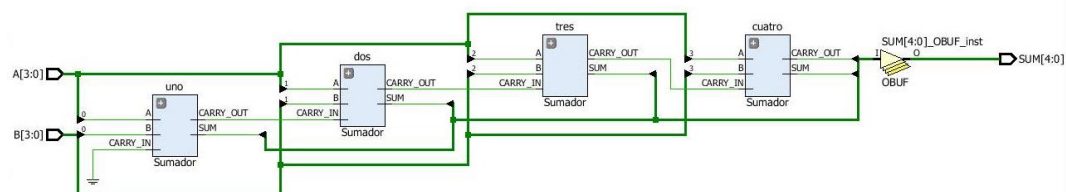
Un sumador completo esta compuesto por dos half adder .

El sumador completo debe de llevar 3 entradas , A,B y C (Carry in) la entrada A es 1 bit de la primera cifra y la B es el otro bit de la segunda cifra, el Carry in es el que se encarga de acarrear el bit cuando las variables A y B tienen el valor de 1, es decir , en una suma binaria al sumar $1 + 1$, el total da 0, sin embargo tienes un acarreo que vale 1.

Las 2 salidas del sumador completo, una representa el total de la suma de los bits y la otra representa el acarreo que va salir, las variables de los acarreo sirven por que, al crear un sumador de cuatro bits se necesitan cuatro sumadores completos, y uno de los sumadores completos debe de recibir el acarreo si es que existe uno. En la figura siguiente se muestra el sumador completo



El sumador de cuatro bits consta de cuatro Full Adder, o bien, puede realizarse con dos sumadores de dos bits, en esta figura se puede observar las variables de acarreo, muestra como en el primero de nuestros sumadores no tiene acarreo, y en el segundo sumador entra el acarreo del primer sumador.



Conclusiones

Lo aprendido en esta práctica más que nada fue el testbench, lo que facilita su entendimiento es que la manera en que se programa es secuencialmente como usualmente programan en cualquier otro lenguaje tales como C, Java, C++, etc...