

Progetto finale A.A. 2023

Progettazione di un calcolatore CRC

11 dicembre 2023

Introduzione

L'obiettivo del progetto è la progettazione e verifica di un blocco hardware, descritto in VHDL, in grado di calcolare il CRC di una sequenza arbitraria di parole di 16 bit. In particolare si deve utilizzare lo standard CRC-16-CCITT, costruito a partire dal polinomiale

$$x^{16} + x^{12} + x^5 + 1$$

Durante la computazione di ipotizzi che i 16 bit di ciascuna parola siano utilizzati a partire dal più significativo.

Dal momento che la codifica utilizzata è uno standard, la ricerca delle informazioni relative allo stesso è parte integrante dell'esperienza di laboratorio. Si richiede anche che nella relazione siano indicate esplicitamente le fonti utilizzate.

Interfaccia

L'interfaccia del blocco realizzato si basa sullo slave SPI progettato nei laboratori precedenti, utilizzato per accedere alla interfaccia a registri del calcolatore di CRC. Sono presenti obbligatoriamente i seguenti registri:

- Data In Register: Registro accessibile all'indirizzo 0 dell'interfaccia SPI. Esso sarà utilizzato dal master SPI per inviare le parole di 16 bit su cui effettuare il calcolo del CRC.
- CRC Out Register: Registro accessibile all'indirizzo 1 dell'interfaccia SPI. Esso deve contenere il valore corrente del CRC.

- Control Register: Registro accessibile all'indirizzo 2 dell'interfaccia SPI. La scrittura di un '1' nel bit meno significativo causerà il reset del CRC. Ovvero il CRC Out Register dovrà essere reso uguale al valore di inizializzazione, come specificato dallo standard CRC-16-CCITT.
- Status Register: Registro accessibile all'indirizzo 3 dell'interfaccia SPI. Il bit meno significativo indica, se posto a '1', che il calcolatore di CRC è disponibile a ricevere una nuova parola da 16 bit nel Data In Register.

È facoltà dello studente utilizzare ulteriori registri, situati ad indirizzi differenti, per funzionalità di debug del circuito realizzato.

Test su scheda VirtLAB

Una volta verificato il corretto comportamento del blocco progettato mediante simulazioni, è necessario verificarne il funzionamento anche su una piattaforma fisica, utilizzando la scheda VirtLAB.

Al fine di eseguire il test, si può utilizzare il programma già utilizzato per il test dello slave SPI, ovviamente scrivendo e leggendo opportuni dati dai registri del blocco realizzato.

Opzionalmente, lo studente può scrivere un programma di test che, lanciato sul pc, scriva e legga dalla seriale le sequenze desiderate.