

2022 Digital IC Design Homework 1

NAME	劉誠量				
Student ID	F74086323				
Functional Simulation Result					
Stage 1	Pass	Stage 2	Pass	Stage 3	Pass
Stage 1					
<pre># -----Stage 1 : 1-bit ALU Simulation----- # # --And Operation-- # # Pass! # # --Or Operation-- # # Pass! # # --Nand Operation-- # # Pass! # # --Nor Operation-- # # Pass! # # --Add Operation-- # # Pass! # # --Sub Operation-- # # Pass! # # --Slt Operation-- # # Pass! # #</pre>					
Stage 2					
<pre># -----Stage 2 : 8-bit ALU bitwise operation Simulation----- # # --And Operation-- # # Pass! # # --Or Operation-- # # Pass! # # --Nand Operation-- # # Pass! # # --Nor Operation-- # # Pass! #</pre>					
Stage 3					

```

# -----Stage 3 : 8-bit ALU arithmetic operation Simulation-----
#
# --Add Operation--
# Pass!
#
# --Sub Operation--
# Pass!
#
# --Slt Operation--
# Pass!
#

```

Description of your design

(1).

1bit ALU 分別將 Ainvert 和 Binvert 與 a、b 做 xor，輸出的結果再當作 module FA 的 input。

Op 的選擇則是用一個多工器(case)依照作業要求設計。

(2).

8bit ALU 將 8 個 1bit ALU 串在一起。

只有第一個 ALU 的 less 接最後一個 ALU 的(set xor overflow)，其它 less 都接 0。

Zero output 是將 result[7:0]每個 bit 都做 or 再取反。

除了第一個 ALU 的 c_in 是接 Binvert 以外，其它的 c_in 都接前一個 ALU 的 c_out。