基于蜂鸟E203的5级流水线CPU的实现

刘 骞: 代码实现

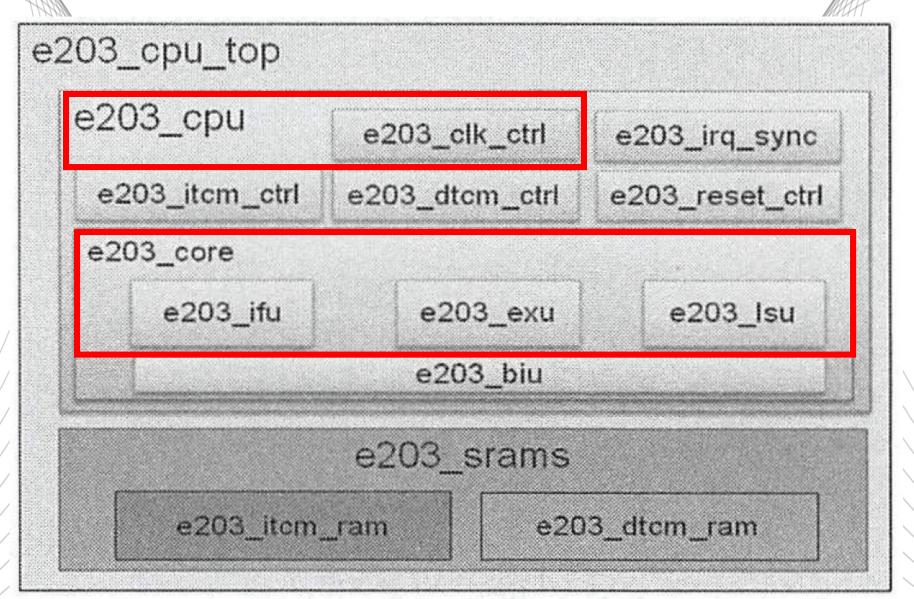
刘鹏晨: PPT 技术报告

姚婉薇: PPT 技术报告

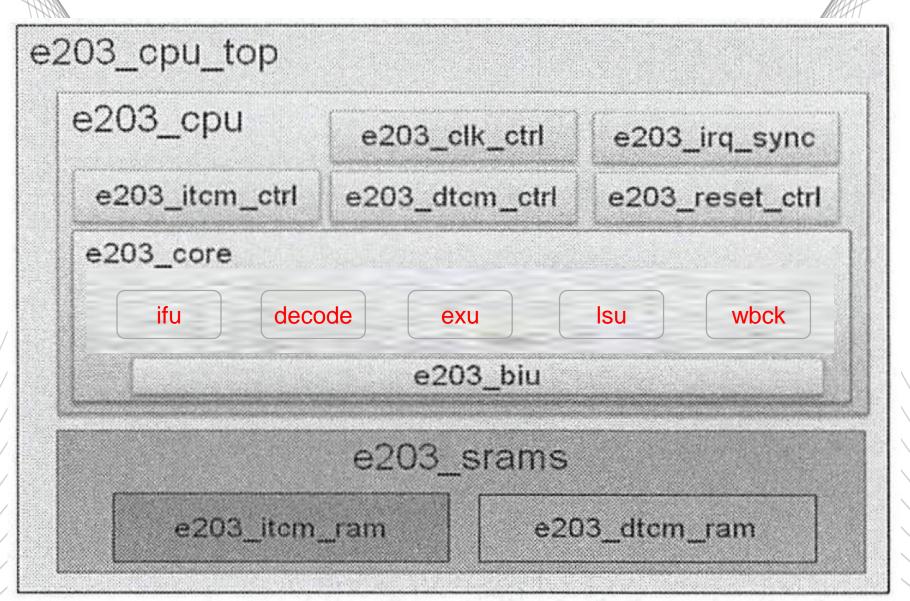
张 倩: PPT 技术报告

2019年1月8日

蜂鸟E203处理器



蜂鸟E203处理器【五级流水】



二级流水转三级流水



- 1、从EXU抽取出Decode模块
- 2、把EXU的寄存器移到Decode模块
- 3、给Decode模块添加的时钟
- 4、在Decode模块添加与EXU的握手协议
- 5、在Decode模块添加延时再把数据传给EXU
- 6、处理由于延迟导致的问题【WAR】

二级流水转三级流水遇到的问题

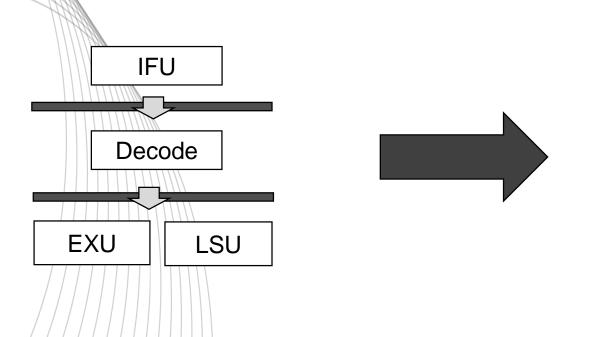
1、译码会比写回早一个周期就会导致要读的数据还没有写回来的问题。

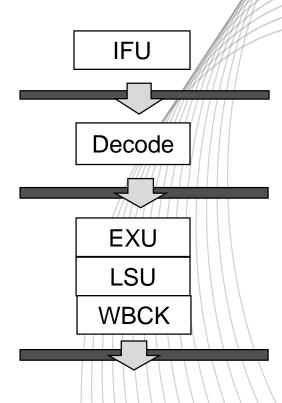
```
//取值的时候使用延迟之后的index的值
//如果将要写的寄存器和我要读的寄存器一致,那么直接读取将要写的值。
wire flag_1idx_ifu = (i_rs1idx == rf_wbck_rdidx) & rf_wbck_ena;
assign_rf2ifu_rs1 = flag_1idx_ifu ? rf_wbck_wdat : rf2ifu_rs1_nxt;
```

2、预测的时候原来只会多取一条指令,现在会多取两条。

```
//当IFU把下移条指令不要的时候,就把decode阶段的也不要。
assign ifu_o_ir_pc_vld_set = ir_pc_vld_set; //用作decode阶段的数据传到exu阶段的使能。
```

三级流水转四级流水





- 1、从EXU抽取出WBCK模块
- 2、给WBCK模块添加的时钟
- 3、在WBCK模块添加延时再把数据写回
- 4、处理由于延迟导致的问题【WAR】

三级流水转四级流水遇到的问题

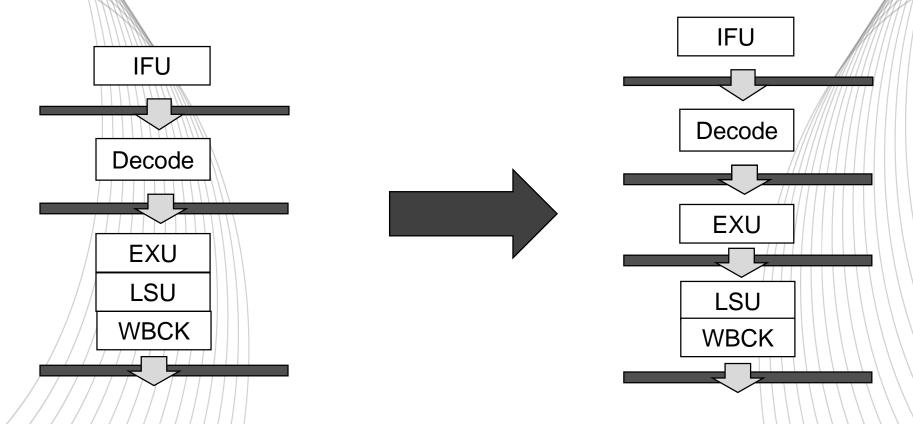
译码会比写回早两个周期就会导致我要读的数据还没有写回来的问题。

```
//取值的时候使用延迟之后的index的值
//如果将要写的寄存器和要读的寄存器一致,那么直接读取将要写的值。
wire flag_rf_rs1 = (dec_rs1idx == rf_wbck_rdidx ) & rf_wbck_ena;
assign rf_rs1 = flag_rf_rs1 ? rf_wbck_wdat : rf_rs1_nxt;

wire flag_rf_rs2 = (dec_rs2idx == rf_wbck_rdidx ) & rf_wbck_ena;
assign rf_rs2 = flag_rf_rs2 ? rf_wbck_wdat : rf_rs2_nxt;

wire flag_1idx_ifu1 = (i_rs1idx == rf_wbck_rdidx ) & rf_wbck_ena;
wire flag_1idx_ifu = (i_rs1idx == rf_wbck_o_rdidx_pre ) & rf_wbck_o_ena_pre;
assign rf2ifu_rs1 = flag_1idx_ifu ? rf_wbck_o_wdat_pre : (flag_1idx_ifu1 ? rf_wbck_wdat : rf2ifu_rs1_nxt );
```

四级流水转五级流水



- 在EXU模块添加延时再把数据写回
- 处理由于延迟导致的问题【WAR】

四级流水转五级流水遇到的问题

译码会比写回早三个周期就会导致我要读的数据还没有写回来的问题。

我们需要把ALU计算出来的值提前传给Decode,然后再译码的时候提前检测。

总结

- 1.了解了指令处理的五个阶段
- 2.了解了解决WAR, WAW, RAW等冲突的解决办法
- 3.了解了Verilog硬件编程语言的使用
- 4.了解五级流水线每个阶段的异常及其解决办法

