Universidad de Ingeniería y Tecnología Departamento de Ingeniería Electrónica



EL2013 Circuitos Digitales

Laboratorio 01: Compuertas lógicas en VHDL

Joao Lizárraga - Rodrigo Aique

1. Introducción

Esta sesión de laboratorio tiene como objetivo introducir los elementos básicos de circuitos digitales: las compuertas lógicas. La simulación e implementación de los circuitos desarrollados en esta sesión se harán en lenguaje VHDL, usando el software Vivado. Durante la sesión se explorarán circuitos digitales básicos y se reconocerá su comportamiento haciendo uso de herramientas brindadas por el software.

Para comodidad del estudiante al desarrollar la sesión de laboratorio, se le recomienda estudiar los capítulos 3.4 y 5.3 del libro del curso. Además, se recomienda revisar los videos enlazados en la semana correspondiente a la sesión de laboratorio, estos son:

- Señales en VHDL.
- Arquitectura de flujo de datos en VHDL.
- Vivado Múltiples diseños.

2. Indicaciones

Desarrollo del informe

Para la calificación de lo desarrollado durante esta sesión de laboratorio será necesario enviar un documento con las evidencias solicitadas en cada experiencia. Para un óptimo desarrollo del informe, se recomienda considerar lo siguiente:

- Redactar con claridad y consistencia.
- Incluir en el documento una carátula.
- En caso de presentar imágenes en el documento, considerar que estas puedan ser interpretadas con facilidad.
- Revisar la versión final del documento a enviar.
- Colocar el nombre del alumno en la rúbrica de evaluación.
- Justificar las evidencias adjuntadas a su informe. Es decir, deben tener consistencia con lo visto en sus clases teóricas y/o referencias indicadas por el instructor.
- Las evidencias no se limitan a lo solicitado en la guía. Se invita al alumno a adicionar descripciones o figuras necesarias para que su informe sea más fácil de entender.

Entrega del informe

En Canvas se encontrará adjunto el archivo EL2013_l01_informe.docx que le puede servir al alumno como plantilla para su informe. No es obligatorio seguir esta plantilla, sin embargo, es obligatorio que en su informe incluya la Rúbrica de Evaluación. Algunas recomendaciones adicionales son descritas a continuación:

- La entrega del informe y archivos correspondientes será realizada a través del buzón de Canvas.
 No se calificarán documentos enviados por otro medio.
- El alumno no debe tomar decisiones "de último minuto" referentes a alguna regla o indicación que no entienda bien. En caso de tener dudas, debe consultar directamente al instructor.
- El alumno puede desarrollar su informe usando cualquier editor de texto. Sin embargo, la entrega
 del informe debe realizarse en formato PDF. Revisar que en la versión exportada, las figuras y
 descripciones se encuentren en las posiciones correctas.
- Nombrar los archivos de la forma EL2013_l01s_apellido1_apellido2.xxxx. Si el grupo fuera de tres, agregar un tercer appelido.

Experiencia 1: Compuertas lógicas

Instrucciones:

- Diseñar un circuito que use las compuertas AND, OR y NOT (como mínimo). El circuito debe tener cuatro entradas y dos salida. La estructura del circuito queda a criterio de los alumnos.
- Diseñar el circuito usando Vivado.
- Generar el diagrama esquemático del circuito usando Vivado.
- Diseñar el circuito equivalente usando únicamente compuertas NAND.
- Diseñar el circuito equivalente usando Vivado.
- Generar el diagrama esquemático del circuito equivalente usando Vivado.
- Simular el circuito original usando Vivado.

- Diagramas del circuito original y el circuito equivalente (puede usar software externo).
- Descripción del circuito diseñado.
- Códigos VHDL de diseño.
- Código VHDL de simulación.
- Diagramas esquemáticos generados por Vivado.
- Ondas de simulación.

Experiencia 2: Circuitos combinatorios

Instrucciones:

- Diseñar el circuito mostrado en la Figura 1, usando Vivado. Usar señales internas y arquitectura de flujo de datos.
- Generar el diagrama esquemático del circuito usando Vivado.
- Realizar el circuito equivalente usando compuertas NAND. Simplificar las inversiones en cascada (inversión doble no realiza función lógica).
- Diseñar el circuito simplificado usando Vivado.
- Generar el diagrama esquemático del circuito simplificado usando Vivado.
- Simular los circuitos original y simplificado y comparar.

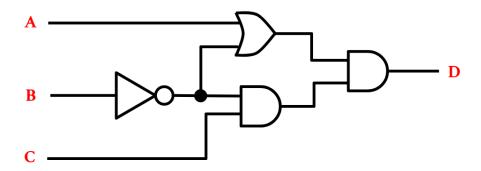


Figura 1: Circuito combinatorio.

- Diagramas del circuito equivalente y el circuito simplificado (puede usar software externo).
- Códigos VHDL de diseño.
- Código VHDL de simulación.
- Diagramas esquemáticos generados por Vivado.
- Ondas de simulación.

Experiencia 3: Comparador de un bit

Instrucciones:

- Diseñar un circuito que cumpla con la función de comparación de 1 bit mostrada en el Cuadro 2.
 No hay restricción con respecto al mínimo o máximo de compuertas que podrían usar.
- Diseñar el circuito de comparación en Vivado. Usar arquitectura de flujo de datos y señales internas.
- Generar el diagrama esquemático usando Vivado.
- Simular el circuito usando Vivado.

\mathbf{x}	\mathbf{y}	$\mathbf{e}\mathbf{q}$
1	1	1
0	0	1
1	0	0
0	1	0

Cuadro 1: Función de comparación de 1 bit.

- Código VHDL de diseño.
- Código VHDL de simulación.
- Diagrama esquemático generado por Vivado.
- Ondas de simulación.

Experiencia 4: Comparador de dos bits

Instrucciones:

- Diseñar un circuito que cumpla con la función de comparación de 2 bits mostrada en el Cuadro 2.
 No hay restricción con respecto al mínimo o máximo de compuertas que podrían usar.
- Diseñar el circuito de comparación en Vivado. Usar arquitectura de flujo de datos y señales internas.
- Generar el diagrama esquemático usando Vivado.
- Simular el circuito usando Vivado.

a[1]a[0]	b[1]b[0]	$\mathbf{e}\mathbf{q}$
00	00	1
01	01	1
10	10	1
11	11	1
XX	XX	0

Cuadro 2: Función de comparación de 2 bits.

- Código VHDL de diseño.
- Código VHDL de simulación.
- Diagrama esquemático generado por Vivado.
- Ondas de simulación.

Reto:

El reto se subirá durante la sesión.

Conclusiones:

Elabore por lo menos dos párrafos de conclusiones en base a lo desarrollado en el laboratorio (incluyendo el reto). Tomar en cuenta sus resultados y observaciones al momento de redactar.