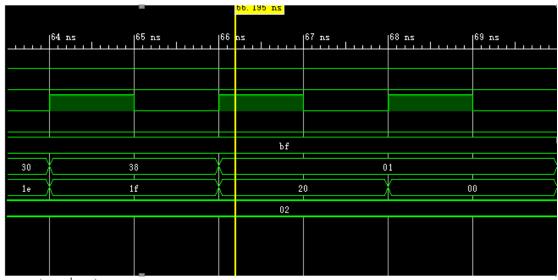


- 1. 初始态, rst 为 1,button 为 0, clk 为 1, counter 为 0, 复位有效, 使能输出为 fe, 最低位 使能有效,显示输出为 4c, 为最低位 4, 符合预期
- 2. 1ns 时, rst 变为 0, 复位无效, button 变为 1, clk 变为 0, 启动信号有效, 时钟无效, 仍不运行, 使能输出和显示输出保持不变, 符合预期
- 3. 2ns 时, clk 变为 1, 始终有效, 启动信号仍有效, 开始运行, 使能输出和显示输出保持不变, 符合预期。
- 4. 4ns 时, button 变为 0, 启动信号无效, 使能输出和显示输出保持不变, 符合预期。后续直到 82ns, 时钟信号不断变化, 使能输出和显示输出也不断变化, 始终符合预期。

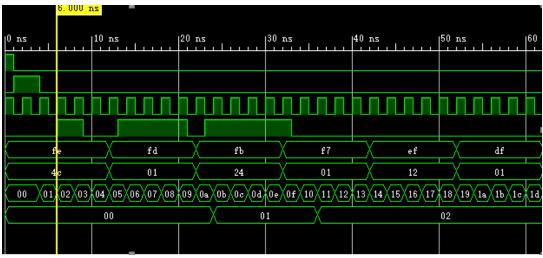


(2ns 加 1)

1.64ns 时, time 为 1f, 符合预期

2.66ns 时, time 为 20, 符合预期

3.68ns 时, time 为 00,符合预期



1.6ns 时, count 变为 1, 计数不变,符合预期

2.9ns 时, count 变为 0, 时间过短, 计数不变, 符合预期

3.13ns 时, count 变为 1, 计数不变, 符合预期

4.21ns 时, count 变为 0, 计时结束, 共 8ns, 超过 6ns, 计数加 1, 符合预期

5.23ns 时, count 变为 1, 计数不变, 符合预期

6.33ns 时, count 变为 0, 计时结束, 共 10ns, 超过 6ns, 计数加 1, 符合预期