

姓名: 邓贵松 学号: 11711419 实验日期: 4.18.

触发器 (R-S、D、J-K)

1. 实验目的

- 熟悉并掌握 R-S、D、J-K 触发器的构成、工作原理和功能测试方法;
- 学会正确使用触发器集成芯片;
- 了解不同逻辑功能触发器相互转换的方法。

2. 实验器材

序号	名称	型号与规格	数量	备注
1	直流稳压电源	DP1308A	1	
2	数字示波器	TDS2012C	1	
3	函数信号发生器	DG1022	1	
4	模电数电综合实验箱	TPE-ADII	1	
5	元器件	74LS74 双D触发器 1片, 74LS112 双J-K触发器 1片, 74LS00 二输入端四与非门 1片	3	

3. 实验内容

3.1 基本 R-S 触发器功能测试

两个 TTL 与非门首尾相接构成的基本 R-S 触发器的电路如图 1.1 所示, 按照表 1.1 的输入顺序在输入端加入信号, 观察并记录触发器的输出状态, 将结果填入表 1.1 中, 并说明在上述各种输入状态下, 触发器执行的是什么功能?

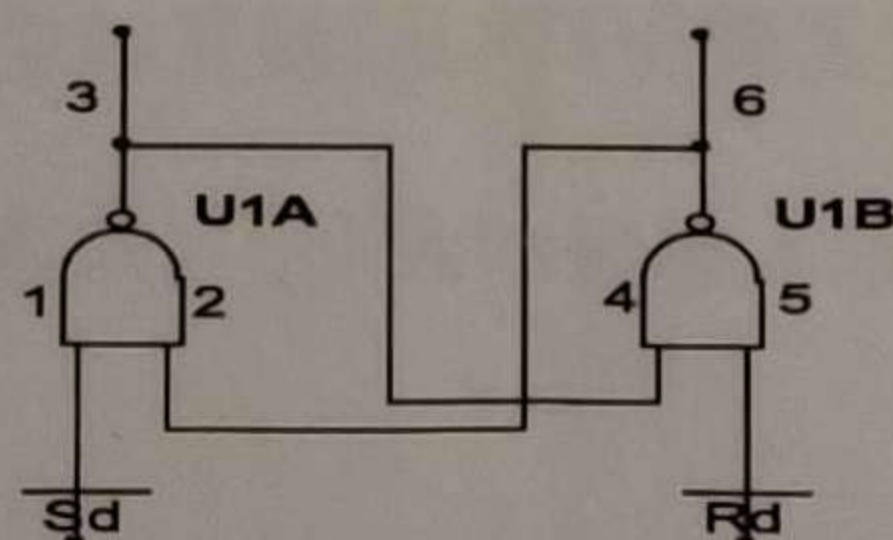


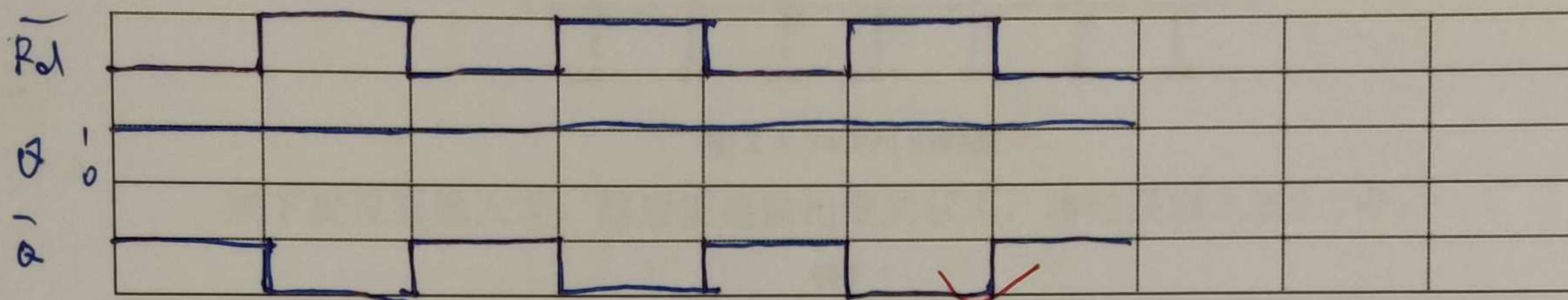
图 1.1 R-S Flip-Flop

表 1.1 R-S Flip-Flop 逻辑功能测试

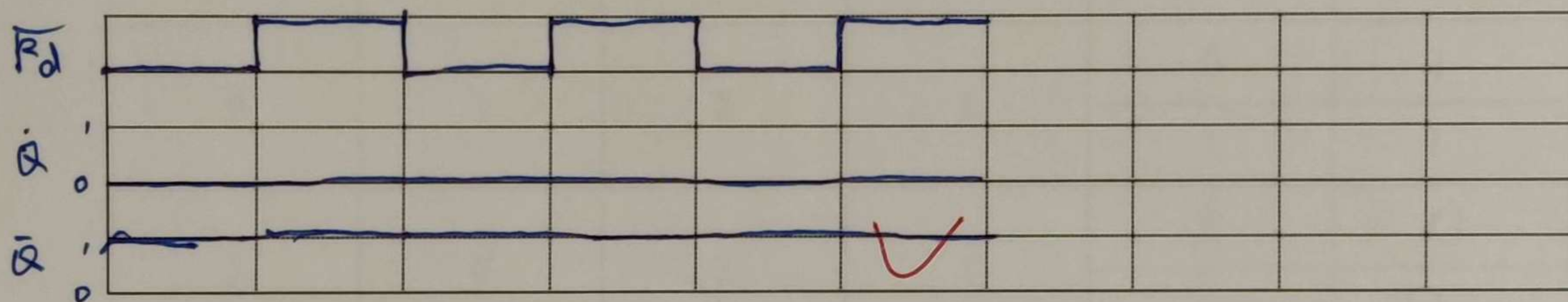
\bar{S}_d	\bar{R}_d	Q	\bar{Q}	逻辑功能
0	1	1	0	置1
1	1	1	0	保持
1	0	0	1	置0
1	1	0	1	保持

将输入端按如下要求接入电平或者脉冲，画出输入输出的波形图。

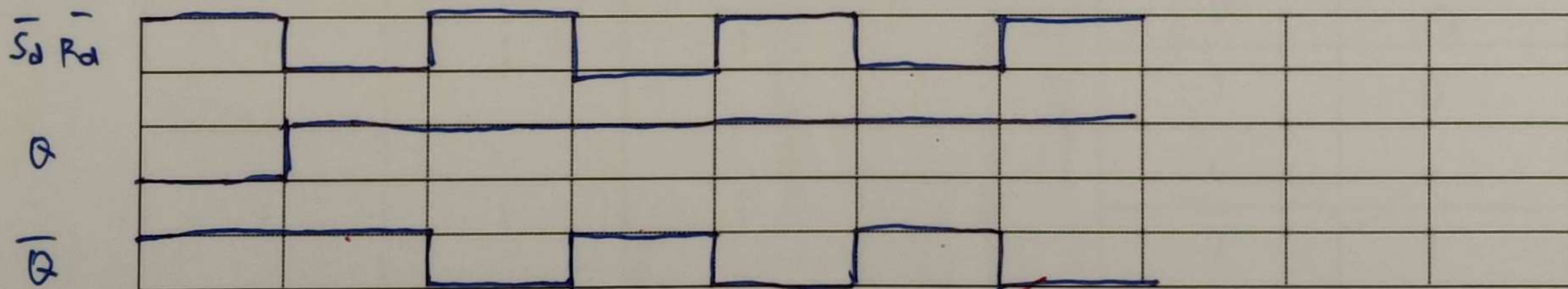
a) $\bar{S}_d = 0$, \bar{R}_d 端加脉冲:



b) $\bar{S}_d = 1$, \bar{R}_d 端加脉冲:



c) 连接 \bar{S}_d 、 \bar{R}_d 并加脉冲



当 \bar{S}_d 、 \bar{R}_d 都接低电平时，观察 Q、 \bar{Q} 端的状态。当 \bar{S}_d 、 \bar{R}_d 同时由低电平跳为高电平时，注意观察 Q、 \bar{Q} 端的状态，重复 3~5 次看 Q、 \bar{Q} 端的状态是否相同，以正确理解“不一定”状态的含义。

3.2 边沿 D 触发器功能测试

双 D 型正边沿维持-阻塞型触发器 74LS74 引脚图如 2.1 所示。图中 PR、CLR 为异步置位端、复位端，低电平有效，CLK 为时钟输入端，D 为数据输入端，Q 及 \bar{Q} 为输出端。

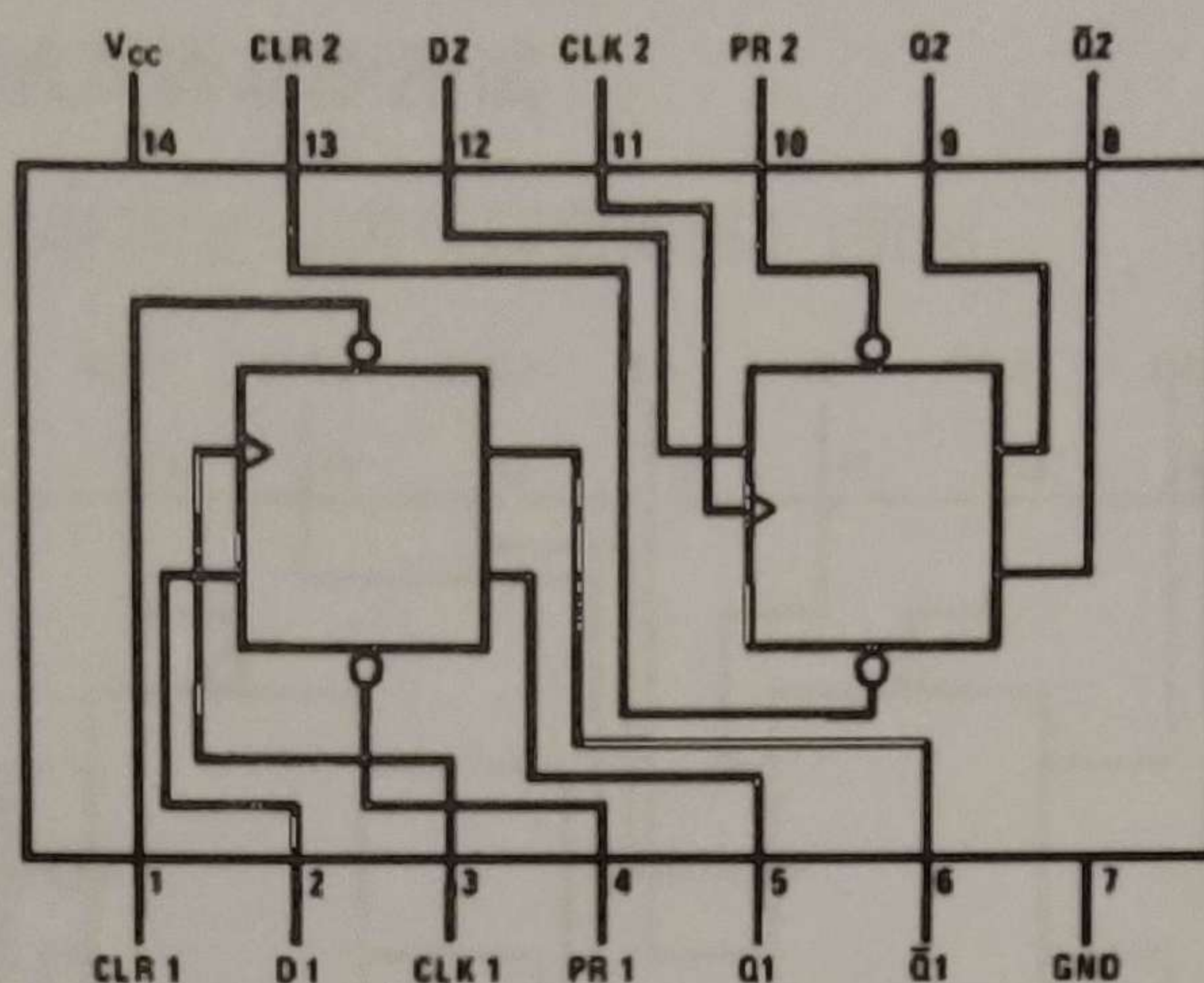


图 2.1 74LS74 引脚图

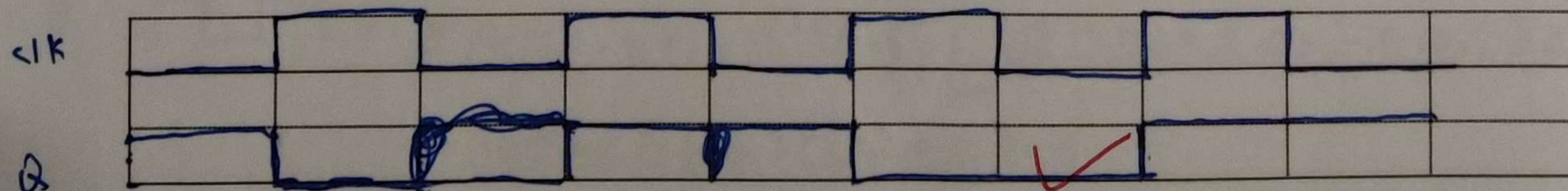
按下表设置输入端，然后观察输出端的状态，将结果填入表2.1中。

表 2.1

PR	CLR	CLK	D	Q^n	Q^{n+1}
0	1	X	X	0	1
				1	1
1	0	X	X	0	0
				1	0
1	1	↑	0	0	0
				1	0
1	1	↑	1	0	1
				1	1

表中X表示无关项，↑为上升沿，由实验箱上的手动脉冲实现。

使得PR = CLR = 1，将D与 \bar{Q} 端相连，CLK加连续脉冲，用示波器观察并记录Q相对于CLK的波形。



3.3 负边沿J-K触发器功能测试

双J-K负边沿触发器74LS112的引脚图如图3.1所示，

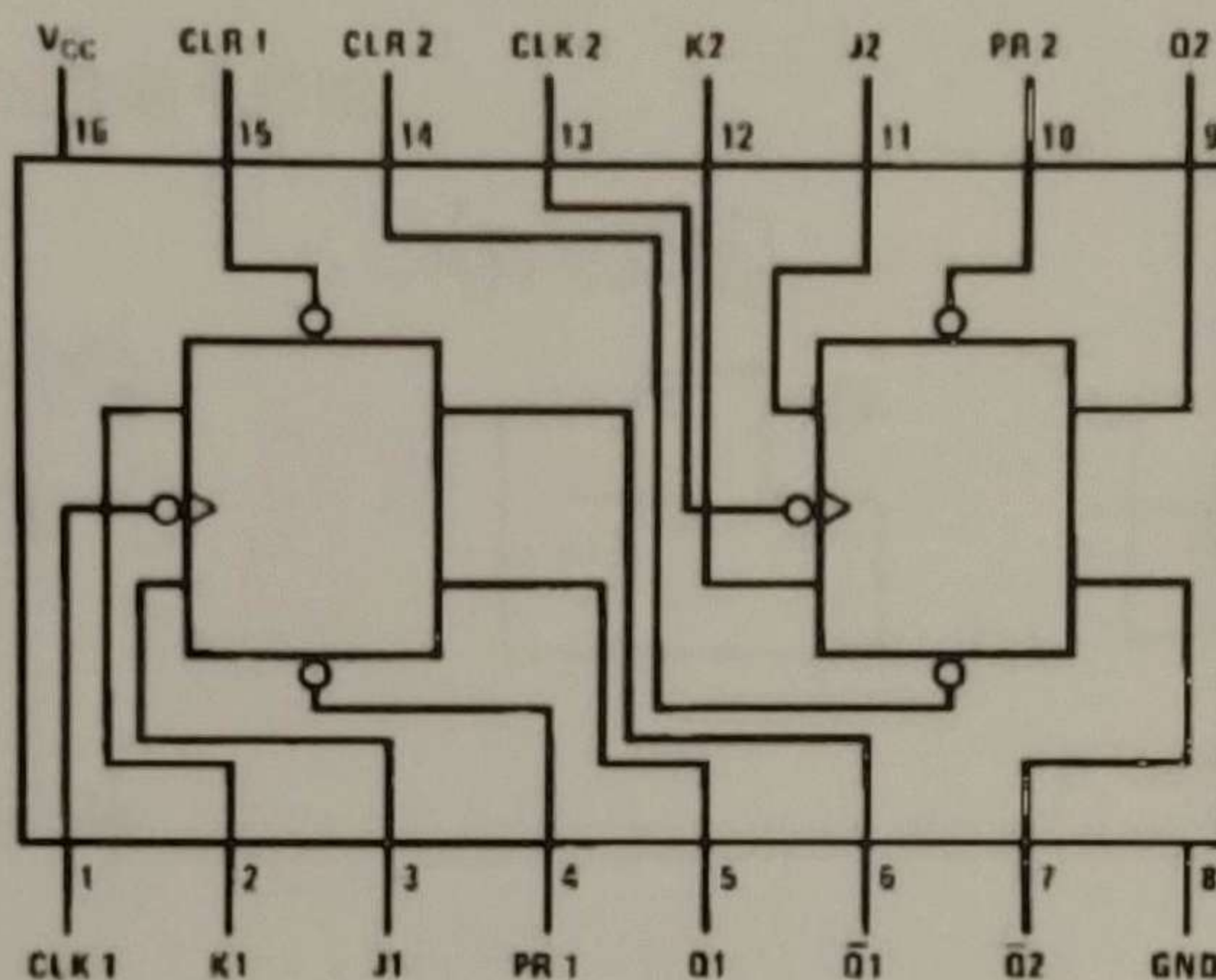
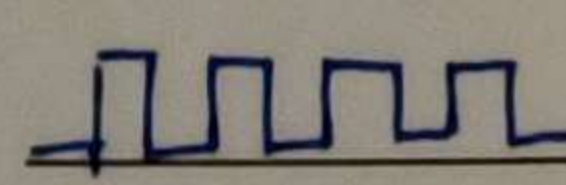
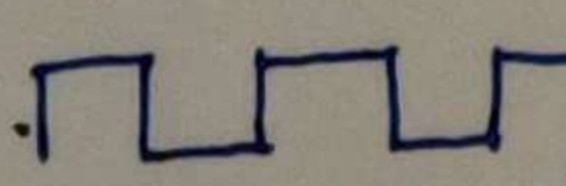


图 3.1 双 J-K 负边沿触发器 74LS112 引脚图

表 3.1 双 J-K 负边沿触发器 74LS112 的逻辑功能测试

PR	CLR	CLK	J	K	Q^n	Q^{n+1}
0	1	X	X	X	X	1
1	0	X	X	X	X	0
1	1	↓	0	X	0	0
1	1	↓	1	X	0	1
1	1	↓	X	0	1	1
1	1	↓	X	1	1	0

若令 $J = K = 1$ 时，CLK 加连续脉冲，用示波器观察 Q-CLK 波形，和边沿 D 触发器的 D 与 \bar{Q} 端相连时观察到的 Q 端波形相比较，有何异同点？

clk  此角触发器 clk-Q 的波形如左图所示。与边沿 D 触发器相比，
Q  是在同一 clk 周期工作下，D 角触发器为上升沿边沿触发，
J-K 角触发器为下降沿边沿触发。
同：两者的输出都将 clk 之频率降低一倍。

3.4 触发器功能转换

分别将 D 触发器和 J-K 触发器转换为 T' 触发器 (特性方程: $Q^{n+1} = (Q^n)'$), 列出表达式, 画出实验电路图。

D: $Q^* = D$

J-K: $Q^* = JQ' + KQ$

T: $Q^* = TQ' + T'Q$

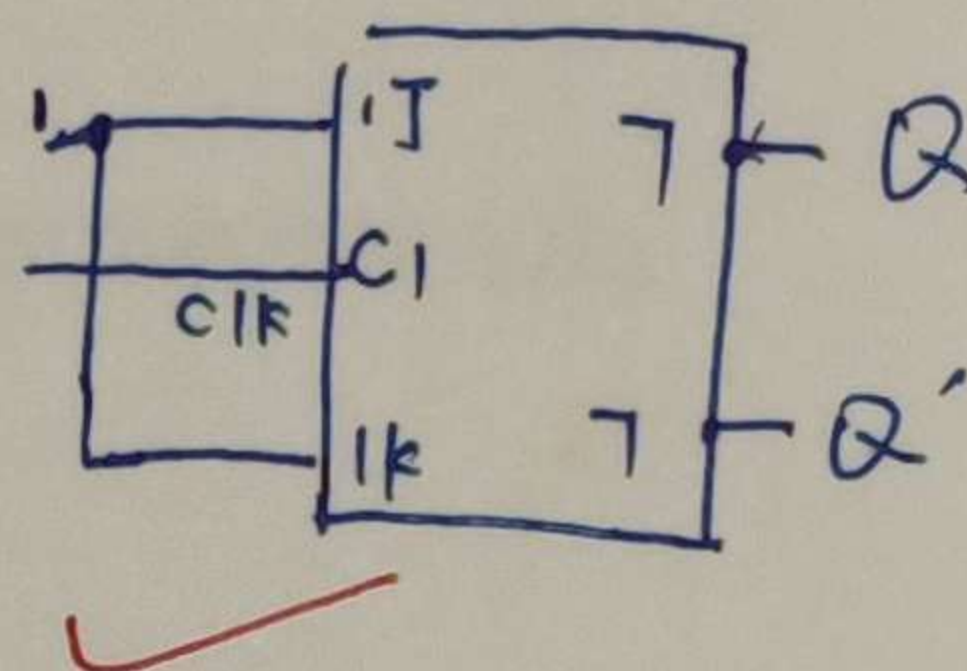
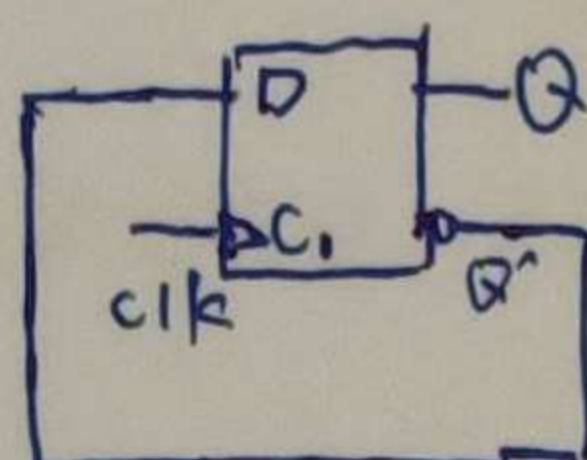
T' : $Q^* = Q'$

∴使 D 和 J-K 变为 T' 即

For D 让 $D = Q'$

For J-K 让 $J = K = 1$

实验电路图



接入连续脉冲, 观察各触发器 CLK 及 Q 端波形, 比较两者关系。

通过上述的改装之后, 两者都实现了 T' 触发器功能
相比较可知 D 触发器改成 T' 为上升沿边沿触发
而 J-K 触发器改成 T' 为下降沿边沿触发
二者同时完成输出将 CLK 的频率降低一倍的作用

姓名: 林京洋 学号: 11410245 实验日期: 2016.4.20

触发器 (R-S、D、J-K)

1. 实验目的

- 熟悉并掌握 R-S、D、J-K 触发器的构成、工作原理和功能测试方法;
- 学会正确使用触发器集成芯片;
- 了解不同逻辑功能触发器相互转换的方法。

2. 实验器材

序号	名称	型号与规格	数量	备注
1	直流稳压电源	DP1308A	1	
2	数字示波器	TDS2012C	1	
3	函数信号发生器	DG1022	1	
4	模电数电综合实验箱	TPE-ADII	1	
5	元器件	74LS74 双D触发器 1片, 74LS112 双J-K触发器 1片, 74LS00 二输入端四与非门 1片	3	

3. 实验内容

3.1 基本 R-S 触发器功能测试

两个 TTL 与非门首尾相接构成的基本 R-S 触发器的电路如图 1.1 所示, 按照表 1.1 的输入顺序在输入端加入信号, 观察并记录触发器的输出状态, 将结果填入表 1.1 中, 并说明在上述各种输入状态下, 触发器执行的是什么功能?

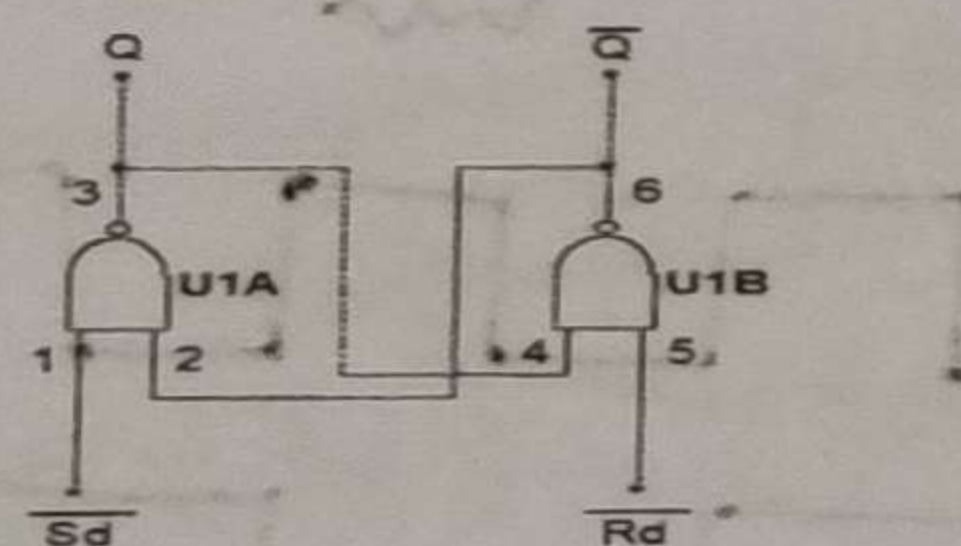


图 1.1 R-S Flip-Flop

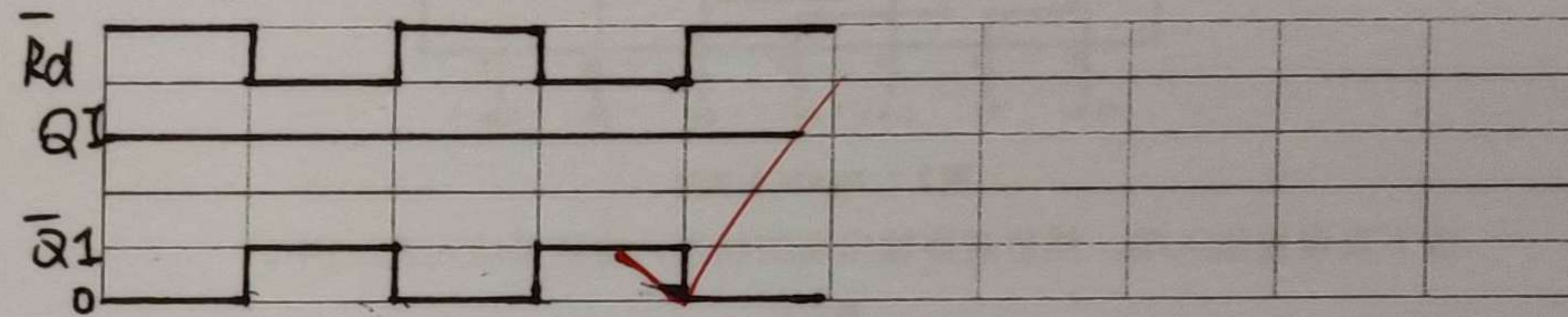
1

表 1.1 R-S Flip-Flop 逻辑功能测试

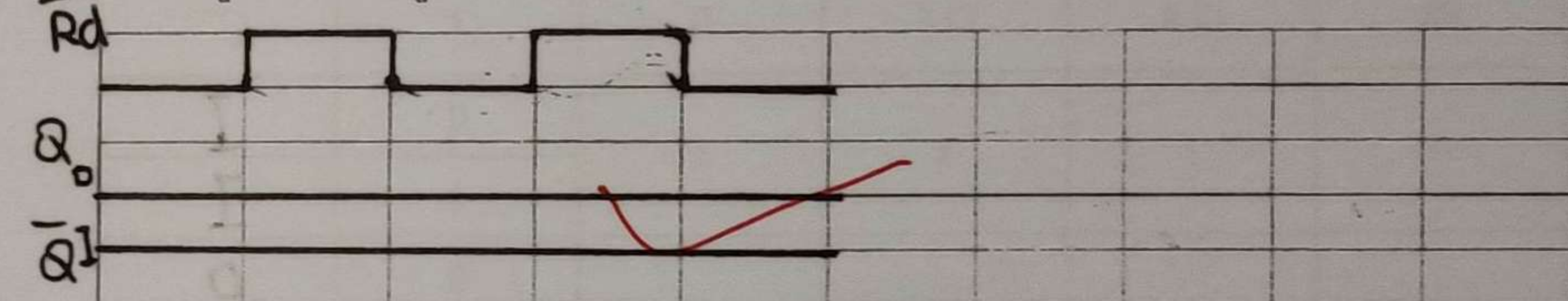
\bar{S}_d	\bar{R}_d	Q	\bar{Q}	逻辑功能
0	1	1	0	置 1
1	1	1	0	保持
1	0	0	1	置 0
1	1	0	1	保持

将输入端按如下要求接入电平或者脉冲, 画出输入输出的波形图。

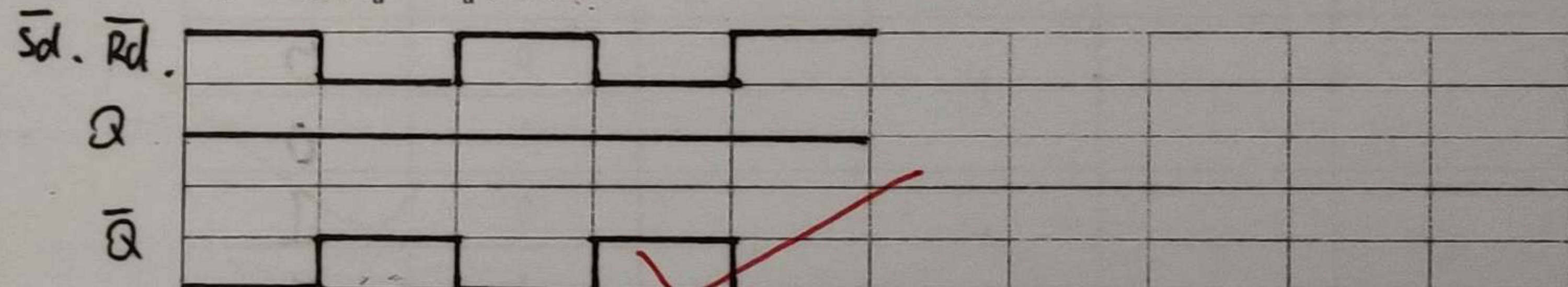
a) $\bar{S}_d = 0$, \bar{R}_d 端加脉冲:



b) $\bar{S}_d = 1$, \bar{R}_d 端加脉冲:



c) 连接 \bar{S}_d 、 \bar{R}_d 并加脉冲



当 \bar{S}_d 、 \bar{R}_d 都接低电平时, 观察 Q、 \bar{Q} 端的状态。当 \bar{S}_d 、 \bar{R}_d 同时由低电平跳为高电平时, 注意观察 Q、 \bar{Q} 端的状态, 重复 3~5 次看 Q、 \bar{Q} 端的状态是否相同, 以正确理解“不一定”状态的含义。

3.2 边沿 D 触发器功能测试

双 D 型正边沿维持-阻塞型触发器 74LS74 引脚图如 2.1 所示。图中 PR、CLR 为异步置位端、复位端, 低电平有效, CLK 为时钟输入端, D 为数据输入端, Q 及 \bar{Q} 为输出端。

2

$D=Q$

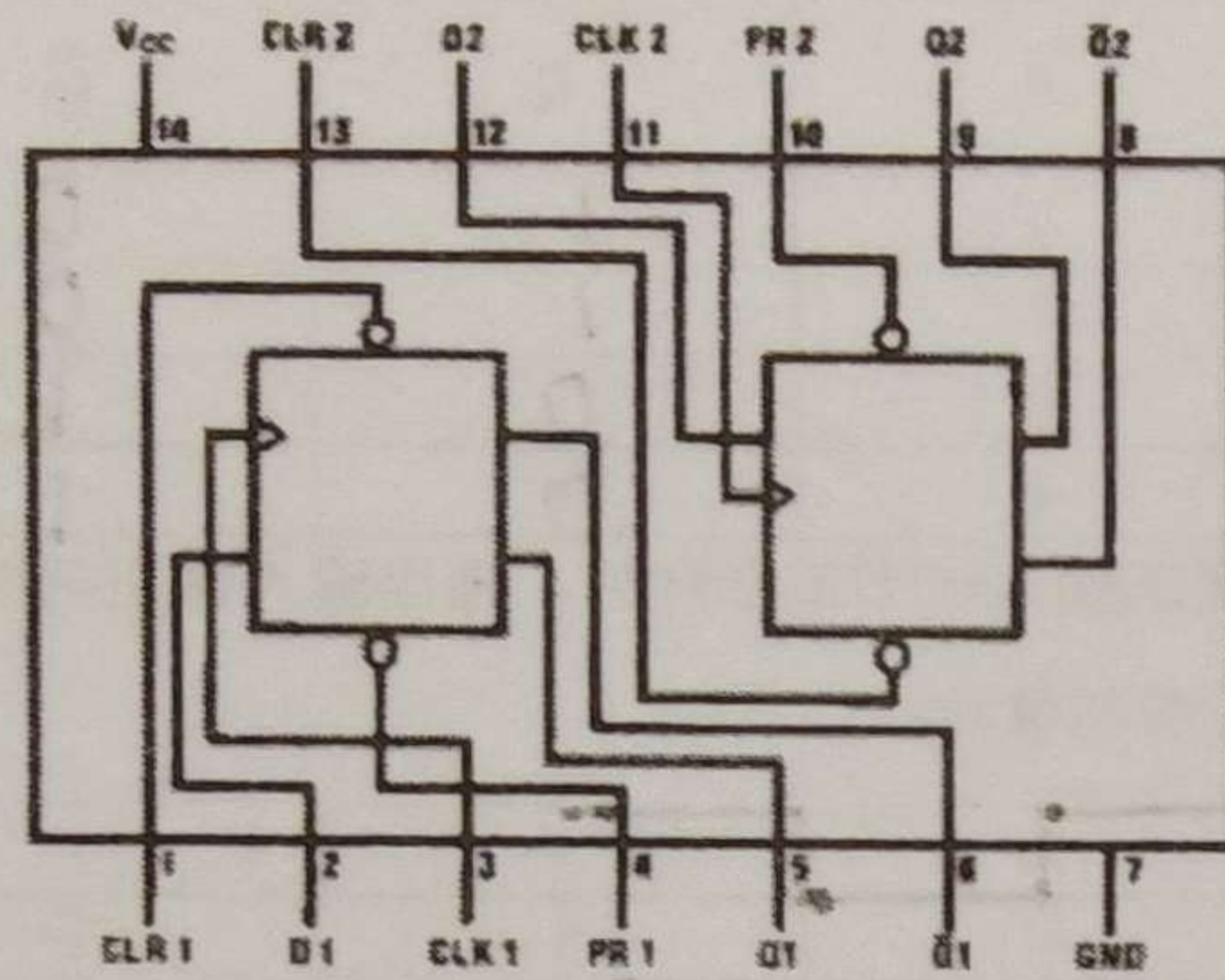


图 2.1 74LS74 引脚图

按下表设置输入端，然后观察输出端的状态，将结果填入表2.1中。

表 2.1

PR	CLR	CLK	D	Q^n	Q^{n+1}
0	1	X	X	0	1
				1	1
1	0	X	X	0	0
				1	0
1	1	\uparrow	0	0	0
				1	0
1	1	\uparrow	1	0	1
				1	1

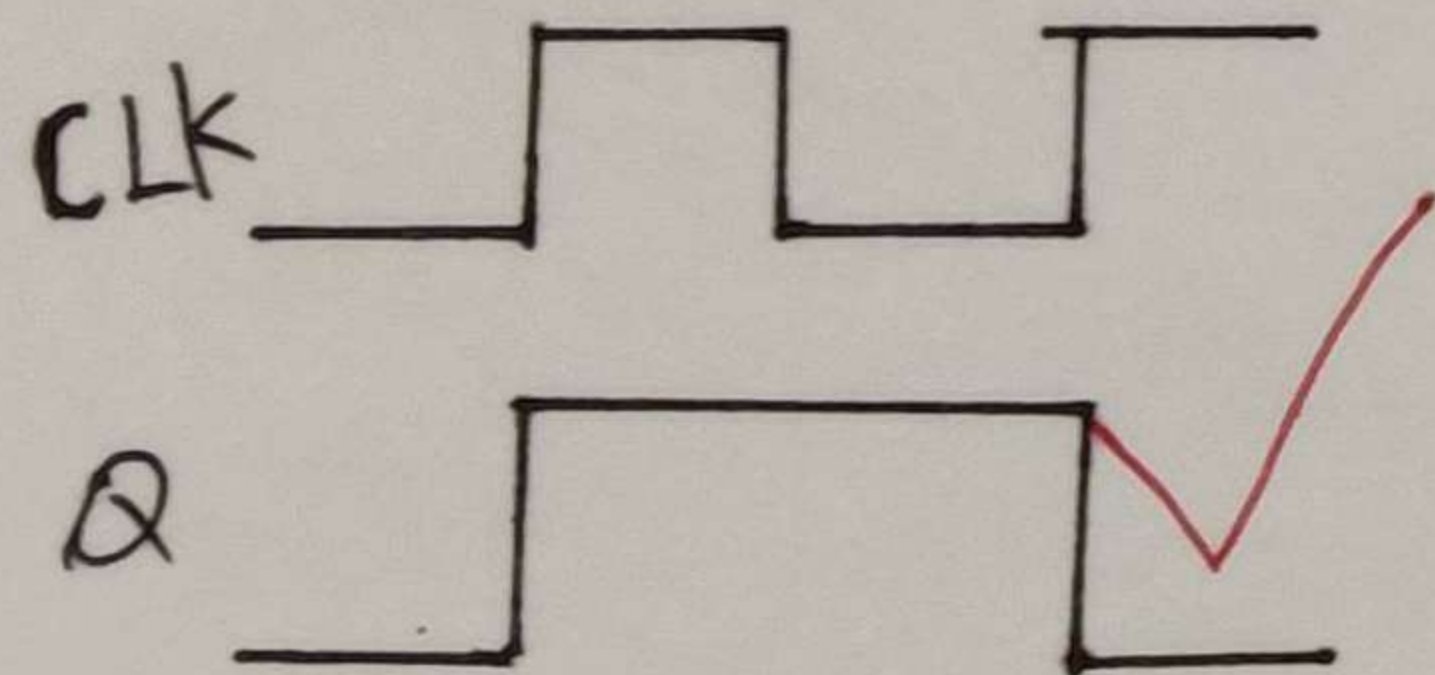
表中X表示无关项， \uparrow 为上升沿，由实验箱上的手动脉冲实现。

使得PR = CLR = 1，将D与 \bar{Q} 端相连，CLK加连续脉冲，用示波器观察并记录

Q相对于CLK的波形。

3.3 负边沿J-K触发器功能测试

双J-K负边沿触发器74LS112的引脚图如图3.1所示，



3

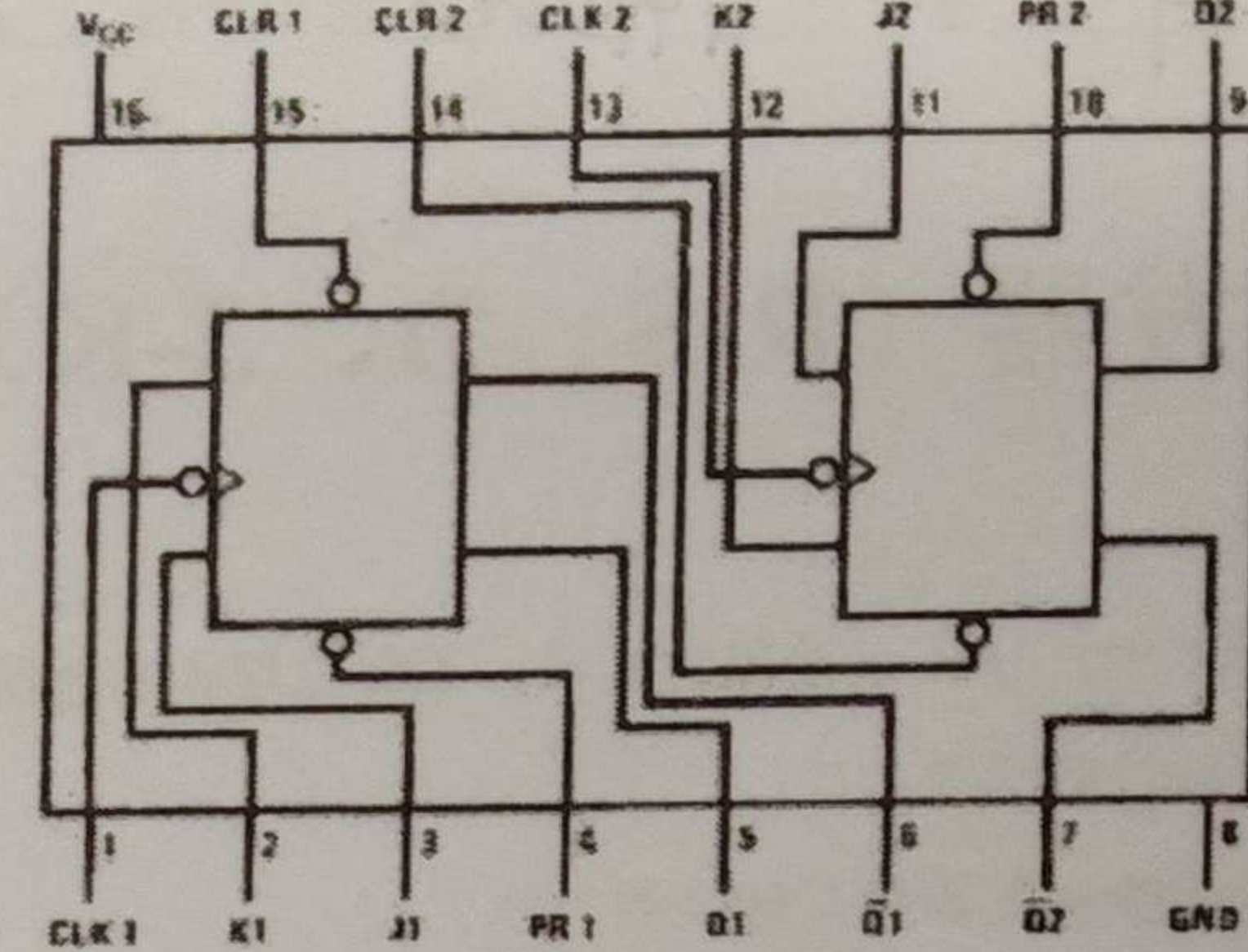


图 3.1 双 J-K 负边沿触发器 74LS112 引脚图

表 3.1 双 J-K 负边沿触发器 74LS112 的逻辑功能测试

PR	CLR	CLK	J	K	Q^n	Q^{n+1}
0	1	X	X	X	X	1
1	0	X	X	X	X	0
1	1	\downarrow	0	X	0	0
1	1	\downarrow	1	X	0	1
1	1	\downarrow	X	0	1	1
1	1	\downarrow	X	1	1	0

若令 J = K = 1 时，CLK 加连续脉冲，用示波器观察 Q-CLK 波形，和边沿 D 触发

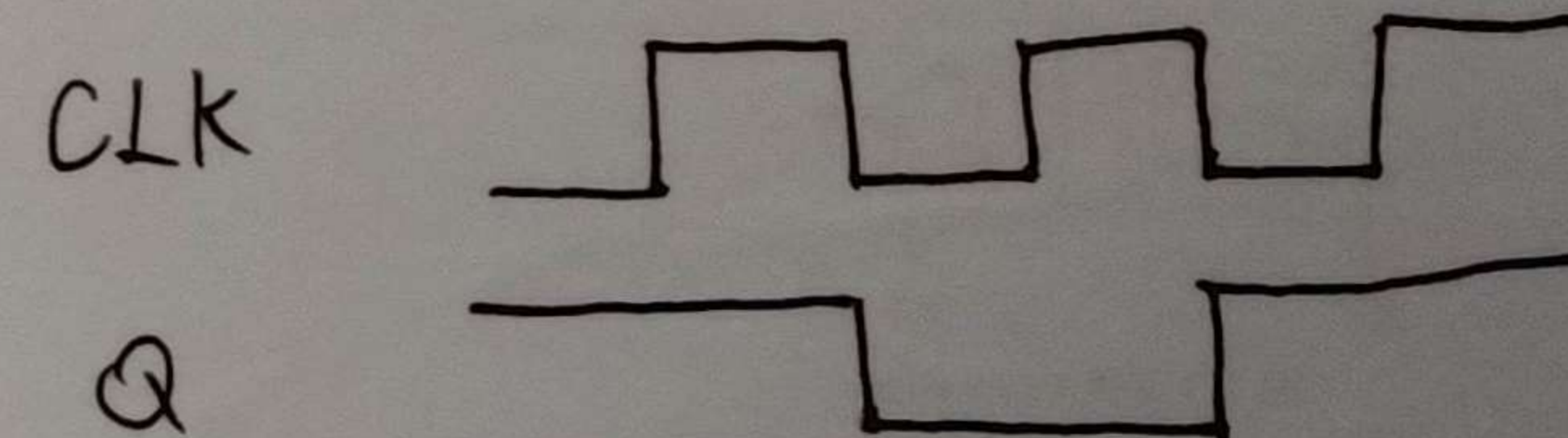
器的 D 与 \bar{Q} 端相连时观察到的 Q 端波形相比较，有何异同点？

异：JK 的又是下降沿触发翻转，D 是上升沿触发翻转。

3.4 触发器功能转换

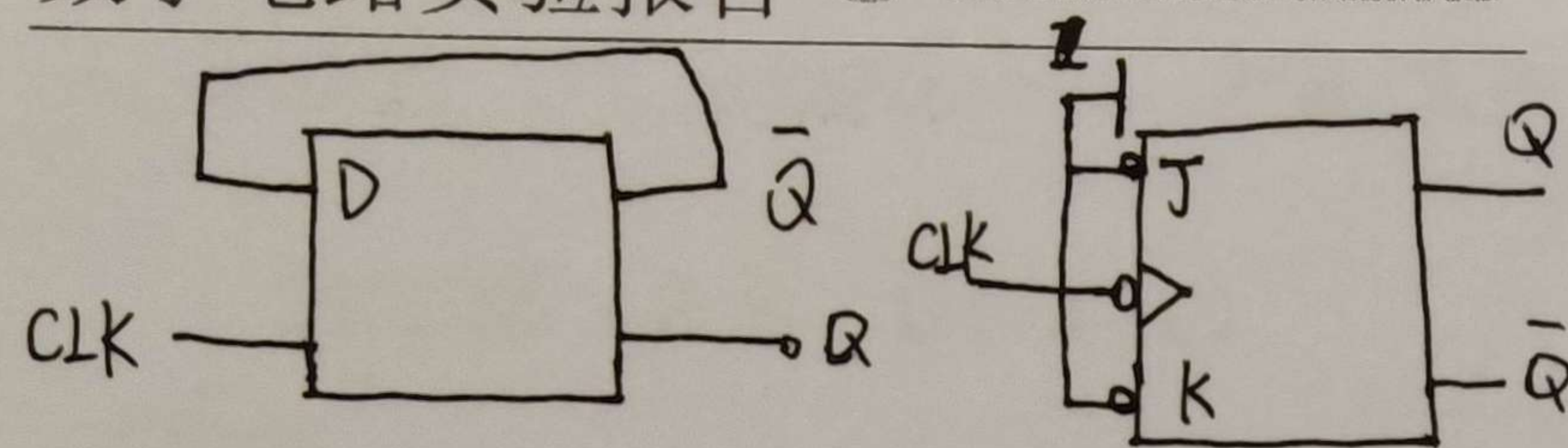
分别将 D 触发器和 J-K 触发器转换为 T' 触发器，列出表达式，画出实验电路

图。



4

都是边沿触发
Q 的翻转



接入连续脉冲，观察各触发器 CLK 及 Q 端波形，比较两者关系。

D 触发器 $Q^* = D$.

D \rightarrow T' 触发器 令 $D = Q'$. $\Rightarrow Q^* = Q'$

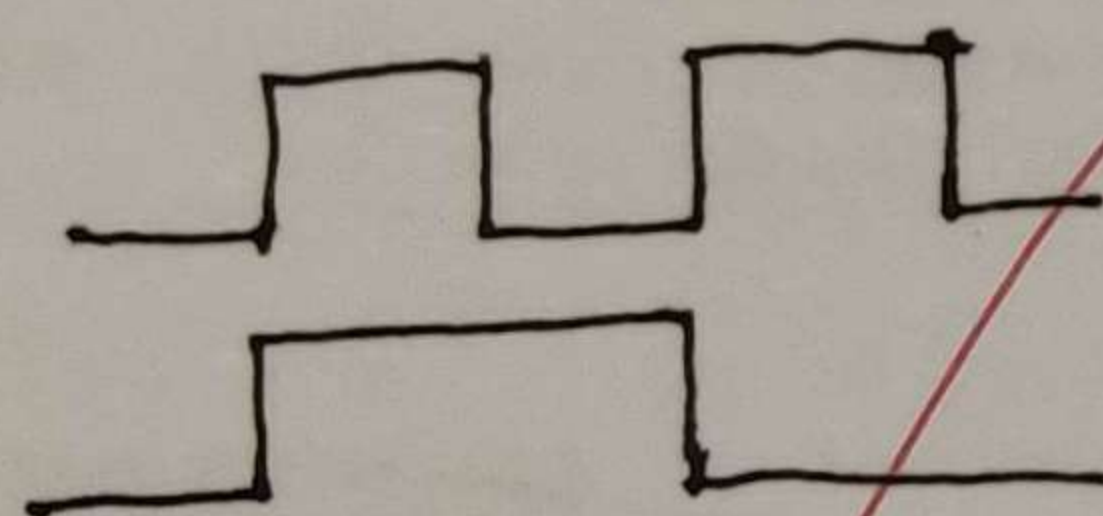
JK 触发器. $J = K = 1$. ~~$Q^* = Q'$~~

JK \rightarrow T' $Q^* = JQ' + K'Q \Rightarrow Q^* = Q'$

D 改 T' 触发器

CLK

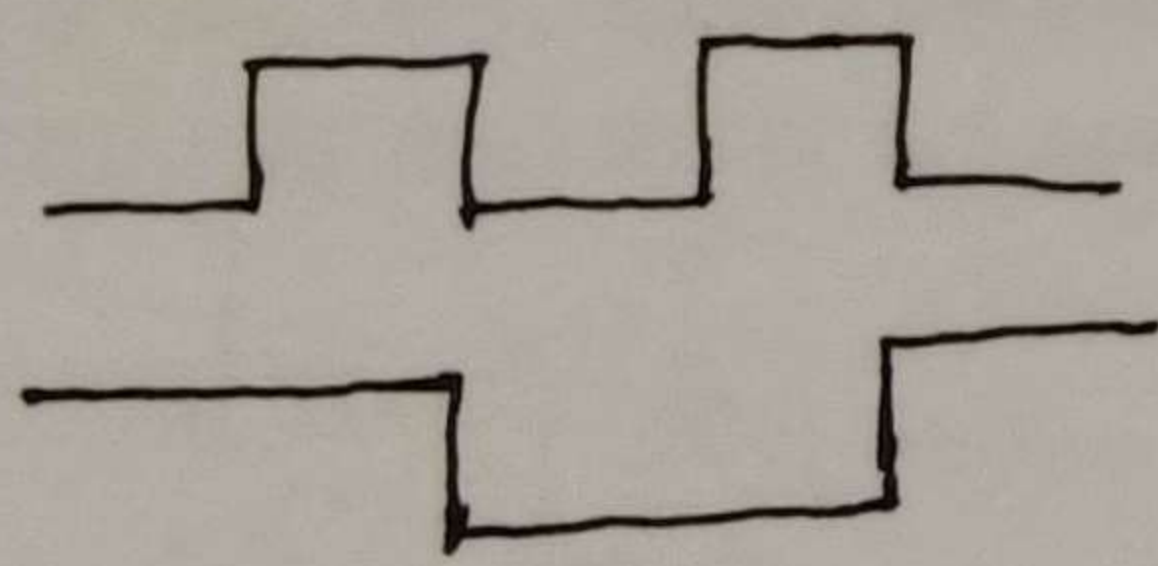
Q



JK 改 T' 触发器

CLK

Q



相同点：都是边沿触发 Q 的翻转. Q 的周期为 CLK 的 $\frac{1}{2}$

不同点：D 改 T' 触发器当 CLK 上升沿触发 Q 翻转

JK 改 T' 触发器当 CLK 下降沿触发 Q 翻转.