



姓名: 杨艺欣 学号: 11410106 实验日期: 2016.05.27

## 时序电路测试及研究

### 1. 实验目的

- 掌握常用时序电路分析、设计及测试方法;
- 学会运用各类触发器设计各种常用的时序逻辑电路。

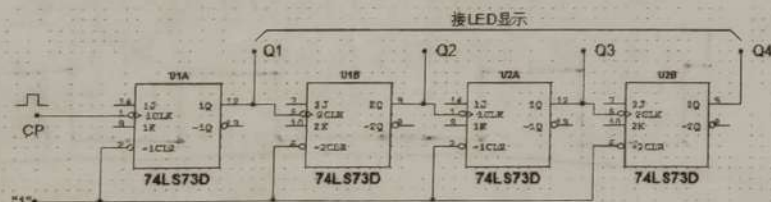
### 2. 实验器材

序号	名称	型号与规格	数量	备注
1	直流稳压电源	DP1308A	1	
2	数字示波器	TDS2012C	1	
3	函数信号发生器	DG1022	1	
4	模电数电综合实验箱	TPE-ADII	1	
5	元器件	74LS73 双J-K触发器 2片, 74LS175 四D触发器 1片, 74LS10 三输入端三与非门 1片, 74LS00 二输入端四与非门 1片	5	

### 3. 实验内容

#### 3.1 异步二进制计数器

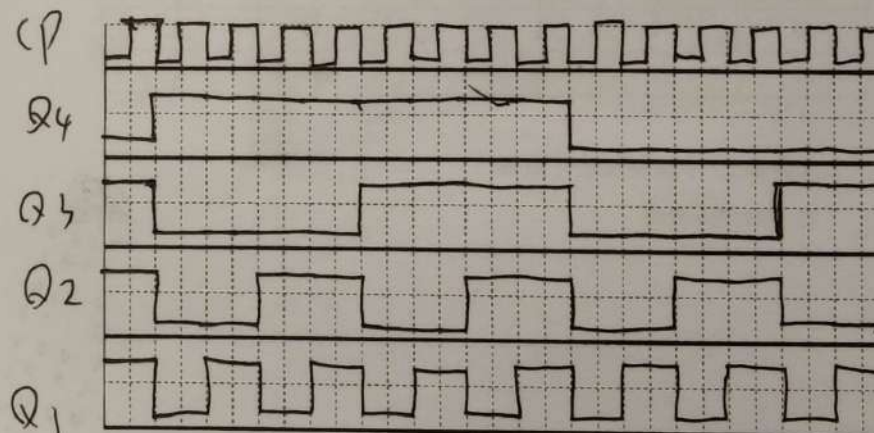
1) 按如下图示接线



由 CP 端输入单脉冲, 测试并记录 Q1~Q4 端状态及波形。



CP 个数	Q4	Q3	Q2	Q1	十进制计数 N
1	0	1	1	1	7
2	1	0	0	0	8
3	1	0	0	1	9
4	1	0	1	0	10
5	1	0	1	1	11
6	1	1	0	0	12
7	1	1	0	1	13
8	1	1	1	0	14
9	1	1	1	1	15
10	0	0	0	0	0
11	0	0	0	1	1
12	0	0	1	0	2
13	0	0	1	1	3
14	0	1	0	0	4
15	0	1	0	1	5
16	0	1	1	0	6
17	0	1	1	1	7



循环

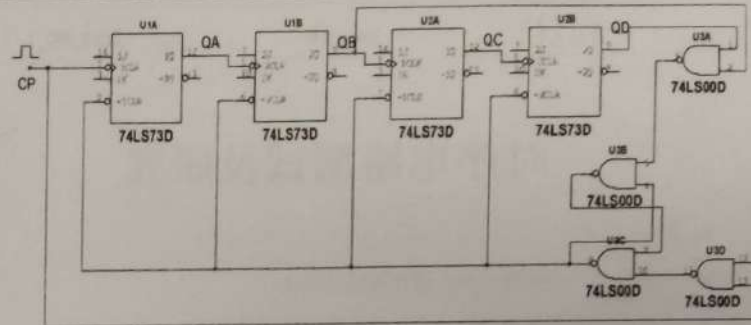
3

2) 试将异步二进制加法计数改为减法计数, 设计电路, 连接电路, 测试并记录。

CP 个数	Q4	Q3	Q2	Q1	十进制计数 N
1	1	0	1	1	11
2	1	0	1	0	10
3	1	0	0	1	9
4	1	0	0	0	8
5	0	1	1	1	7
6	0	1	1	0	6
7	0	1	0	1	5
8	0	1	0	0	4
9	0	0	1	1	3
10	0	0	1	0	2
11	0	0	0	1	1
12	0	0	0	0	0
13	1	1	1	1	15
14	1	1	1	0	14
15	1	1	0	1	13
16	1	1	0	0	12
17	1	0	1	1	11

### 3.2 异步二-十进制加法计数器

1) 按如图示接线

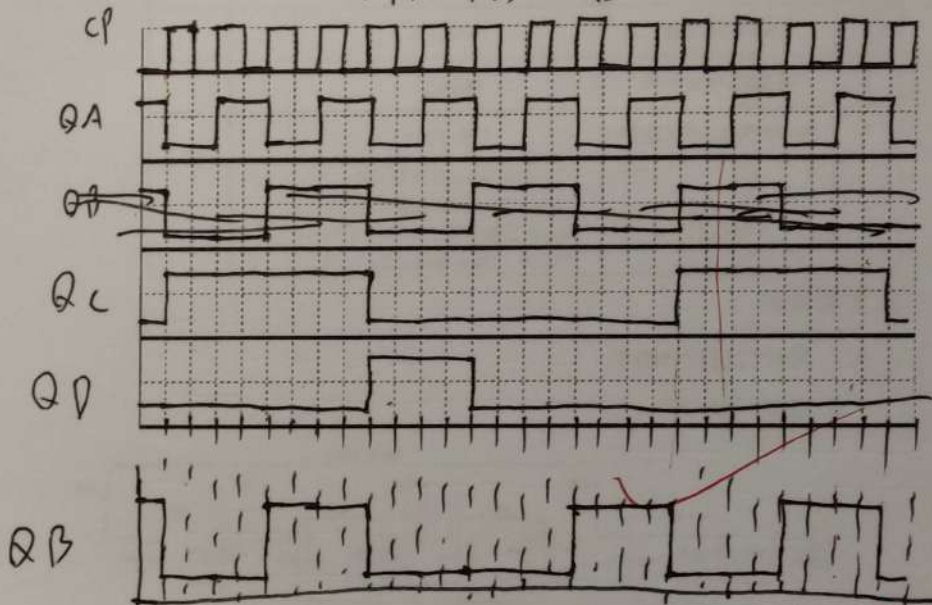


$Q_A$ 、 $Q_B$ 、 $Q_C$ 、 $Q_D$  4个输出端分别接LED显示, CP端接连续脉冲或单脉冲。

2) 在CP端接连续脉冲, 观察CP、 $Q_A$ 、 $Q_B$ 、 $Q_C$ 、 $Q_D$ 的波形。并记录波形

如下

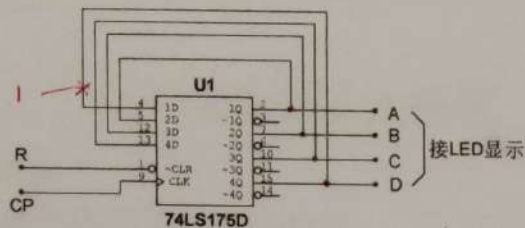
CP 向左平移一格



不会也照9比上



## 3.3 自循环移位寄存器——环形计数器



- 1) 按图示接线，将 A、B、C、D 置为 1000，用单脉冲计数，记录各触发器的状态

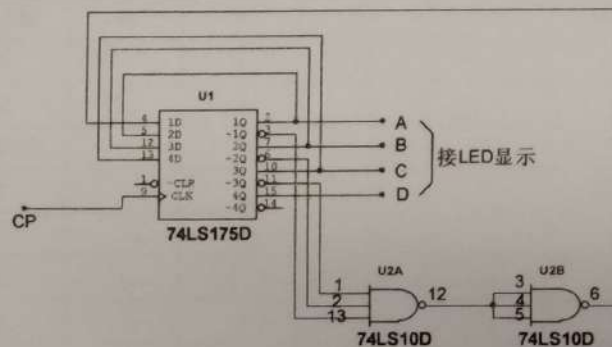
CP 个数	A	B	C	D
0	1	0	0	0
1	0	1	0	0
2	0	0	1	0
3	0	0	0	1
4	1	0	0	0
5	0	1	0	0
6	0	0	1	0
7	0	0	0	1
8	1	0	0	0
9	0	1	0	0

改为连续脉冲计数，并将其中一个状态为“0”的触发器置为“1”（模拟干扰信号作用的结果），观察计数器能否正常工作，分析原因

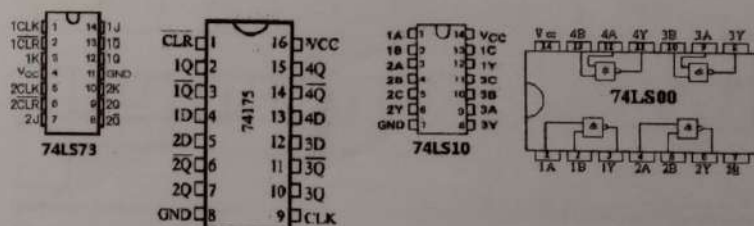
不能正常工作。该环形计数器无法自启动，如果输出有2个1的话，那么这2个1就会依次向下循环，每次脉冲过后都会有2个灯亮，计数器无法回到正常工作状态，即只有1个输出为高电平的情况。

- 2) 按如下图接线，重复上述实验，对比实验结果，总结关于自启动的体会。

按下图接线的电路能够实现自启动。即在初态输出有2个高电平的情况下，经过有限的脉冲周期后，电路能够返回到输出只有一个高电平的正常工作状态，之后就会在正常工作状态下循环了，自启动能够保证电路即使初态有问题，最终仍然能回到正常工作状态。



附录：IC 引脚图



姓名: 李伟新 学号: 11410264 实验日期: \_\_\_\_\_

## 时序电路测试及研究

97

### 1. 实验目的

- 掌握常用时序电路分析、设计及测试方法;
- 学会运用各类触发器设计各种常用的时序逻辑电路。

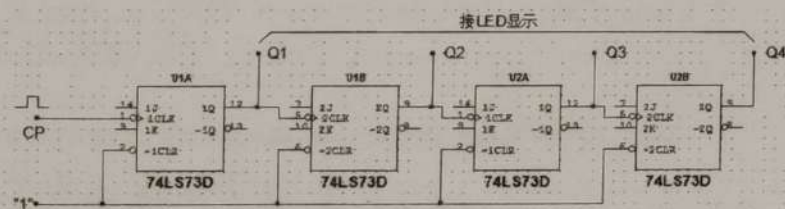
### 2. 实验器材

序号	名称	型号与规格	数量	备注
1	直流稳压电源	DP1308A	1	
2	数字示波器	TDS2012C	1	
3	函数信号发生器	DG1022	1	
4	模电数电综合实验箱	TPE-ADII	1	
5	元器件	74LS73 双J-K触发器 2片, 74LS175 四D触发器 1片, 74LS10 三输入端三与非门 1片, 74LS00 二输入端四与非门 1片	5	

### 3. 实验内容

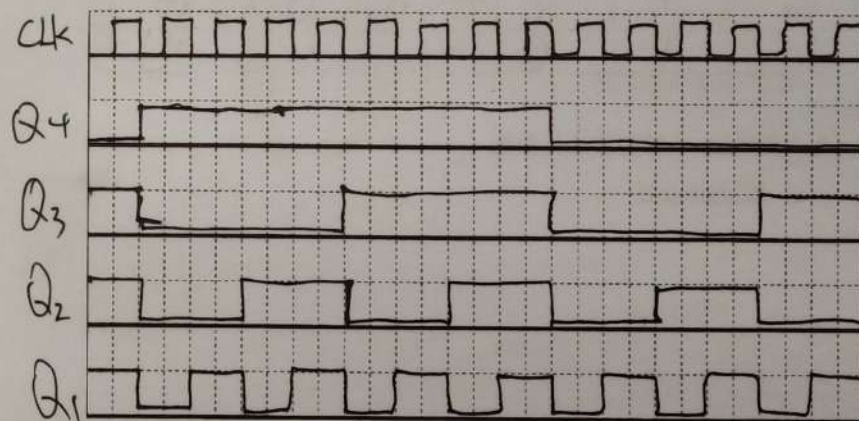
#### 3.1 异步二进制计数器

1) 按如下图示接线



由 CP 端输入单脉冲, 测试并记录 Q1~Q4 端状态及波形。

CP 个数	Q4	Q3	Q2	Q1	十进制计数 N
1	0	1	1	1	7
2	1	0	0	0	8
3	1	0	0	1	9
4	1	0	1	0	10
5	1	0	1	1	11
6	1	1	0	0	12
7	1	1	0	1	13
8	1	1	1	0	14
9	1	1	1	1	15
10	0	0	0	0	0
11	0	0	0	1	1
12	0	0	1	0	2
13	0	0	1	1	3
14	0	1	0	0	4
15	0	1	0	1	5
16	0	1	1	0	6
17	0	1	1	1	7



逆序一个循环  
3

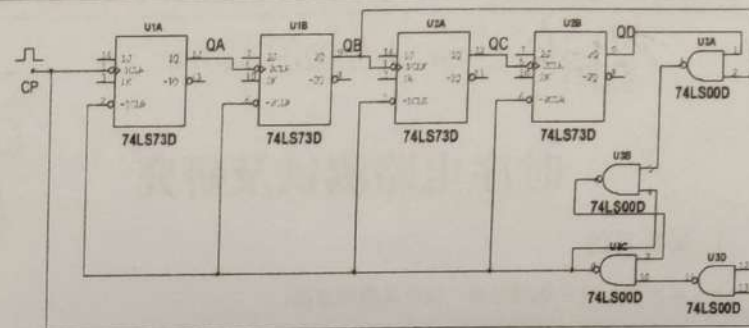


2) 试将异步二进制加法计数改为减法计数, 设计电路, 连接电路, 测试并记录。

CP 个数	Q4	Q3	Q2	Q1	十进制计数 N
1	1	0	1	1	11
2	1	0	1	0	10
3	1	0	0	1	9
4	1	0	0	0	8
5	0	1	1	1	7
6	0	1	1	0	6
7	0	1	0	1	5
8	0	1	0	0	4
9	0	0	1	1	3
10	0	0	1	0	2
11	0	0	0	1	1
12	0	0	0	0	0
13	1	1	1	1	15
14	1	1	1	0	14
15	1	1	0	1	13
16	1	1	0	0	12
17	1	0	1	1	11

### 3.2 异步二十进制加法计数器

1) 按如图示接线

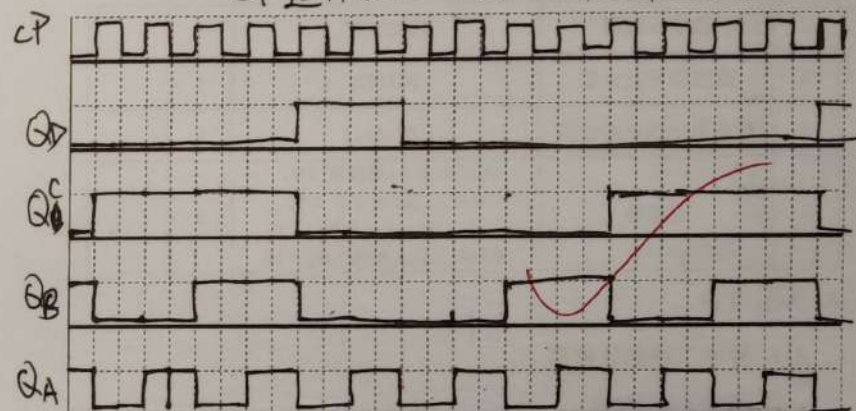


$Q_A$ 、 $Q_B$ 、 $Q_C$ 、 $Q_D$  4个输出端分别接LED显示，CP端接连续脉冲或单脉冲。

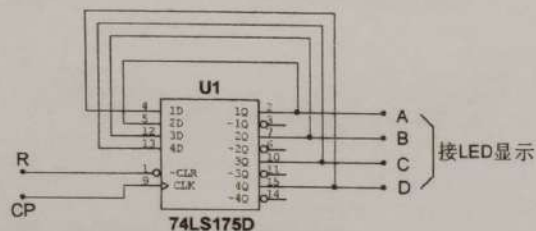
2) 在CP端接连续脉冲, 观察CP、 $Q_A$ 、 $Q_B$ 、 $Q_C$ 、 $Q_D$ 的波形。并记录波形

如下

如下 CP整体左移一格, 下降沿触发.



### 3.3 自循环移位寄存器——环形计数器



- 1) 按图示接线, 将 A、B、C、D 置为 1000, 用单脉冲计数, 记录各触发器的状态

CP 个数	A	B	C	D
0	1	0	0	0
1	0	1	0	0
2	0	0	1	0
3	0	0	0	1
4	0	0	0	0
5	0	0	0	0
6	0	0	0	0
7	0	0	0	0
8	0	0	0	0
9	0	0	0	0

改为连续脉冲计数，并将其中一个状态为“0”的触发器置为“1”（模拟干扰信号作用的结果）。观察计数器能否正常工作，分析原因。

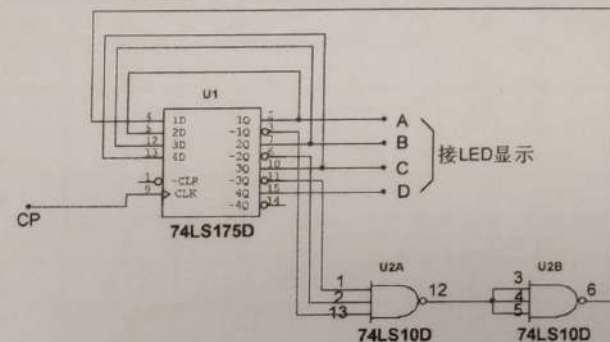
不能正常工作。存在两个“1”时，~~寄存器无法实现~~  
自启动。~~寄存器无法正常工作~~。在这两个  
“1”会依次向下循环，每次脉冲后都会有2个“1”  
即无法回到正常工作状态。

- 2)按如下图接线,重复上述实验,对比实验结果,总结关于自启动的体会。

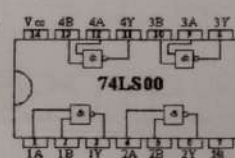
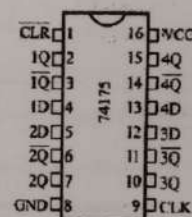
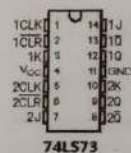
下图电路可实现自启云力。

当初态输出有2个“1”时,经过一定脉冲周期后电路可恢复正常的1个“1”的正常工作状态,自启动

可保证电路在错误初态下总可回到正常工作状态。



附录: IC 引脚图





姓名: 张逸 学号: 11410363 实验日期: 2016.5.18

## 时序电路测试及研究

### 1. 实验目的

- 掌握常用时序电路分析、设计及测试方法;
- 学会运用各类触发器设计各种常用的时序逻辑电路。

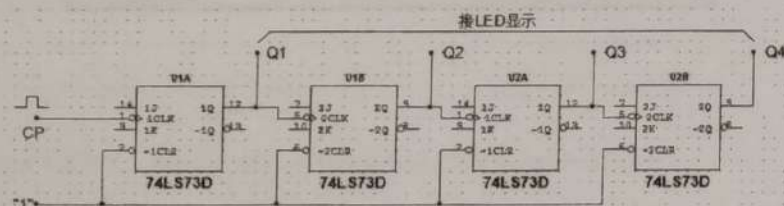
### 2. 实验器材

序号	名称	型号与规格	数量	备注
1	直流稳压电源	DP1308A	1	
2	数字示波器	TDS2012C	1	
3	函数信号发生器	DG1022	1	
4	模电数电综合实验箱	TPE-ADII	1	
5	元器件	74LS73 双J-K触发器 2片, 74LS175 四D触发器 1片, 74LS10 三输入端三与非门 1片, 74LS00 二输入端四与非门 1片	5	

### 3. 实验内容

#### 3.1 异步二进制计数器

1) 按如下图示接线



由 CP 端输入单脉冲, 测试并记录 Q1~Q4 端状态及波形。

CP 个数	Q4	Q3	Q2	Q1	十进制计数 N
1	0	0	0	1	1
2	0	0	1	0	2
3	0	0	1	1	3
4	0	1	0	0	4
5	0	1	0	1	5
6	0	1	1	0	6
7	0	1	1	1	7
8	1	0	0	0	8
9	1	0	0	1	9
10	1	0	1	0	10
11	1	0	1	1	11
12	1	1	0	0	12
13	1	1	0	1	13
14	1	1	1	0	14
15	1	1	1	1	15
16	0	0	0	0	0
17	0	0	0	1	1

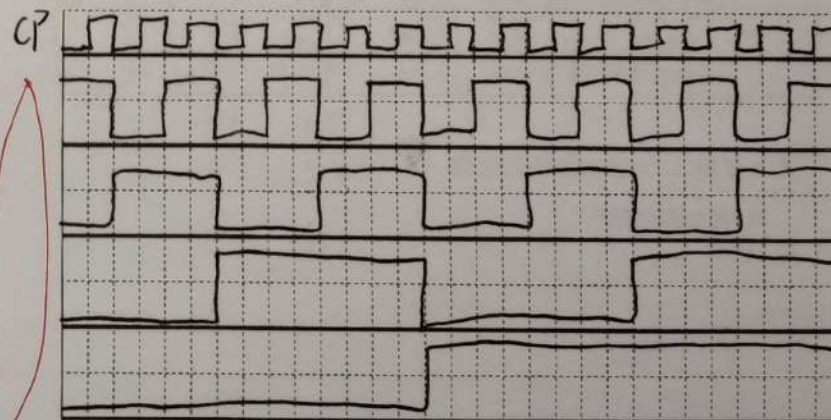


图1-1 循环

5



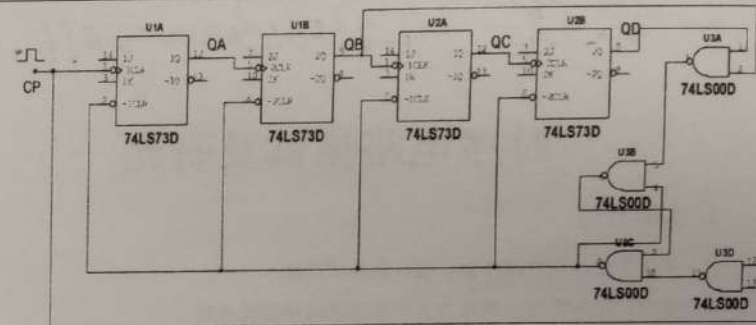
2) 试将异步二进制加法计数器改为减法计数器，设计电路，连接电路，测试并记录。

CP 个数	Q4	Q3	Q2	Q1	十进制计数 N
1	1	0	1	1	11
2	1	0	1	0	10
3	1	0	0	1	9
4	1	0	0	0	8
5	0	1	1	1	7
6	0	1	1	0	6
7	0	1	0	1	5
8	0	1	0	0	4
9	0	0	1	1	3
10	0	0	1	0	2
11	0	0	0	1	1
12	0	0	0	0	0
13	1	1	1	1	15
14	1	1	1	0	14
15	1	1	0	1	13
16	1	1	0	0	12
17	1	0	1	1	11

只需要把 U1B、U2A、U2B 的 CLK 端改为接上一 JK 触发器的 Q 即可

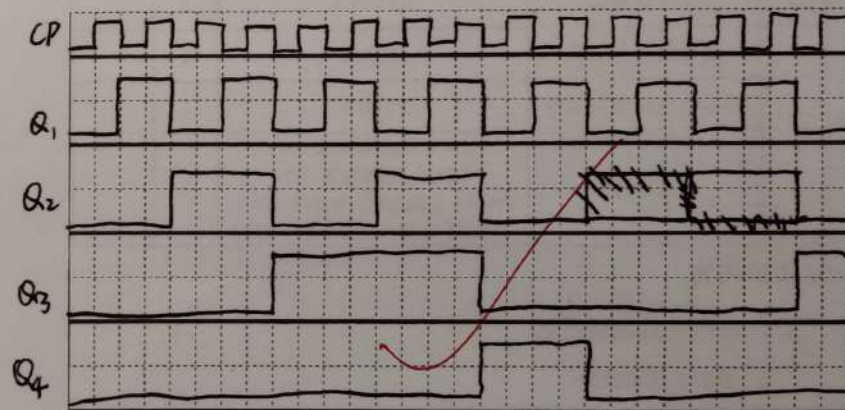
## 3.2 异步二-十进制加法计数器

1) 按如图示接线



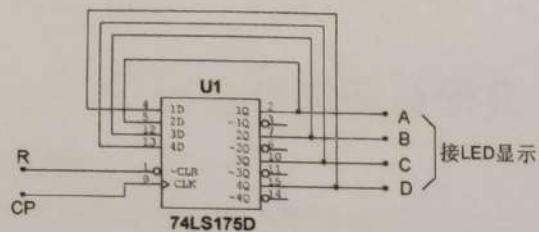
$Q_A$ 、 $Q_B$ 、 $Q_C$ 、 $Q_D$  4 个输出端分别接 LED 显示，CP 端接连续脉冲或单脉冲。

2) 在 CP 端接连续脉冲，观察 CP、 $Q_A$ 、 $Q_B$ 、 $Q_C$ 、 $Q_D$  的波形。并记录波形如下





## 3.3 自循环移位寄存器——环形计数器



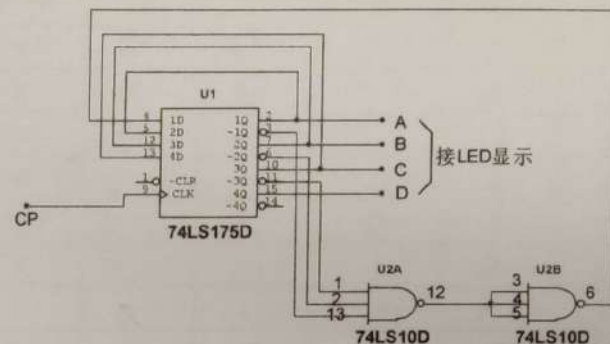
- 1) 按图示接线，将 A、B、C、D 置为 1000，用单脉冲计数，记录各触发器的状态

CP 个数	A	B	C	D
0	1	0	0	0
1	0	1	0	0
2	0	0	1	0
3	0	0	0	1
4	1	0	0	0
5	0	1	0	0
6	0	0	1	0
7	0	0	0	1
8	1	0	0	0
9	0	1	0	0

改为连续脉冲计数，并将其中一个状态为“0”的触发器置为“1”（模拟干扰信号作用的结果）。观察计数器能否正常工作，分析原因

无法正常工作。因为电路不能自启动  
进入有效循环。

- 2) 按如下图接线，重复上述实验，对比实验结果，总结关于自启动的体会。

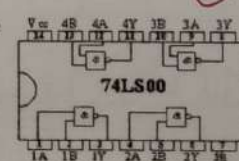
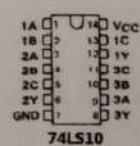
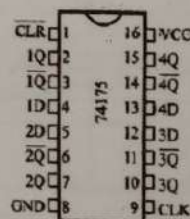


状态方程:  $Q_1^* = Q_1' Q_2' Q_3'$   
 $Q_2^* = Q_1$   
 $Q_3^* = Q_2$   
 $Q_4^* = Q_3$

故 CP 个数

CP 个数	A	B	C	D
0	1	0	1	0
1	0	1	0	1
2	0	0	1	0
3	0	0	0	1
4	1	0	0	0

附录: IC 引脚图



该电路使得在任何初始状态都能进入正常循环。