

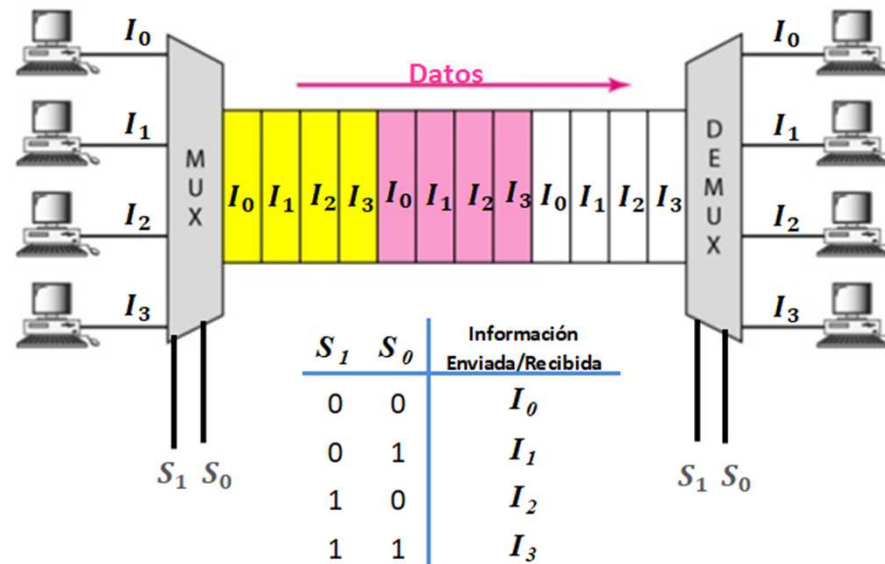
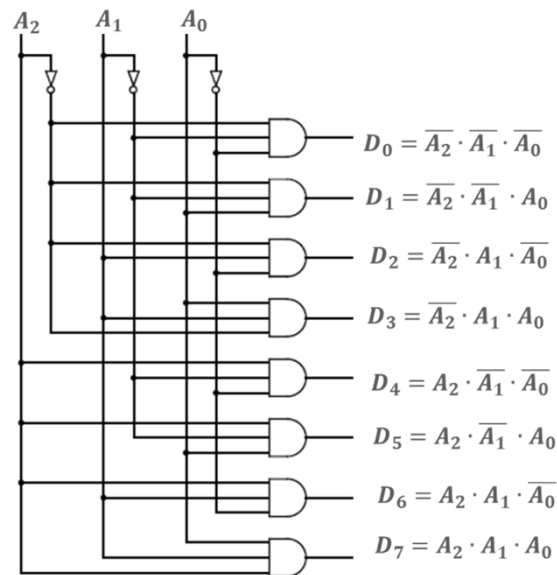


UNIVERSIDAD
NACIONAL DE
HURLINGHAM

Organización de Computadoras II

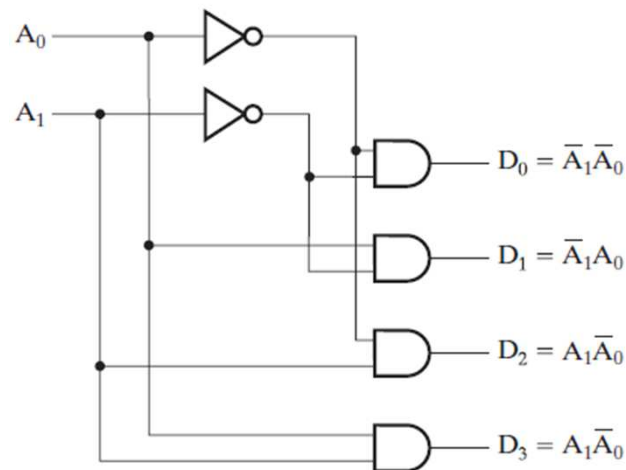
Trabajo Práctico 1

Decodificadores y Multiplexores

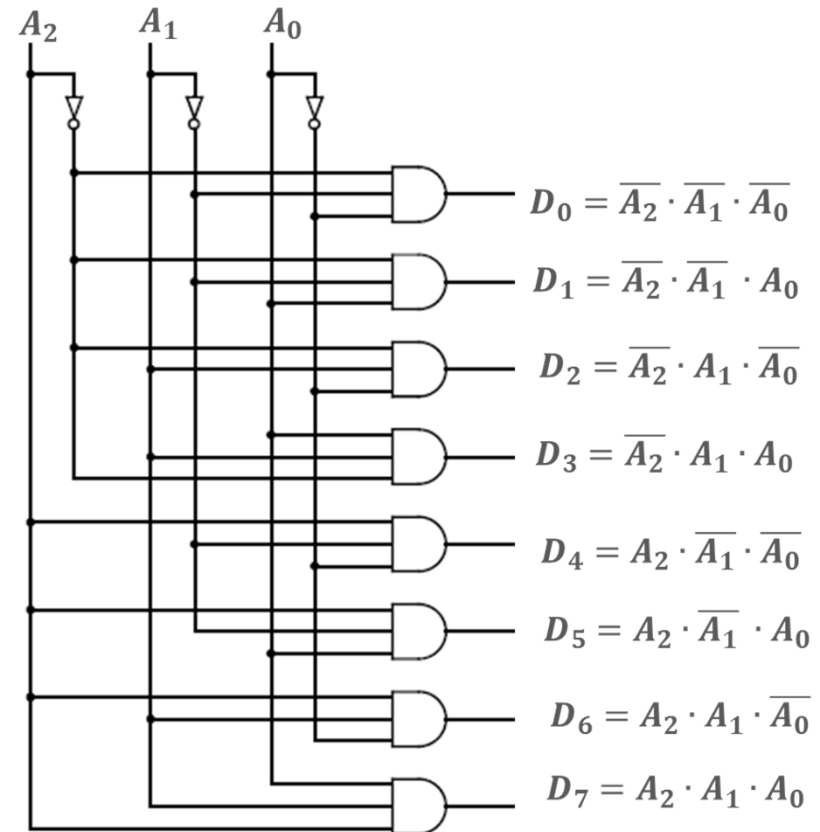


1) Decodificadores 2x4 y 3x8

- Implementar los “decos” 2x4 y 3x8 como los de las figuras con LOGISIM EVOLUTION, obteniendo tablas de verdad y efectuando simulaciones con sus respectivas capturas de pantalla.



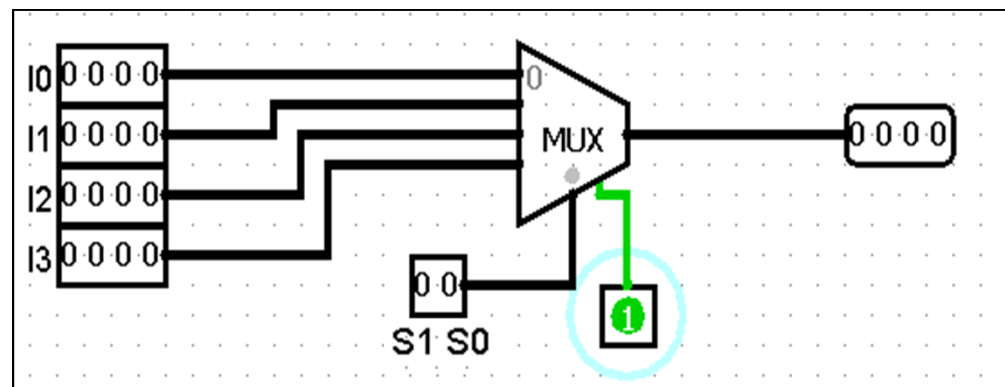
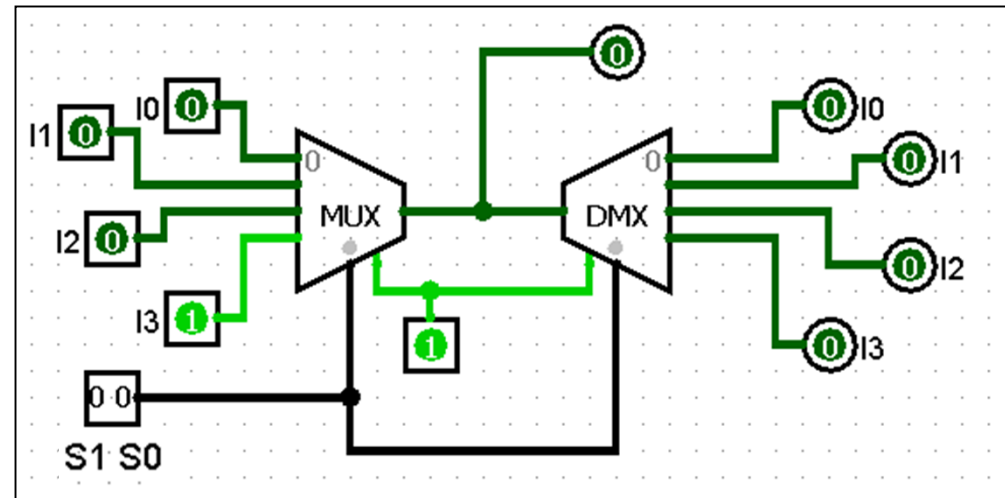
- **Entregable:** archivo *.circ de LOGISIM, capturas de pantallas del diagrama de circuitos mostrando que se selecciona la línea correcta para 3 (tres) valores en cada deco y además construyendo una tabla de verdad con los valores obtenidos al simular el circuito, comprobando que es la esperada. Explique con palabras el funcionamiento del deco teniendo en cuenta el concepto de minitérmino y su relación con sus salidas.



2) MUX de Librería (sin compuertas)

- Utilizando los **MUX/DEMUX de librería LOGISIM EVOLUTION**, implementar los siguientes circuitos con MUX/DEMUX de “4 vías / 1 bit” y MUX de “4 vías / 4 bits”, **explicando cómo se programa su funcionamiento con las señales de control S1 S0 y su aplicación dentro de computadoras y sistemas de comunicaciones digitales.**

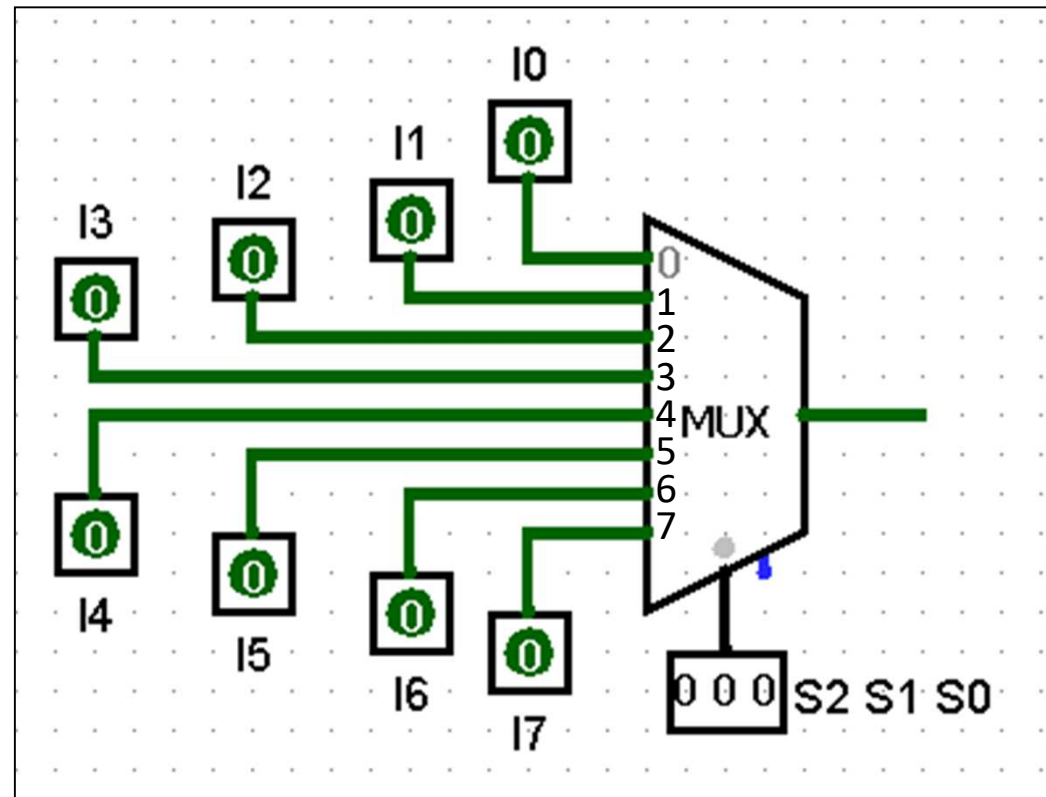
➤ **Entregables:** archivo *.circ de LOGISIM para cada tipo de MUX/DEMUX, capturas de pantallas (en formato Word ó *.pdf) mostrando, para los 4 (cuatro) valores de las señales de selección de vía, que se transfiere a la salida del MUX el valor de la vía que corresponde (siendo que para el MUX de 4 vías / 4 bits deben cargarse las entradas con valores binarios de 4 bits completamente diferentes entre sí). Dentro del mismo archivo Word o *.pdf debe responderse las preguntas respecto de la forma de funcionamiento (no interna, sino simplemente cómo hacer para que se seleccione una cierta entrada) y sobre las aplicaciones en computadoras y sistemas de comunicaciones.



3) Implementación MUX 8 vías / 1bit

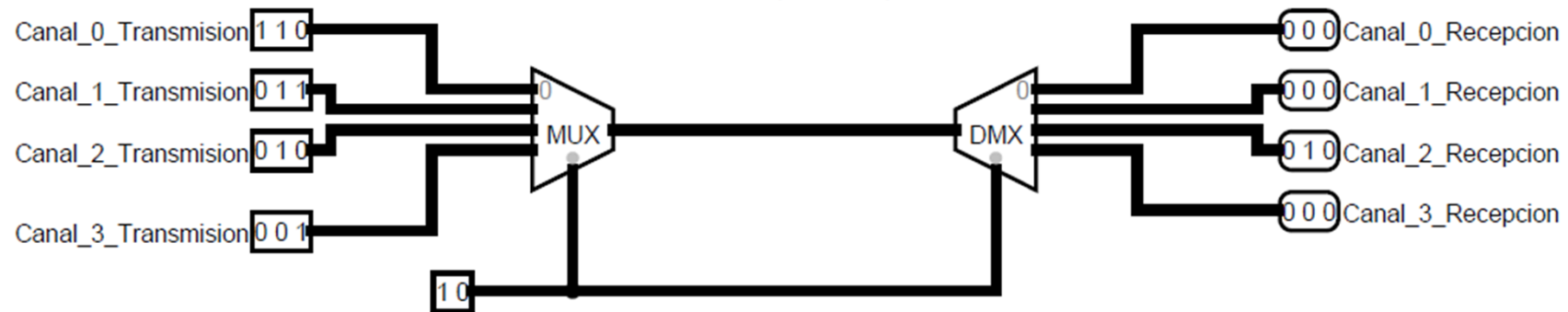
- Teniendo en cuenta el funcionamiento visto en el Apunte Capítulo 4 para el circuito del MUX en base a un decodificador y un “habilitador de salidas” con AND’s, **diseñe íntegramente con compuertas** un MUX que se corresponda al diagrama en bloques de la figura, reutilizando para ello alguno de los decodificadores implementados en el TP1. Genere un subcircuito de MUX que se asemeje al de la figura abajo.

- **Entregables:** archivos *.circ de LOGISIM y capturas de pantallas (en formato Word ó *.pdf) mostrando, para 3 (tres) valores de las señales de selección, que se transfiere a la salida del MUX el valor de la vía que corresponde, tal como se hizo para el Ejercicio 1. Explique sucintamente con palabras cómo es funcionamiento interno del circuito del MUX, teniendo en cuenta lo que hace el decodificador y el “habilitador de salida”. Qué es lo que hubo que cambiar respecto del diseño del Ejercicio 2, de un MUX de 4 vías, al pasar a un MUX de 8 vías.



4) MUX/DEMUX de 4 vías/3 bits de Librería (sin compuertas)

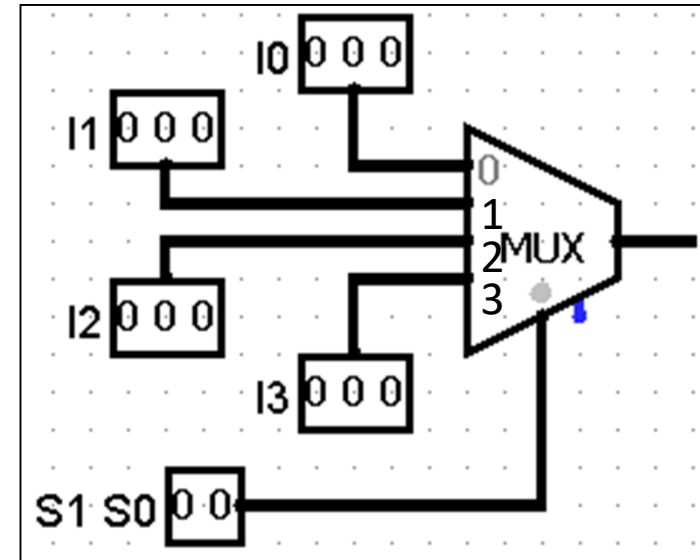
- Utilizando circuitos de librería de LOGISIM EVOLUTION, implemente este esquema circuital, que podría representar un sistema de comunicaciones TDMA (Time Division Multiple Access), donde cada vía es un canal de comunicaciones que permite enviar 3 bits consecutivos en cada intervalo de tiempo asignado. En la figura, puede apreciarse que tanto el MUX como el DEMUX están seleccionados para transmitir el canal (o vía) 2 decimal = 10 binario y que los 3 bits transmitidos desde un extremo y recibidos en el otro son 010.



- **Entregable:** archivos *.circ de LOGISIM y capturas de pantallas (en formato Word ó *.pdf) mostrando para las 4 (cuatro) combinaciones de señal de control que se transmiten las combinaciones correctas de 3 bits extremo a extremo (siendo que deben cargarse las entradas con valores binarios de 3 bits completamente diferentes entre sí, como el ejemplo de la figura arriba) .

5) Implementación MUX 4 vías / 3 bits con compuertas

- Partiendo del MUX de 4 vías / 2 bits del Capítulo 4 del apunte, modificarlo para que por cada vía se seleccionen simultáneamente 3 bits, creando así un MUX de “4 vías / 3 bits” **diseñado íntegramente con compuertas**. Explique su funcionamiento, comparando con lo que ocurre en un MUX de 4 vías pero un solo bit por vía. Cuántos decodificadores de necesitan? Cuántos “habilitadores de ANDs” se requieren? Por qué? **Se podría haber implementado el mismo MUX de 4 vías/3 bits con 3 MUX de 4 vías/1 bit?Cuál sería la desventaja respecto del diseño realizado en primer lugar?** Genere el subcircuito del MUX de 4 vías/3 bits con compuertas y verifique que funciona igual que el de librería del Ejercicio 1.



- **Entregable:** archivos *.circ de LOGISIM y capturas de pantallas (en formato Word ó *.pdf) mostrando para las 4 (cuatro) combinaciones de las señales de selección que se transfiere a la salida del MUX el valor de la vía que corresponde, tal como se hizo para el Ejercicio 1. Explique con palabras cómo es funcionamiento interno del circuito del MUX, teniendo en cuenta lo que hace el decodificador y el “habilitador de salida”, pero ahora debiendo habilitar simultáneamente 3 bits por cada entrada seleccionada.

