_Grupo / Taldea:_____

Nombre / Izena: Apellidos / Abizenak:

Galdera teorikoak (4 puntu)

1. Hamming kodea sortu b₇b₆b₅b₄b₃b₂b₁ hurrengo datuarentzat: 0011.

$$b_1 = b_3 \oplus b_5 \oplus b_7 = 0$$

$$b_3 = d_1$$
; $b_5 = d_2$; $b_6 = d_3$; $b_7 = d_4$

$$b_2 = b_3 \oplus b_6 \oplus b_7 = 1$$

$$b_4 = b_5 \oplus b_6 \oplus b_7 = 1$$

Kode guztia: $b_7b_6b_5b_3b_2b_1 = 0011110$.

2. Zein zenbaki-tarte adieraz daiteke 8 bit erabiliz eta 127 gehiegizko kodeketa erabiliz

3. Zein da kontrol unitatearen funtzioa?

Aginduetatik kontrol hitzak ateratzea.

4. Hurrengo irudia kontuan izanda, adierazi zein izango den metagailuaren edukia, eta zein memoria-helbidetara joan behar den datua aurkitzeko, datuak eta helbideak hamartarrean daude:

| 98 | Erag. Kod. Modua |
|-----|----------------------|
| 99 | ADRS o NBR = 300 |
| 100 | Hurrengo instrukzioa |
| | ••• |
| 300 | 600 |
| | ••• |
| 500 | 800 |
| | ••• |
| 600 | 200 |
| | |

| Helbideratze modua | | Helbide eraginkorra | Acc. |
|--------------------|---------------|------------------------|------|
| Indexatua | LDA ADRS (R0) | 200+300 =500 | 800 |

| R0 = 200 | |
|----------|--|
| R1 = 300 | |

5. USB busaren diseinuaren hasierako lau ideia adierazi:

Kostu baxua.

127 dispositivo.

Gailuan mikroetengailuetan eragin gabe.

Disp. tarte zabala (denbora erreala barne)

Konputadorea ireki gabe.

Konektatu gailuak ekipoa martxan egonda.

Kable bakarra.

Ez da berabiarazi behar disp. konektatu ondoren.

Elikadura kabletik.

6. Sarrera/Irteera (I/O) periferikoekin datu-transferentzia sinkronizatzeko bi metodoetatik zeinek du fidagarritasun txikiagoa, eta zergatik?

Strobing, ez duelako bermatzen hartzaileak datuak jasotzea.

7. Azpierrutina batera parametroak pasatzeko aktibazio-blokea erabiltzen bada, non gordetzen dira azpierrutinaren sarrera eta irteera parametroak?

Pilan.

Nombre / Izena: ______Grupo / Taldea: _____ Apellidos / Abizenak:

8. 64 Ghitzetako memoria birtualeko/alegiazko espazio bat suposatuz eta 4 Ghitzetako memoria fisiko bat, eta orriaren tamaina 1024 hitzetakoa bada, zenbat lerro (F) izango lituzke memoria birtualeko orri-taulak (irudia)? Zenbat markoetan banatzen da memoria?

| | | | n-1 |) |
|-----|-----------------|-------------------------------|-----------------|---|
| | Presentzia bita | Memoria Sekundarioko helbidea | Orrialde markoa | |
| 0 | 0 | | | |
| | | | | |
| F-1 | | | | |

 $F = 64 \text{ Gword / (1024 word)} = 2^{26} \text{ linea} = 67 108 864 \text{ linea}.$ $M = 4 \text{ Gword / (1024 word)} = 2^{22} \text{ marko} = 4 1974 304 \text{ marko}.$

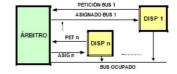
9. Tenporizazioa kontuan izanda zein bus mota daude? Batez ere, zein seinalek ezberdintzen ditu batak besteetatik?

Sinkronoak (erdisinkronoak barne) eta asinkronoak. Sinkronoetan agertzen den seinalea, eta asinkronoetan agertzen ez dena, erlojua da (clk).

10. Zertan datza bus artekaritza zentralizatua, eta artekaritza independentearen estrategia duena?

Artekaritza zentralizatuaren metodoan, busaren arbitrajeaz arduratzen den artekaria dago.

Independentea denez, gailu bakoitzak bere linea du, busa eskatzeko eta esleitzeko artekariarekin.



11. Sistema batek 2 MB-ko edukierako Memoria Nagusia badu, eta Cache Memoria 256 kB-koa bada eta lerro bakoitzeko 4 kB badu (hitzaren luzera 1 B), zenbat bloketan (NumBlo) banatzen da memoria nagusia? Zenbat lerro ditu (L) cache memoriak?

NumBlo = $2 MB / 4 kB = 2^9 = 512 bloke$. L = 256 kB / 4 kB = 64 linea.

12. Memoria batek 4 GB-eko edukiera badu eta memoria helbide bakoitzak 64 bit baditu, zenbat memoria-helbide ditu memoria horrek? Eta zenbat bit behar dira helbideratzeko?

4 GB / (64 b) =
$$4 \cdot 2^{30} \cdot 8$$
 b / (64 b) = 2^{35} / 2^6 = 2^{29} memoria helbide edo posizio.
n = $\log_2 2^{29}$ = 29 bit.

Galderak (Azterketaren %40a)

Ariketekin batezbestekoa egiteko galderen puntuazioaren erdia atera behar da.

Gardera laburra (erantzunen puntuaketa): Zuzena: +1 Okerra: ± 0 Zurian: ± 0 Test galdera (erantzunen puntuaketa): Zuzena: +1 Okerra: -0.5 Zurian: ± 0

Ariketak (Azterketaren 60%a)

Galderekin batezbestekoa egiteko ariketen puntuazioaren erdia atera behar da.

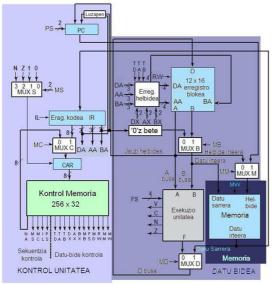
Nombre / Izena: ______ Grupo / Taldea:_____ Apellidos / Abizenak: _____

Ariketa 1 (2 puntu)

1. eta 2. irudietako kontrol-unitateak kontuan izanda; eta, 3. eta 4. irudietako instrukzio taula eta instrukzio formatua.

a) Bete hurrengo taula:

| | CU1 | CU2 |
|-------------------------|-------------------|----------------|
| Mota | Mikroprogramatuta | Kableatuta |
| Sekuentziazioa | Esplizitua | (Ez da egokia) |
| Harvard edo Von Neumann | Von Neumann | Harvard |





| DATU-BIDEA DATU-BIDEA DATU-BIDEA DATU-BIDEA DATU-BIDEA DATU-BIDEA RW 3 Errepistro DA 3 BOKO B DA 3 BA A A BOKO B DA 3 BO |
|--|
|--|

2. Irudia. Kontrol unitatea 2: CU2.

| Agindua | Eragiketa kodea | Mnemonikoa | Helbidea | Deskribapena | Egoera bitak |
|----------------|--------------------|------------|------------|-------------------------------------|-----------------|
| A mugitu | 0000000 | MOV A | DA, AA | R[DA]←R[AA]* | N, Z |
| Gehitu | 0000001 | NC | DA, AA | R[DA]←R[AA]+1* | N, Z |
| Batu | 0000010 | ADD | DA, AA, BA | R[DA]←R[AA]+R[BA]* | N, Z |
| Kendu | 0000101 | SUB | DA, AA, BA | R[DA]←R[AA]-R[BA]* | N, Z |
| Murriztu | 0000110 | DEC | DA, AA | R[DA]←R[AA]-1* | N, Z |
| AND | 0001000 | AND | DA, AA, BA | R[DA]←R[AA]·R[BA]* | N, Z |
| OR | 0001001 | OR | DA, AA, BA | R[DA]←R[AA] + R[BA]* | N, Z |
| XOR | 0001010 | XOR | DA, AA, BA | R[DA]←R[AA]⊕R[BA]* | N, Z |
| NOT | 0001011 | NOT | DA, AA | R[DA]←/R[AA]* | N, Z |
| B mugitu | 0001100 | MOV B | DA, BA | R[DA]←R[BA]* | |
| Despl. Eskuin | 0001101 | SHR | DA, BA | R[DA]←sr R[BA]* | |
| Despl. Ezker | 0001110 | SHL | DA, BA | R[DA]←sl R[BA]* | |
| Kargatu erag. | 1001100 | LDI | DA, OP | R[DA]←OP* | |
| Batu eragigaia | 1000010 | ADI | DA, AA, OP | R[DA]←R[AA]+OP* | N, Z |
| Kargatu | 0010000 | LD | DA, AA | R[DA]←M[AA]* | |
| Biltegiratu | 0100000 | ST | AA, BA | M[AA]←R[BA]* | |
| Jauzi zero | 1100000 | BRZ | AA, AD | If R[AA]=0 PC←PC+AD else PC←PC+1 | N, Z |
| Jauzi neg. | 1100001 | BRN | AA, AD | If R[AA]<0 PC←PC+AD else PC←PC+1 | N, Z |
| Jauzi ez-bald. | 1110000 | JMP | AA. | PC←R[AA] | |

| Erragistro | Err

3. Irudia. Instrukzioak.

4. Irudia. Instruzioen formatura.

a) Zein eragiketa egingo dira hurrengo instrukzioekin?

0000110 011 011 011: DEC: (R3) ← (R3) - 1

1100000 011 011 011: Emaitza 0 bada, salto: $011011_2 = 1B h = +27_{10}$

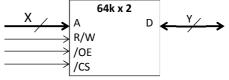
b) 3 erregistroan 1 balioa gordeta badago eta PC-ak 102B h balioa badu, bi instrukzioak segidan exekutatu ondoren, PC-ak zein balio izango du?

Lehenengo instrukzioan 1 kentzen zaionez 1 bati, emaitza 0 da. Jauzia ematen da: 102B + 1 + 1B + 1047 + 1

Nombre / Izena: Apellidos / Abizenak: _Grupo / Taldea:_

Ariketa 2 (2 puntu)

RAM memoria-zirkuitu integratuak daude, irudiaren modukoak.

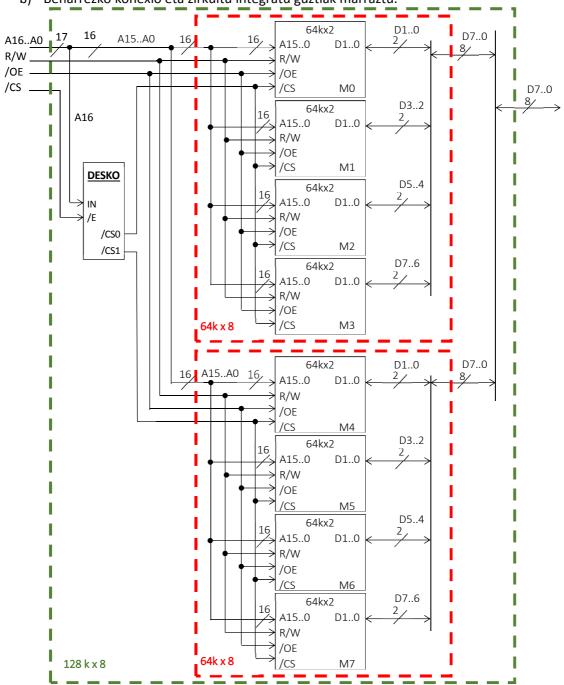


128k x 8-ko memoria bat lortu nahi bada, irudiarena bezalako memoria-zirkuituetan oinarrituta:

a) Adierazi zenbat memoria-zirkuitu beharko liratekeen.

$$N = \frac{2^n}{2^{ni}} \cdot \frac{m}{mi} = \frac{128k}{64k} \cdot \frac{8}{2} = 8 \text{ memoria.}$$

b) Beharrezko konexio eta zirkuitu integratu guztiak marraztu.



Nombre / Izena: ______ Grupo / Taldea:_____ Apellidos / Abizenak: _____

c) 1Bh datua 3AF0h posizioan gorde nahi izanez gero, zein memoria-txipetan gordeko litzateke?

Helbidea: 3AF0h = 0 0011 1010 1111 0000;

Otik hasten denez 64kx8-ko lehenengo memoria multzoan gordeko litzateke: M0,M1, M2, M3.

Datua: 1Bh = 0001 1011;

00 M3-an; 01 M2-an; 10 M1-ean; 11 M0-n.

Ariketa 3 (1 puntu)

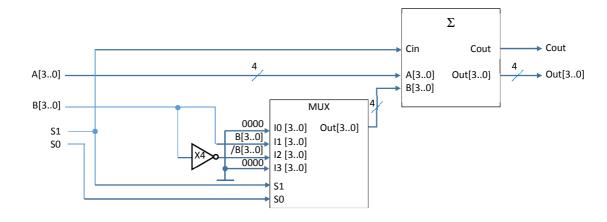
Aritmetiko-Logiko Unitate (ALU) bat diseinatu nahi da 4 eragiketa aritmetiko eta 4 eragiketa logikoekin. 4 biteko batutzaile osoa dago, multiplexadoreak (behar dituzuen konfigurazioak) eta ate logikoak.

- a) Diseinatu Unitate Aritmetikoa (UA), sarrerak: aukeraketa S (S1, S0), 4 biteko eragigaiak A eta B (A3...A0, B3...B0); eta irteerak: Out3...Out0. Marraztu zirkuitua eta seinaleak.
- b) Gehitu eragiketa logikoak (bitez bit) behar diren zirkuitu integratuekin eta aukeraketa sarrera berri batekin S2. Marraztu zirkuitua eta seinaleak.

| S2 | S1 | S0 | Out |
|----|----|----|--------------|
| 0 | 0 | 0 | Α |
| 0 | 0 | 1 | A+B (A+B+0) |
| 0 | 1 | 0 | A-B (A+/B+1) |
| 0 | 1 | 1 | A+1 |
| 1 | 0 | 0 | /A |
| 1 | 0 | 1 | A AND B |
| 1 | 1 | 0 | A OR B |
| 1 | 1 | 1 | A XOR B |

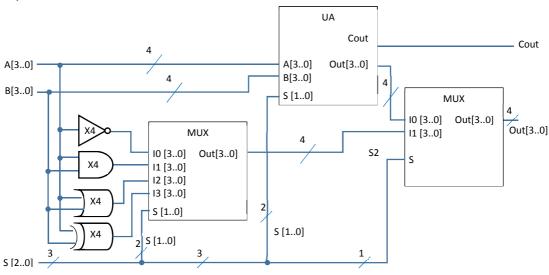
a) UA

| S2 | S1 | S0 | Out | Out MUX | Cin = S1 |
|-----------|-----------|----|--------------|---------|-----------------|
| 0 | 0 | 0 | Α | 0 | 0 |
| 0 | 0 | 1 | A+B (A+B+0) | В | 0 |
| 0 | 1 | 0 | A-B (A+/B+1) | /B | 1 |
| 0 | 1 | 1 | A+1 | 0 | 1 |



Nombre / Izena: ______Grupo / Taldea: _____ Apellidos / Abizenak:

b) ALU



Ariketa 4 (1 puntu)

Datu-bide bat 4 etapatan banatzen da: A: 9 ns, B: 2 ns, C: 4 ns eta D: 3 ns. Etapa horiek begiztan exekutatzen dira. Kanalizazio bat inplementatzeko, bi erregistro daude, eta bakoitzak 1 ns gehitzen ditu.

a) Zein da hasierako sistemaren funtzionamendu-maiztasun maximoa?

$$f = \frac{1}{t_A + t_B + t_C + t_D} = \frac{1}{9 + 2 + 4 + 3} = 55,56 MHz.$$

- b) Non jarriko zenituzke erregistroak ahalik eta kanalizaziorik onena egiteko? A eta D elementuen ondoren.
- c) Zein izango litzateke sistemaren funtzionamenduaren maiztasun maximoa kanalizazioaren ondoren?

$$t_i = Mx\{t_A + t_{reg}, t_B + t_C + t_D + t_{reg}\} = Mx\{10ns, 10ns\} = 10ns.$$

 $f_i = \frac{1}{10n} = 100 \text{ MHz}.$

d) 20 instrukzio exekutatzeko, zenbat denbora gutxiago beharko da kanalizaziorekin, kanalizaziorik gabe baino?

$$\begin{split} t_{20ins_sin} &= \mathrm{n_{instru}} \cdot (t_A + t_B + t_C + t_D) \cdot \mathrm{t_i} = 20 \cdot 18 \mathrm{ns} = 360 \mathrm{ns}. \\ t_{20ins_con} &= \left(\mathrm{n_{instru}} + \mathrm{n_{etapa}} - 1 \right) \cdot \mathrm{t_i} = (20 + 2 - 1) \cdot \mathrm{t_i} = 21 \cdot 10 \mathrm{ns} = 210 \mathrm{ns}. \\ t_{20ins_sin} - t_{20ins_con} &= 360 - 210 = 150 ns \ \mathrm{gutxiago} \ \mathrm{kanalizazioarekin}. \\ \frac{t_{20ins_sin} - t_{20ins_con}}{t_{20ins_sin}} \cdot 100 &= 41,67\% \ \mathrm{gutxiago}. \end{split}$$

e) Hirugarren erregistro bat erantsiko balitz, funtzionamenduaren maiztasuna hobetuko litzateke?, justifikatu zergatik.

Ez, berdin da non ipintzen den hirrugarren erregistroa, etapa bat gehiago baino ez litzateke izango, eta etapa geldoagoa ezingo litzateke murriztu (A: 9ns).

$$\begin{split} t_{i_nueva} &= t_i = \text{Mx} \big\{ t_A + t_{reg}, X, Y \big\} = \text{Mx} \{ 10ns, t_X, t_Y \} = 10 \text{ns.} \\ f_{i_nueva} &= f_i = \frac{1}{10n} = 100 \ \text{MHz.} \end{split}$$