

## Organização e Arquitetura de Computadores

### Memória Cache: Mapeamento Associativo

Alexandre Amory  
Edson Moreno

### Na Aula Anterior

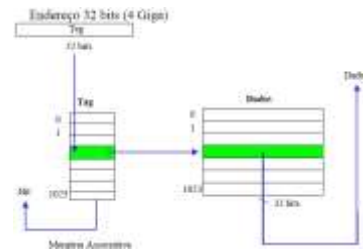
- Cache com mapeamento direto
  - Um bloco só pode assumir uma linha da cache
  - Hardware simples
  - Posicionamento dos blocos de memória **não é flexível**
    - Mesmo que eu tenha linhas disponíveis na cache (bit de validade='0') ainda sim é possível ocorrer *cache miss*.
- Existem outras maneiras mais flexíveis de posicionar blocos de memória
  - Mapeamento **associativo**

### Introdução

- Endereço da MP em qualquer posição da cache
  - Tag não fica mais na cache e sim em memória especial (memória associativa)
  - Pode ter bit de validade ou usar tag com valor inválido para determinar se posição tem uma informação válida
- Consequências
  - Necessita fazer procura de dado
  - Necessita política de substituição
  - Quando ocorre miss
    - Buscar no nível abaixo e, caso a cache esteja com todas posições ocupadas, quem tirar para abrir lugar?
- Solução para procurar
  - Procurar em paralelo
  - Usar memória associativa
    - Memória cara e de tamanho limitado

### Mapeamento Associativo

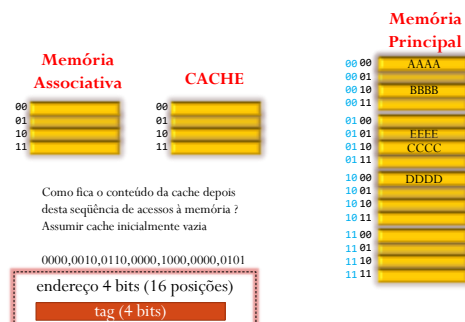
- Divisão de bits no registrador de endereçamento
  - Exemplo de uma cache com 1024 posições ( $2^{10}$ ) com palavra de 32 bits



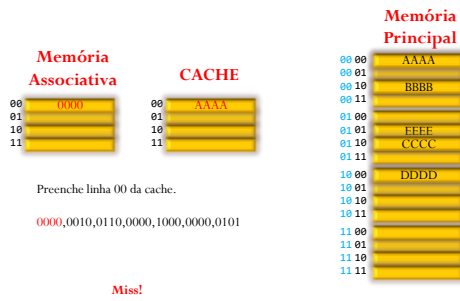
### Acessando a Cache

- Passos para um acesso
  1. Extrair a Tag do endereço requisitado
  2. Se Tag está na memória associativa  
(Hit) Acessar **memória cache** com **índice** fornecido pela **memória associativa**  
Ir para 7  
Senão  
Acusar miss
  3. Se não existir posição livre na cache  
Escolher endereço para substituir de acordo com política estabelecida (e.g. LRU)
  4. Buscar dado no nível inferior
  5. Colocar na posição livre ou escolhida da **memória cache**
  6. Cadastrar posição na **memória associativa** para pesquisas futuras
  7. Efetuar leitura
  8. Fim

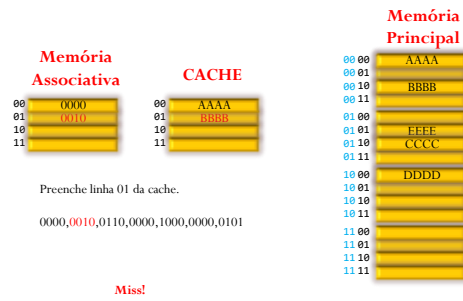
### Exemplo Cache Mapeamento Associativo



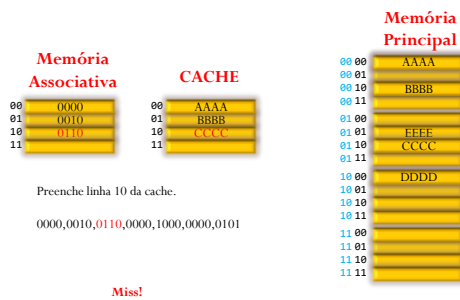
## Exemplo Cache Mapeamento Associativo



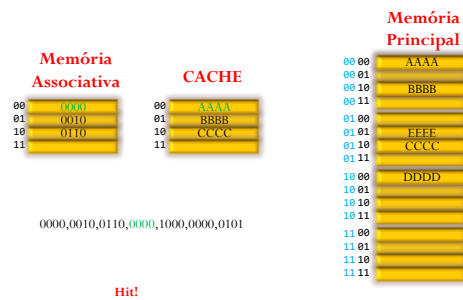
## Exemplo Cache Mapeamento Associativo



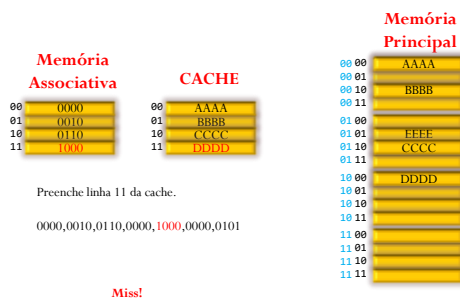
## Exemplo Cache Mapeamento Associativo



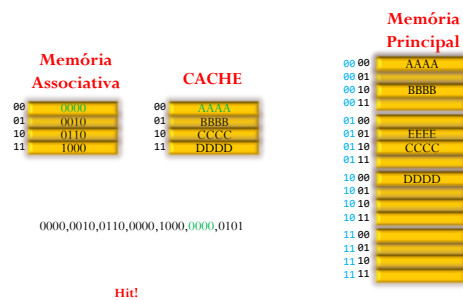
## Exemplo Cache Mapeamento Associativo



## Exemplo Cache Mapeamento Associativo



## Exemplo Cache Mapeamento Associativo





## Exercício

1. Considerando espaço de endereçamento de 256 Mega palavras. Como ficaria a divisão de bits do endereço para uma **cache** de 2048 posições e que trabalhe com blocos de 8 palavras?
2. Quanto tem efetivamente de dados nessa cache?
3. Qual o tamanho da **memória associativa**?

## Resposta do Exercício

1. Considerando espaço de endereçamento de 256 Mega palavras. Como ficaria a divisão de bits do endereço para uma **cache** de 2048 posições e que trabalhe com blocos de 8 palavras?



2. Quanto tem efetivamente de dados nessa cache?  
100% (não considerando bit de validade)
3. Qual o tamanho da **memória associativa**?

$$\begin{aligned}
 \text{Tamanho} &= 2048 * 25 \text{ (tag)} \\
 &= 51200 \text{ bits} / 8 \\
 &= 6400 \text{ bytes} / 1024 \\
 &= 6,25 \text{ Kbytes}
 \end{aligned}$$

## Exercício

(POSCOMP 2005 - 23) Das afirmações a seguir, sobre memória cache, quais são verdadeiras?

- I. Numa estrutura totalmente associativa, um bloco de memória pode ser mapeado em qualquer slot do cache.
  - II. O campo tag do endereço é usado para identificar um bloco válido no cache, junto com o campo de índice.
  - III. Um cache de nível 2 serve para reduzir a penalidade no caso de falta no nível 1.
  - IV. O esquema de substituição LRU é o mais usado para a estrutura de mapeamento direto.
- a. Somente as afirmações (I), (III) e (IV).
  - b. Somente as afirmações (II), (III) e (IV).
  - c. Somente as afirmações (I) e (II).
  - d. Somente as afirmações (I), (II) e (III).
  - e. Somente as afirmações (II) e (III).

## Resposta do Exercício

(POSCOMP 2005 - 23) Das afirmações a seguir, sobre memória cache, quais são verdadeiras?

- I. Numa estrutura totalmente associativa, um bloco de memória pode ser mapeado em qualquer slot do cache.
  - II. O campo tag do endereço é usado para identificar um bloco válido no cache, junto com o campo de índice.
  - III. Um cache de nível 2 serve para reduzir a penalidade no caso de falta no nível 1.
  - IV. O esquema de substituição LRU é o mais usado para a estrutura de mapeamento direto.
- a. Somente as afirmações (I), (III) e (IV).
  - b. Somente as afirmações (II), (III) e (IV).
  - c. Somente as afirmações (I) e (II).
  - d. Somente as afirmações (I), (II) e (III).
  - e. Somente as afirmações (II) e (III).

## Conclusões e Questões

- Vantagens do mapeamento associativo
  - Melhor distribuição da informação na cache
  - Melhor aproveitamento da cache → Praticamente 100% de aproveitamento
    - Tags não ocupam espaço da cache (estão na memória associativa)
- Desvantagens
  - Memória associativa tem alto custo e tamanho limitado
    - Limita número de linhas da cache
  - Necessita política de substituição
    - Pode ocorrer escolhas inadequadas
    - Gasta tempo
- Limite de tamanho da cache devido pesquisa na memória associativa é uma restrição muito forte → Tendência é aumentar a cache