

一、选择题 (本大题共10小题, 每小题2分, 共20分)

1. 1974年, 英特尔公司开发出的世界上第一片4位微处理器是 ()。 (课程目标1)
A. Intel 4004 B. Intel 8008 C. Intel 8080 D. Intel 8086
2. 机器字长16位, 一条双字长指令, 操作码6位, 采用立即数寻址, 其能找到的最小操作数为 () (课程目标3)
A. 2^{-26} B. 2^{-25} C. $1-2^{-26}$ D. -2^{-9} 标注 表示
3. 32位浮点数, 采用IEEE754单精度表示, 则它能表示的最大规格化正数为 ()。
A. $(2-2^{-23}) \times 2^{+127}$ B. $(1-2^{-23}) \times 2^{+127}$ C. $(2-2^{-23}) \times 2^{+255}$ D. $2^{+127} - 2^{-23}$
(课程目标1)
4. 下溢指的是 () (课程目标1)
A. 运算结果的绝对值小于机器所能表示的最小绝对值
B. 运算的结果小于机器所能表示的最小负数
C. 运算的结果小于机器所能表示的最小正数
D. 运算结果的最低有效位产生的错误
5. 下列因素与Cache命中率无关的是 ()。 (课程目标2)
A. 主存的存取时间 B. 块的大小
C. Cache的组织方式 D. Cache的容量
6. 某机器字长32位, 存储容量4GB, 按字编制, 它的寻址范围是 ()。 (课程目标3)
A. 1G B. 4GB C. 4G D. 1GB
7. 指令的寻址方式有顺序寻址和跳跃寻址, 采用跳跃寻址可以实现 ()。 (课程目标3)
A. 堆栈寻址 B. 程序的条件转移
C. 程序的无条件转移 D. 程序的条件转移或者无条件转移
8. 在微指令的编码方式中, 相同的微命令个数下 ()。 (课程目标3)
A. 直接表示法比编码表示法的微指令字长短
B. 直接表示法比编码表示法的微指令字长长
C. 直接表示法与编码表示法的微指令字长相等
D. 直接表示法比编码表示法的微指令字长大小不等确定
9. 在流水的CPU中, 由转移指令所引起的冲突称之为 ()。 (课程目标4)
A. 控制相关 B. 资源相关
C. 数据相关 D. 数据相关和资源相关同时引起
10. 在单机系统中, 三总线结构的计算机的总线系统由 () 组成。 (课程目标1)
A. 系统总线、内存总线、I/O总线 B. 数据总线、控制总线、地址总线
C. ISA总线、VESA总线、PCI总线 D. 系统总线、内部总线、I/O总线

二、填空题 (本大题共10个小空, 每小空1分, 共10分)

1、设机器字长为8位, $X = -31$, $Y = -12$, 用补码加法运算规则得到的结果的原码为 10001101, 溢出判断 无溢出。
(课程目标1)

2、一张RGB三通道的彩色图片的分辨率为1024 \times 1024像素, 每个像素点在每个通道上的颜色可分为512个等级, 则该张图片的大小为 9MB (课程目标4)

3、采用程序中断方式传送数据时, 每次传送 1 (这里填数字) 个字或者字节。(课程目标1)

4、指令周期是由 取指 子周期和 执行 子周期组成。(课程目标3)

5、-27/64的IEEE754单精度表示为 10111101。(课程目标1)

6、一个组相联cache由64行组成, 每组4行。主存储器包含4K个块, 每块128字, 请写出内存地址的格式 4K 和Cache地址的格式 12。(课程目标2)

7、周期挪用方式常用于 串行的输入/输出。(课程目标1)

三、判断题 (本大题共10小题, 每小题1分, 共10分)

1. 至今为止, 计算机中的所有信息以二进制方式表示是因为物理器件性能所致。 (X) (课程目标1)

2. 微地址寄存器中存放的是顺序控制字段。 (X) (课程目标3)

3. 一个微指令的周期等于取指周期的时间。 (X) (课程目标3)

4. 时间的重叠即资源的重复。 (X) (课程目标4)

5. 零地址码指令可能其隐含的操作数存在于操作码中。 (X) (课程目标3)

6. 奇校验具有奇数个校验位, 偶校验具有偶数个校验位。 (X) (课程目标1)

7. 基址寻址主要用于处理数组问题。 (X) (课程目标3)

8. 程序中断方式和DMA方式都是主要由硬件实现的。 (X) (课程目标1)

9. 一级中断不允许中断嵌套, 一维多级中断和二维多级中断都允许中断嵌套。 (X) (课程目标1)

10. 主存中的任意一个块可以映射到Cache的任意一行中, 这是全相联映射方式。 (X) (课程目标2)

四、简答题 (本大题共4小题, 每小题5分, 共20分)

1、集中式总线仲裁的方法有哪些? 每种方法的控制线分别多少条? (课程目标1)

2、请给出中断处理过程的流程。(课程目标1)

3、冯·诺依曼型计算机由哪5部分组成? (课程目标1)

4、针对以下的指令, 有可能设计出一种12位长的指令格式对下列指令进行编码吗? 其中每一个寄存器需要3位编码。

(1)、5条3寄存器指令

(2)、190条单寄存器指令。(课程目标3)

四、综合题 (本大题共4小题, 每小题10分, 共40分)

1、现有 1024×1 的存储芯片, 若用它组成容量为 $16K \times 8$ 的存储器。试求:

(1) 实现该存储器所需的芯片数量? 6×7

(2) 若将这些芯片分装在若干个块板上, 每块板的容量为 $4K \times 8$, 该存储器所需的地址线总位数是多少? 其中几位用于选板? 几位用于选片? 几位用作片内地址? 并画出相应的连线图。 (课程目标2)

2、某机器有8条微指令 $I_1 \sim I_8$, 每条微指令所包含的微命令控制信号如下表所示:

| 微指令 | 微命令信号 | | | | | | | | | |
|-------|-------|---|---|---|---|---|---|---|---|---|
| | a | b | c | d | e | f | g | h | i | j |
| I_1 | √ | √ | √ | √ | √ | | | | | |
| I_2 | √ | | | √ | | √ | √ | | | |
| I_3 | | | √ | | | | | | √ | |
| I_4 | | | | √ | | | | | | |
| I_5 | | | √ | | √ | | √ | | √ | |
| I_6 | √ | | | | | | | √ | | √ |
| I_7 | | | √ | √ | | | | √ | | |
| I_8 | √ | √ | | | | | | √ | | |

a~j分别对应10种不同性质的微命令信号。假设一条微指令的控制字段为8位, 请给出微指令的控制字段的格式。 (课程目标3)

3、某计算机主存容量为16MB, 每个主存块大小为64个字节, Cache容量为32个块。采用8路组相联映射方式 (即每组8个块), 按字节编址。(1) 给出主存地址字段中各段的位数和Cache中表的容量。(2) 若主存地址为ABCABCH, 请说明判断命中的过程。 (课程目标2)

4、设 $x = -10$, $y = +11$, 用带求补器的原码阵列乘法器求 $x \times y$? 并用十进制数乘法进行验证。 (课程目标1)

说明: 1、版心大小为高22.5厘米, 宽14厘米。

$0.01 = 1 - 1$

1011
 1010

0

64
 32

96
 16

112

$$\begin{array}{r}
 1011 \\
 1011 \\
 \hline
 110110
 \end{array}$$

2、试卷内容字号为5号宋体。

3、排版系统为word2010及以上版本