### 1. 偶校验码生成器

偶校验码即为:数据中1的个数为偶数则校验码为1,否则为0 当输入bin时,^bin按位异或,偶数个1时输出为0,否则为1,再取反,则偶数个1时输出为0,否则为1.

# 代码

```
module oddcheck(bin, even_numbers);
input[3:0] bin;
output even_numbers;
assign even_numbers = ~(^bin);
endmodule
```

电路图:



# 2. 命令启停器

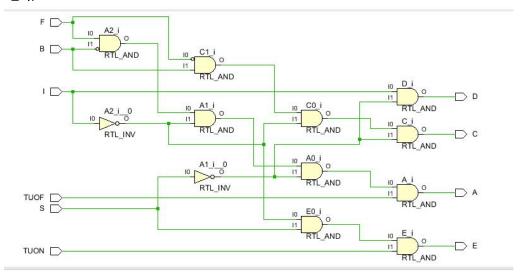
方法一: 用与门实现

ABCD 表示输出,将输出表示为输入的逻辑函数

# 代码

```
module commander (F, B, I, S, TUON, TUOF, A, C, D, E);
    input F, B, I, S, TUON, TUOF;
    output A, C, D, E;
    and (A, F, ~B, ~I, ~S, TUOF);
    and (C, ~F, B, ~I, ~S);
    and (D, I, ~S);
    and (E, ~I, S, TUON);
endmodule
```

### 电路:



### 方法二:

用八选一多路选择器实现,用一个三位二进制数 sel 代表选择输入,输出命令分别为 F,B,I,S,TUON,TUOF,用 out 表示输出代码:

```
12 !
3 🖨 module commander(sel, F, B, I, S, TUON, TUOF, out);
         input [2:0] sel;
         input F, B, I, S, TUON, TUOF;
15
16
         output reg out;
!7 🖨
         always@(*)
18 🖨
         begin
19 🖯
             case(sel)
10
                  3'b0000: out = F;
                  3'b001: out = B;
1
                  3'b010: out = I;
12
13
                  3'b011: out = S;
                  3' b100: out = TUON;
14
15
                  3' b101: out = TUOF;
                  default: out = 1'b0;
16
17 Q
              endcase;
19 endmodule
```

# 电路:

