

Übung 4

Laurenz Weixlbaumer, 11804751

November 2018

2 Addition und Subtraktion

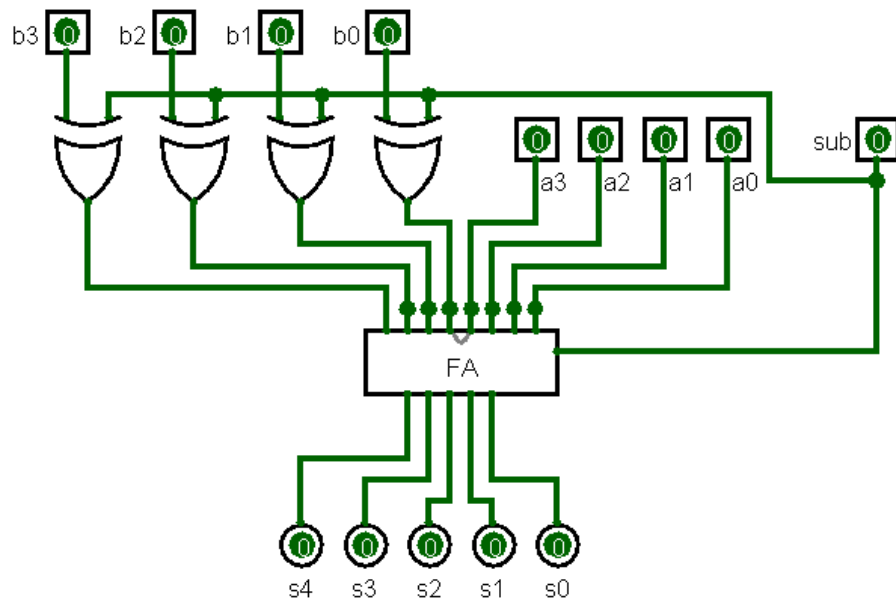
(a) Subtraktion von Binärzahlen im Zweierkomplement.

$$\begin{array}{r} 1 \ 0 \ 1 \ 0 \\ - \ 0 \ 1 \ 0 \ 1 \\ \hline 0 \ 1 \ 0 \ 1 \end{array}$$
$$\begin{array}{r} 1 \ 1 \ 0 \ 0 \ 0 \\ - \ 0 \ 1 \ 1 \ 1 \ 0 \\ \hline 0 \ 1 \ 0 \ 1 \ 0 \end{array}$$

(b) Wahrheitstabelle eines 1-Bit Vollsubtrahierers.

a	b	B_i	D	B_o
0	0	0	0	0
0	0	1	1	1
0	1	0	1	1
0	1	1	0	1
1	0	0	1	0
1	0	1	0	0
1	1	0	0	0
1	1	1	1	1

(c) 4-Bit Additions-Subtraktionswerk



4-Bit Additions-Subtraktionswerk Schaltbild

Auf der nächsten Seite wird das Werk verwendet um 1101_2 von 1001_2 zu subtrahieren, die Pegel an den Ein- und Ausgängen, Addierern und Gattern sind farblich hervorgehoben.



Hauptschaltkreis



4-Bit Addierer