

习 题 三

3.1 根据所采用的半导体器件不同,集成电路可分为哪两大类?各自的主要优缺点是什么?

3.2 简述晶体二极管的静态特性?

3.3 晶体二极管的开关速度主要取决于什么?

3.4 数字电路中,晶体三极管一般工作在什么状态下?

3.5 晶体三极管的开关速度取决于哪些因素?

3.6 TTL 与非门有哪些主要性能参数?

3.7 OC 门和 TS 门的结构与一般 TTL 与非门有何不同?各有何主要应用?

3.8 图 3.67(a)所示为三态门组成的总线换向开关电路,其中,A、B 为信号输入端,分别送两个频率不同的信号;EN 为换向控制端,输入信号和控制电平波形如图(b)所示。试画出 Y_1 、 Y_2 的波形。

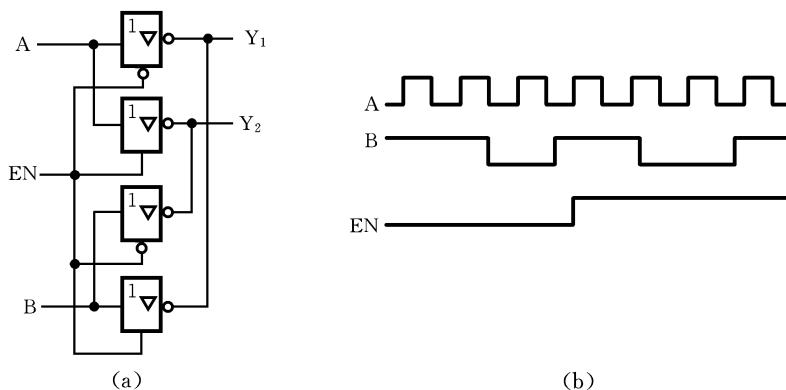


图 3.67 逻辑电路及有关信号波形

3.9 有两个相同型号的 TTL 与非门,对它们进行测试的结果如下:

(1) 甲的开门电平为 1.4 V,乙的开门电平为 1.5 V;

(2) 甲的关门电平为 1.0 V,乙的关门电平为 0.9 V。

试问在输入相同高电平时,哪个抗干扰能力强?在输入相同低电平时,哪个抗干扰能力强?

3.10 试画出实现如下功能的 CMOS 电路图:

(1) $F = \overline{A \cdot B \cdot C}$

(2) $F = A + B$

(3) $F = \overline{AB + CD}$

3.11 试指出下列 5 种逻辑门中哪几种门的输出可以并联使用:

(1) TTL 集电极开路门;

(2) 采用推拉式输出的一般 TTL 与非门;

(3) TTL 三态输出门;

(4) 普通 CMOS 门;

(5) CMOS 三态输出门。

3.12 用与非门构成的基本 R-S 触发器和用或非门构成的基本 R-S 触发器在逻辑功能上有什么区别？

3.13 在图 3.68(a) 所示的 D 触发器电路中，若输入端 D 的波形如图 3.68(b) 所示，试画出输出端 Q 的波形(设触发器初态为 0)。

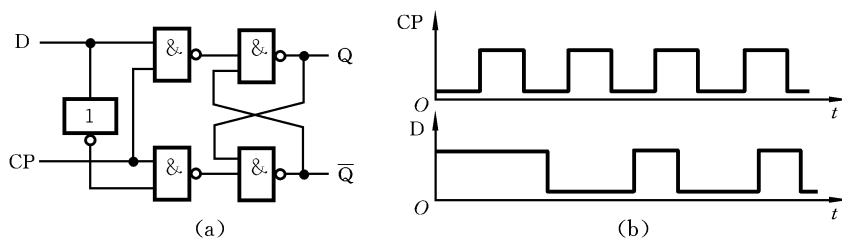


图 3.68 逻辑电路及有关波形

3.14 已知输入信号 A 和 B 的波形如图 3.69(a) 所示，试画出图 3.69(b)、(c) 中两个触发器 Q 端的输出波形，设触发器初态为 0。

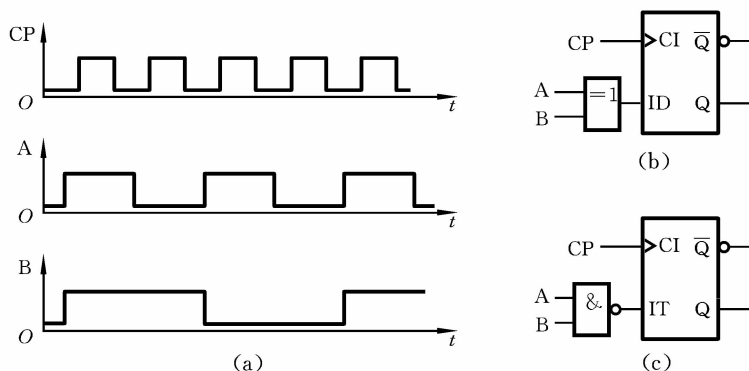


图 3.69 信号波形及电路

3.15 设图 3.70(a) 所示电路中的触发器为主从 J-K 触发器，其初始状态 $Q_1 = Q_2 = 0$ ，输入信号及 CP 端的波形如图 3.70(b) 所示，试画出 Q_1 、 Q_2 的波形图。

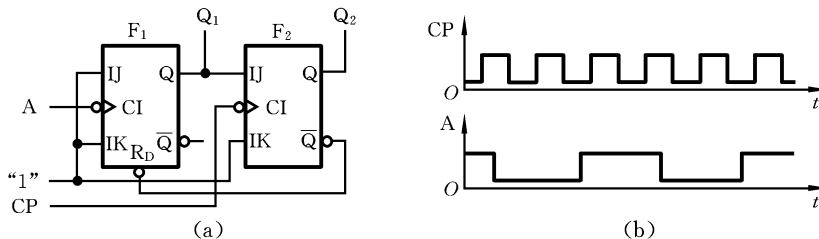


图 3.70 逻辑电路及有关波形