

3.8 图 3.67 (a) 所示为三态门组成侧总线换向开关电路，其中 A、B 为输入端，分别送两个频率不同的信号；EN 为换向控制端，输入信号和控制波形如图 (b) 所示。试画出 Y1、Y2 的波形。

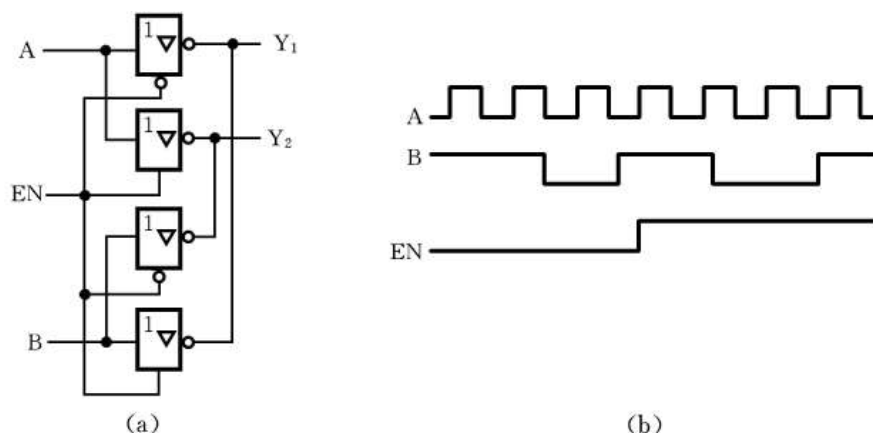


图 3.67 逻辑电路及有关信号波形

答案:

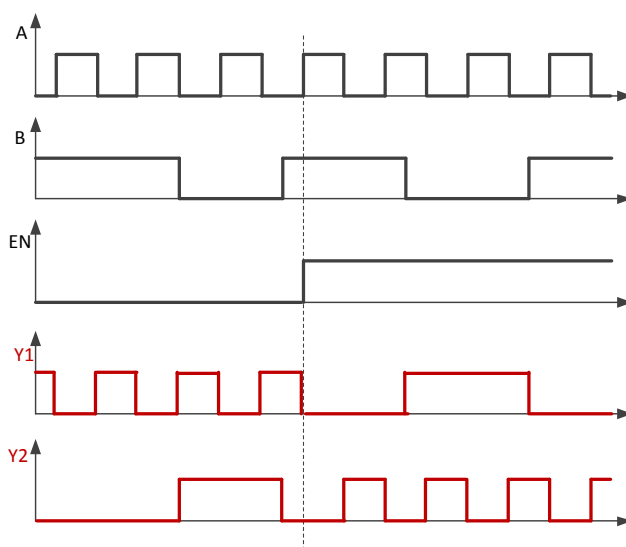


图 1 波形图

解析：(1) 从电路图上可以看出，四个三态门都是一个输入，输出端有一个空心圈，可以视作非门。然后四个三态门的控制端分别有两个有空心圈，表示是低电平为有效控制；两个没有空心圈，表示是高电平为有效控制端。

(2) 三态门输出是高阻状态时，可以视作输出电路被断开。

(3) 当 $EN=0$ 时，从上向下第一个和第三个三态门有效，第二个和第四个三态门无效，此时， $Y1 = \bar{A}$ ， $Y2 = \bar{B}$ 。当 $EN=1$ 时，第二个和第四个三态门有效，第一个和第三个三态门无效，此时， $Y1 = \bar{B}$ ， $Y2 = \bar{A}$ 。

3.13 在图 3.68(a)所示的 D 触发器电路中,若输入端 D 的波形如图 3.68(b)所示,试画出输出端 Q 的波形(设触发器初态为 0)。

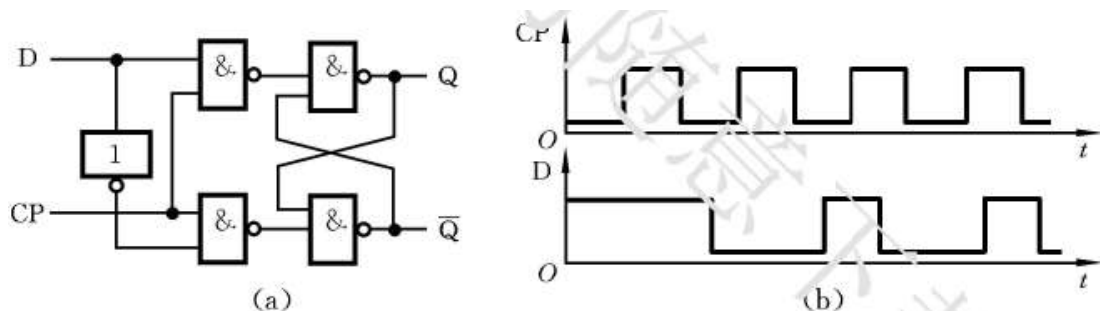


图 3.68 逻辑电路及有关波形

答案:

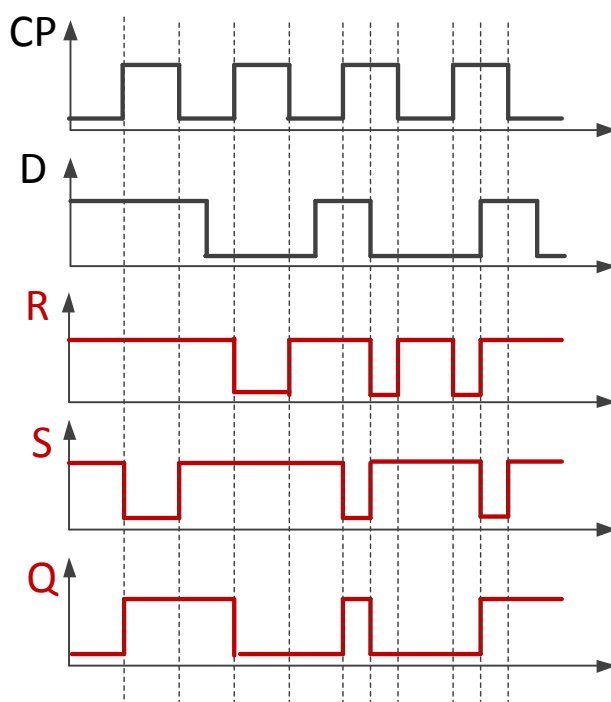


图 2 波形图

解析: (1) 当电路中直接给出了触发器的电路图的时候,要根据电路图的结构进行功能输出波形的分析;

(2) 从逻辑电路图可以看出,右侧部分是与非门构成的基本 R-S 触发器,可以得到基本 R-S 触发器的输入端 $R = \overline{CP \cdot D} = \overline{CP} + \overline{D}$, $S = \overline{CP \cdot \overline{D}} = \overline{CP} + D$ 。

3.14 已知输入信号 A 和 B 的波形如图 3.69 (a) 所示，试画出图 3.69 (b)、(c) 中两个触发器 Q 端的输出波形，设触发器初态为 0。

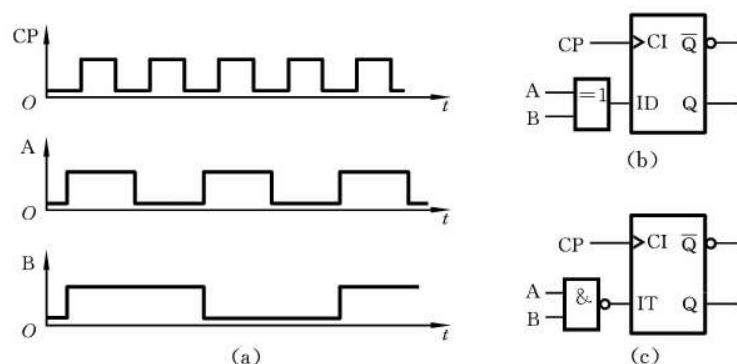


图 3.69 信号波形及电路

答案:

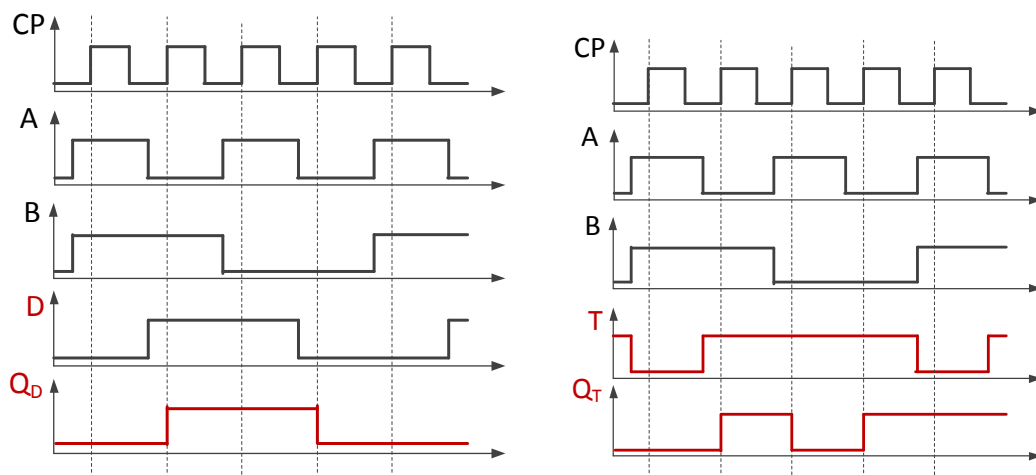


图 3 波形图

解析: (1) 电路中给出的是触发器的逻辑符号时, 如果没有特别说明, 触发器可以认为是边沿触发器, 当时钟端有空心圈, 表示下降沿触发的边沿触发器, 如果时钟端没有空心圈, 表示上升沿触发的边沿触发器。本题可以视作一个上升沿触发的 D 触发器和一个上升沿触发的 T 触发器。

(2) D 触发器的输入端 $D = A \oplus B$, T 触发器的输入端 $T = \overline{AB} = \overline{A} + \overline{B}$ 。

(3) 这道题错的非常多, 主要是很多同学把 T 触发器画成下降沿触发了。

3.15 设图 3.70 (a) 所示电路中的触发器为主从 J-K 触发器，其初始状态 $Q_1=Q_2=0$ ，输入信号及 CP 端的波形如图 3.70 (b) 所示，试画出 Q_1 , Q_2 的波形图。

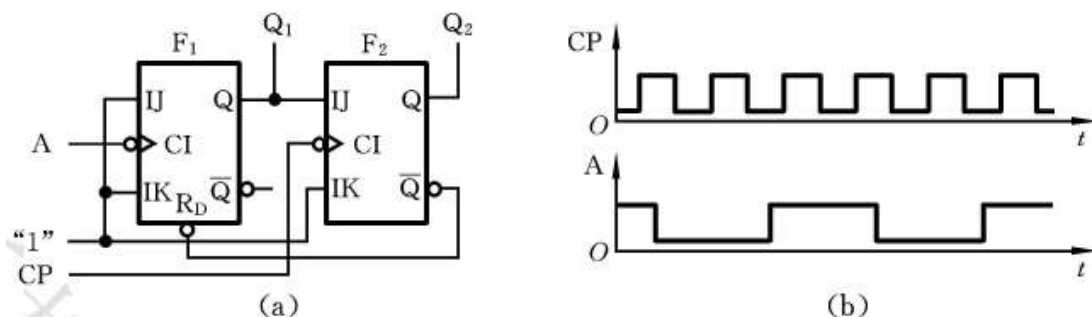


图 3.70 逻辑电路及有关波形

答案:

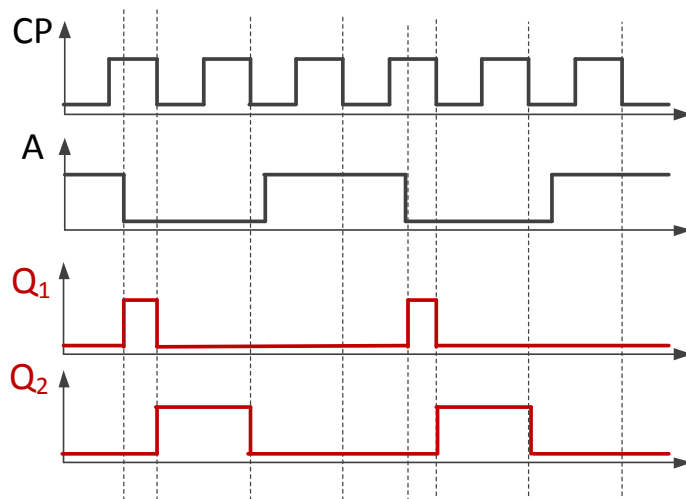


图 4 波形图

解析: (1) 对于主从 J-K 触发器，考虑“一次翻转”问题，可以看出，两个 JK 触发器的 JK 输入端，其中 $J_1=K_1=K_2=1$ ，而 $J_2=Q_1$ ，由于触发器在下降沿触发，所以两个 JK 触发器的 JK 输入值在 $CP=1$ 期间不会改变，即不会出现“一次翻转”。

(2) 两个 JK 触发器都是下降沿触发的 JK 触发器，触发器 F1 的 R_D 端是直接置 0 端，下面的空心圈表示低电平有效，也就是当 $R_D=0$ 时，触发器 F1 的输出端 $Q=0$ 。

(3) 触发器 F1 输入端 $CP=A$, $J_1=K_1=1$, $R_D=\overline{Q_2}$; 触发器 F2 的输入端 $CP=CP$, $J_2=Q_1$, $K_2=1$ 。