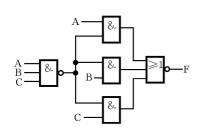
## 习 题 四

(4.1) 分析图 4.27 所示的组合逻辑电路,说明电路功能,并画出其简化逻辑电路图。



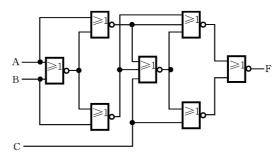


图 4.27 组合逻辑电路

图 4.28 组合逻辑电路

- (4.2) 分析图 4.28 所示的组合逻辑电路:(1) 指出在哪些输入取值下,输出 F 的值为 1; (2) 改用异或门实现该电路的逻辑功能。
- 4.3 分析图 4.29 所示组合逻辑电路,列出真值表,说明该 W 电路的逻辑功能。
- (4.4) 设计一个组合逻辑电路,该电路输入端接收两个2位 二进制数  $A=A_2A_1, B=B_2B_1$ 。当 A>B 时,输出 Z=1,否则 Z=0。
- 4.5 设计一个代码转换电路,将1位十进制数的余3码转 换成 2421 码。
- 4.6 假定 X=AB 代表一个 2 位二进制数,试设计满足如 下要求的逻辑电路(Y也用二进制数表示):

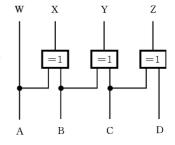


图 4.29 组合逻辑电路

(1) 
$$Y = X^2$$
 (2)  $Y = X^3$ 

- 4.7 用与非门设计一个组合逻辑电路,该电路输入为1位十进制数的2421码,当输入的 数字为素数时,输出F为1,否则F为0。
- 4.8 设计一个"四舍五入"电路。该电路输入为1位十进制数的8421码,当其值大于或 等于5时,输出F的值为1,否则F的值为0。
- (4.9) 设计一个检测电路,检测 4 位二进制码中 1 的个数是否为偶数。若为偶数个 1,则 输出为1,否则输出为0。
- 4.10 设计一个加/减法器,该电路在 M 控制下进行加、减运算。当 M=0 时,实现全加 器功能:当 M=1 时,实现全减器功能。
  - 4.11 在输入不提供反变量的情况下,用与非门组成实现下列函数的最简电路。
  - (1)  $F = A \overline{B} + \overline{A}C + B\overline{C}$  (2)  $F = A \overline{B}\overline{C} + BC\overline{D} + A\overline{C}\overline{D} + \overline{B}CD$
- (4.12) 下列函数描述的电路是否可能发生竞争?竞争结果是否会产生险象?在什么情况 下产生险象?若产生险象,试用增加冗余项的方法消除。
  - (1)  $F_1 = AB + A\overline{C} + \overline{C}D$  (2)  $F_2 = AB + \overline{A}CD + BC$  (3)  $F_3 = (A + \overline{B})(\overline{A} + \overline{C})$