

3 调频接收机模块设计实验

本实验为设计性实验，由高频小信号谐振放大器、本地振荡器、晶体管混频器、中频放大器、鉴频器（含低频放大和滤波电路）五部分组成。每人应完成调频接收机的各个功能模块，包括设计、制作与调测。在各模块满足性能指标要求的基础上，将它们连在一起，拼接成一个完整的调频接收机系统，并进行整机调测，使之达到预定的整机指标。最后借助实验室开发的通信电路模块设计实验支撑平台，进行无线链路连通实验，检验设计的模块和接收机整机在实际通信环境中的通信效果。

本实验旨在让学生体验模块设计、制作与整机联调中遇到的各种问题，使学生更深入、更全面地了解各功能模块的性能和彼此之间的相互关系、在系统中所起的作用以及它对系统性能的影响等，同时领悟高频电路设计的要领。

3.1 总体要求

3.1.1 设计任务

(1) 根据实验室提供的电子元器件材料、工装焊接工具、测量调试仪器等，在考虑方便联调和可联调的基础上，独立设计、搭建、调测高频小信号放大器、晶体振荡器（本地振荡器）、晶体管混频器、中频信号放大器和正交鉴频器（包括低频放大和滤波）五个功能模块，使之满足各自的指标要求。

(2) 将五个模块连接起来组成一个调频接收机，完成整机性能调测，达到预定的指标要求。

(3) 调频接收机安装在测试架上，连接测试架上的辅助资源（基带处理单元、电源管理单元），接收实验室自制发射台发射的各种调频信号，进一步检验整机和分模块性能。

调频接收机框图及鉴频前的前端系统的增益分配如图 3.1.1 所示。

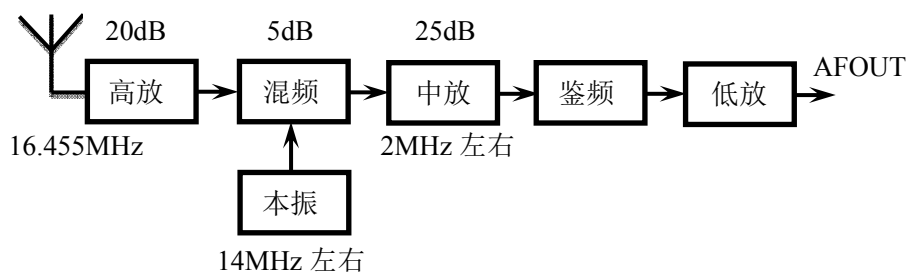


图 3.1.1 调频接收机组成框图

3.1.2 设计要求

- (1) 电源电压 $V_{CC} = 12V$, $V_{EE} = -8V$ 。
- (2) 接收频率 $f_{RF} = 16MHz$ 左右。
- (3) 本振频率 $f_{LO} = 14MHz$ 左右（为了与相邻实验台频率错开，以避免互相之间的干扰，可考虑采用 $14MHz$ 附近的多个频点中的一个频率值）。
- (4) 中频频率 $f_i = 2.455MHz$ 左右（实际值由本组的本振频率 f_{LO} 决定）。
- (5) 接收机灵敏度 $\leq 200\mu V$ (为方便测试，本实验规定，测试解调输出信号波形，目测 $SNR \approx 1$ 时接收机输入端所需的最小信号电压)。
- (6) 在辅助资源的配合下，接收机能正确接收实验室公共发射台发射的以下信号：
 - ① 正弦调频信号：调制信号频率 $1kHz$ ，频偏 $3kHz$ ，要求解调输出目测无失真。
 - ② 语音或音乐调频信号：调制信号由话筒或 MP3 提供，要求通过有源音箱输出语音、歌曲基底噪声小，主观评价良好以上。
 - ③ 2FSK 信号：解码输出示波器波形，目测无误码。

3.1.3 实验结果验收

- ① 五个模块连成的接收机的灵敏度。
- ② 对实验室发射台发出的三种调频信号的接收情况。

3.2 高频小信号谐振放大器设计

3.2.1 实验目的

- (1) 学习高频小信号谐振放大器的工程设计方法。
- (2) 掌握谐振回路的调谐方法和放大器的某些技术指标的测试方法。
- (3) 了解部分接入电路的形式和作用。
- (4) 学会通过实验对电路性能进行研究。

3.2.2 预习要求

- (1) 复习高频放大器的有关课程内容。
- (2) 说明高频小信号谐振放大器的主要性能指标及测试方法。
- (3) 了解中周的结构及使用方法。
- (4) 设计电路图，并写明参数的设计过程。
- (5) 复习频率特性测试仪的使用要点。

3.2.3 设计任务与指标要求

利用实验室提供的元器件设计一个高频小信号谐振放大器。设计要求如下：

- (1) 工作频率 $f_{RF}=16.455\text{MHz}$ 。
- (2) 输入信号 $V_i \leq 200\mu\text{V}_{\text{EMF}}$ (为便于示波器观察, 调试时输入电压可用 10mV_{EMF} 。)
- (3) $1\text{k}\Omega$ 负载时, 谐振点的电压放大倍数 $A_{V0} \geq 20\text{dB}$, 不要超过 35dB 。
- (4) $1\text{k}\Omega$ 负载时, 通频带 $\text{BW} \approx 1\text{MHz}$ 。
- (5) $1\text{k}\Omega$ 负载时, 矩形系数 $k_{r0.1} < 10$ 。
- (6) 电源电压 $V_{\text{cc}}=12\text{V}$ 。
- (7) 放大器工作点连续可调(工作电流 $I_{\text{EQ}}=1\sim 8\text{mA}$)。

3.2.4 实验室可提供的元器件与测试仪器

(1) 工装焊接电路板

(2) 电子元器件

三极管: 9014(NPN)

可调电感: 10×10 型 $1.2\mu\text{H}$ 中周, 如图 3.2.1

所示

固定电感: 色码电感 $220\mu\text{H}$ 、 $330\mu\text{H}$

电位器: 1K 、 5K 、 10K 、 50K 、 $100\text{K}\Omega$ 等

普通电阻系列, 普通电容系列

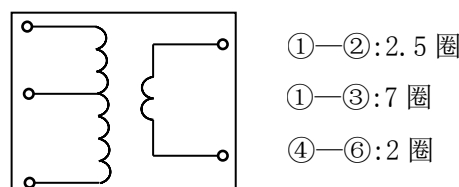
(3) 测试仪器

直流稳压电源 1 台

高频信号发生器 1 台

频率特性测试仪 1 台

示波器 1 台



俯视图

图 3.2.1 $1.2\mu\text{H}$ 中周简图

3.2.5 高频小信号谐振放大器的设计要点

高频小信号谐振放大器以并联谐振回路为负载, 其谐振频率、增益、通频带等主要性能指标与放大器的电路形式、工作点、放大管的参数密切相关。

(1) 放大管的选择

该高频放大器位于接收机的最前端, 考虑到增益、稳定性、整机的噪声性能, 应选择 f_T 较高、 C_{bc} 小和噪声系数较小的晶体管, 一般要求 $f_T \approx (5 \sim 10)f$ 或略大, 否则增益无法满足要求, 其中 f 为工作频率。

(2) 放大器电路参考形式

单管放大器一般采用共射电路，其电压放大倍数大，输入电阻较高，但密勒效应对高频端的增益与谐振情况有明显的影响。

对于小信号谐振放大器来说，并联谐振回路的输入端与管子的输出阻抗相连，而回路负载通常是后级管子的输入阻抗。因此高频晶体管的输入、输出阻抗中的电阻部分，会降低回路的有载 Q 值，它们的输入、输出电容、跨接电容的 Miller 效应及其他寄生电容等会

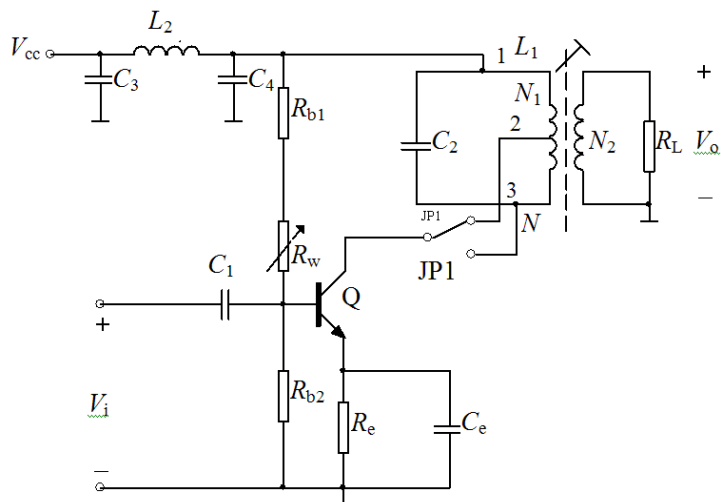


图 3.2.2 高频小信号调谐放大器

影响谐振频率，而且管子参数和分布参数是不稳定的，会随着温度、工作点的变化而变化。为减小这些不良影响，晶体管、负载与并联谐振回路的连接宜采用部分接入方式，如图 3.2.2 所示，这是参考电路形式，设计时不必完全按此电路形式。

这是一个变压器耦合的小信号谐振放大器，变压器是中周形式的，变压器初级线圈 L_1 为谐振回路电感， C_2 为回路的调谐电容，变压器次级接负载电阻。 N 、 N_1 分别为初级线圈 L_1 的总匝数和抽头 1、2 之间的匝数， N_2 为变压器次级线圈的匝数。晶体管集电极接在回路电感的抽头上，晶体管输出阻抗只与电感的一部分并联，接入系数 $p_1 = N_1/N < 1$ ，晶体管的输出电阻 R_0 等效到回路两端的值为 $R'_0 = \frac{R_0}{p_1^2}$ ， $R'_0 > R_0$ 。因而可以使回路有载 Q 下降程度得到改善。输出电容 C_0 。等效到回路两端的值为 $C'_0 = p_1^2 C_0$ 。由于 $p_1 < 1$ ，则 $C'_0 < C_0$ ， C_0 的变化对回路谐振频率的影响也减小了。

同理，负载 R_L 通过变压器耦合到回路两端的值为 $R'_L = \frac{R_L}{p_2^2}$ ，其中 $p_2 = \frac{N_2}{N} < 1$ 为变压器部分接入系数，即次级线圈和初级线圈匝数之比， $R'_L > R_L$ ；如果负载中含有电容 C_L ，则 $C'_L = p_2^2 C_L < C_L$ ，部分接入减小了负载对并联回路的影响。

图 3.2.2 中 R_{b1} 、 R_{b2} 、 R_w 为基极偏置电阻， R_e 为发射极直流偏置电阻， C_e 为高频旁路电容，使发射极在高频接近于地电位。 L_2 、 C_3 、 C_4 是电源 π 型滤波网络。

(3) 高频小信号放大器的工作点及偏置电路估算

接收机的高频小信号放大器应工作在 A 类（甲类）状态，为获得高的增益和大的动态范围，工作点应选在转移特性 i_c-v_{be} 关系曲线线性部分的中点，对参考电路图 3.2.2，

约取 $I_{CQ} \approx I_{EQ} \approx (1 \sim 3) \text{mA}$ ， $V_{CEQ} = (\frac{1}{2} - \frac{4}{5})V_{CC}$ 。

高频放大器偏置电路一般采用分压式，具体计算参见 3.7 节。

(4) 谐振回路 L 和 C 值的估算与选择

谐振回路应谐振于工作频率，根据 $\omega_0 = \frac{1}{\sqrt{LC_\Sigma}}$ 可先确定其中一个元件值如 C_Σ ，或

回路电感 L ，即可求出回路另一个元件的值。这里 C_Σ 为外接电容 C 和考虑了晶体管输入、输出电容及其他寄生电容后的回路总电容，需要注意的是，为谐振频率稳定起见，外接电容 C 的选取至少比那些不稳定电容之和大一个数量级；但 C 也不能取过大，否则 L 太小，空载 Q 不易做得高，使回路有载 Q 低，由此导致放大器的输出电压幅度和增益小，选频特性差，带宽较宽等不良后果。根据经验，一般 $f_0 = 465 \text{kHz}$ 时，回路电容 $C \approx 150 \sim 510 \text{pF}$ ； $f_0 = 10.7 \text{MHz}$ 时，回路电容 $C \approx 50 \sim 150 \text{pF}$ 。

3.2.6 实验与研究

(1) 调测并验证所设计的放大器满足预定的指标要求。

建议：用扫频仪外频标法调测放大器的幅频特性曲线，然后测出谐振频率 f_0 、3dB 带宽 $2\Delta f_{0.7}$ 和 $2\Delta f_{0.1}$ ，计算出矩形系数；用信号发生器和示波器测量放大器增益。

(2) 放大器工作点的变化对放大器的谐振频率和电压增益有何影响？要求实测 $I_{EQ} = 1 \sim 8 \text{mA}$ 变化时对应的谐振频率和电压增益，作出实验曲线，分析规律，确定所设计的放大器的合适工作点。

(3) 晶体管输出阻抗及负载对谐振放大器的哪些性能产生影响？通过实验说明采用部分接入方式的优越性。（提示：可将放大管的集电极改接在电感的一端，使输出阻抗直接并在回路两端，重测放大器性能，与部分接入时的性能相比较。）

3.2.7 实验报告要求

(1) 设计方案论证，包括：电路形式的选取、参数的设计、估算、研究内容的完成情况。

(2) 关于电路调测过程中方案修改的说明，并画出标有最终元件参数的实验电路。

(3) 实验数据及研究内容的整理、分析。

(4) 设计制作过程中遇到的主要问题及解决办法。

3.3 本地振荡器设计

晶体振荡器突出的优点是可以产生频率稳定性和准确度很高的正弦波,本实验调频接收机中的本地振荡器采用晶体振荡器实现。

3.3.1 实验目的

- (1) 掌握晶体振荡器的设计方法。
- (2) 培养设计、制作、调测振荡器的能力。
- (3) 掌握准确测量振荡频率的方法。
- (4) 学会通过实验对电路性能进行研究。

3.3.2 预习要求

- (1) 复习 LC 振荡器及晶体振荡器的有关课程内容。
- (2) 设计电路图,并写明参数的设计过程。
- (3) 了解晶体振荡器的调试方法及步骤。

3.3.3 设计任务与指标要求

利用实验室提供的元器件设计一个串联型晶体振荡器(克拉泼电路或西勒电路形式)。设计要求如下:

- (1) 振荡频率 f_{Lo} 在 14MHz 左右(可选以下频率的晶体: 13.433、13.560、13.875、14.140、14.31818、14.7456MHz)。
- (2) 振荡器工作点连续可调,调节范围满足: $0.5\text{mA} < I_E < 8\text{mA}$ 。
- (3) 反馈元件可更换。
- (4) 电源电压 $V_{CC}=12\text{V}$ 。
- (5) 在 $1\text{k}\Omega$ 负载上输出电压波形目测不失真, $V_{Lopp} \geq 800\text{mV}$ 。

3.3.4 实验室可提供的元器件与测试仪器

(1) 元器件

三极管: 9014(NPN)

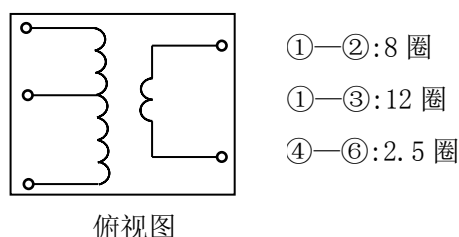
晶体振荡器: 13.433MHz、13.560MHz、13.875MHz、14.140MHz、14.31818MHz、14.7456MHz

可调电感: 10×10 型 $3\mu\text{H}$ 中周,如图 3.3.1 所示。

(2) 实验仪器设备

直流稳压电源

1 台



俯视图

图 3.3.1 $3\mu\text{H}$ 中周简图

高频信号发生器（具备频率计功能） 1 台
示波器 1 台

3.3.5 串联型晶体振荡器设计要点

(1) 电路形式

晶体振荡电路有两种类型，即并联型和串联型，分别如图 3.3.2 和图 3.3.3 所示。在串联晶体振荡电路中，晶体起着高 Q 短路器的作用；而在并联晶体振荡电路中，晶体起着高 Q 电感器的作用。

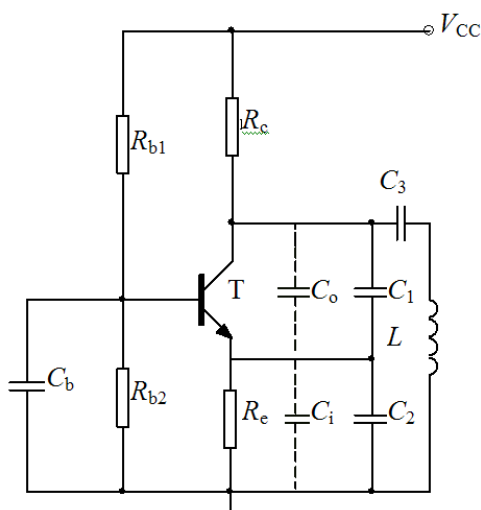


图 3.3.2 并联型晶体振荡器电路

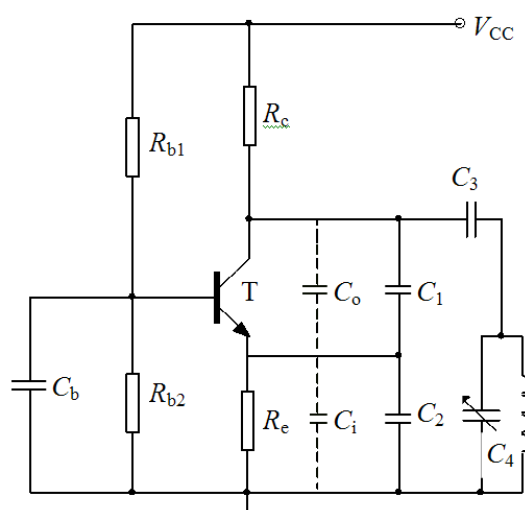


图 3.3.3 串联型晶体振荡器电路

考察图 3.3.3 串联型晶体振荡电路，不难看出，在串联谐振频率点上，串接在反馈支路上的高 Q 石英谐振器近乎短路，此时，它实际上就是一个考毕兹振荡器。因此，设计串联晶体振荡电路，就是设计一个振荡频率接近晶体标称频率的 LC 振荡器，振荡回路的 L 、 C 元件值很容易由振荡频率来确定。此外，串联晶体振荡电路的调节非常方便，可先将晶体用短路线代替，将三点式振荡电路调谐在晶体的串联谐振频率点附近，然后拿走短路线将晶体接入电路即可。设计容易、调节方便是选择串联型晶体振荡电路的主要原因。

克拉泼电路或西勒电路性能较好，为联机着想，本实验要求选用这两种电路形式之一。克拉泼电路和西勒电路分别如图 3.3.4 和图 3.3.5 所示，其设计关键是工作点和反馈系数。

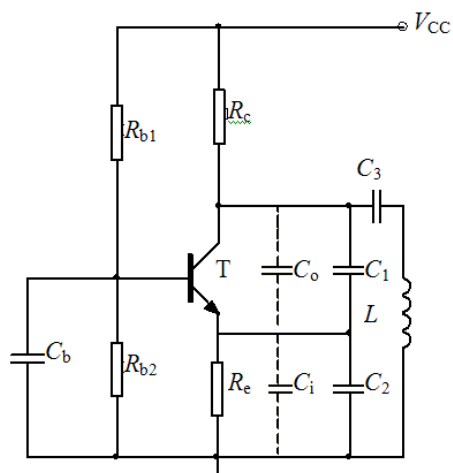


图 3.3.4 克拉泼电路

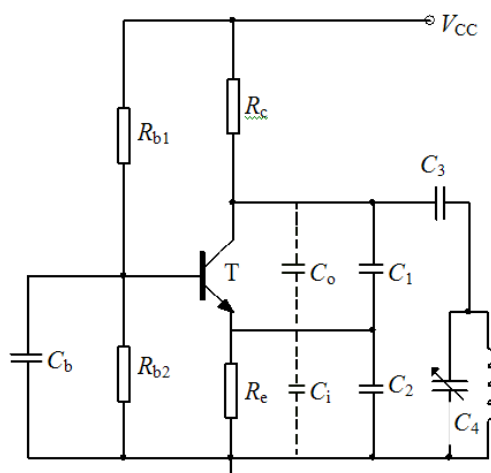


图 3.3.5 西勒电路

(2) 晶体管选择

在小功率振荡器设计中，由于输出功率不大，一般对功率问题不作重点考虑，主要考虑电路在所要求的频率范围内能稳定可靠地振荡以及振荡频率的稳定度和准确度。因此，在选管子时，要使它所需振荡频率下具有足够的功率增益， β 值不能太小，以满足起振条件，通常选 $f_T > (5 \sim 10)f_o$ 。

(3) 偏置电路与工作点

振荡器由起振到平衡过程中振荡管的工作状态是变化的，起振过程中放大器应工作于 A 类，有足够大的增益确保 $AF > 1$ ，使振荡幅度由小到大增长；平衡状态时 $AF = 1$ ，晶体管工作在非线性状态。由于晶体管饱和时的输出阻抗小，它会使振荡回路的 Q 值大大降低，导致频率稳定度和输出幅度下降，波形失真加剧，故平衡时应避免进入饱和状态。兼顾起振过程和平衡状态的技术要求，晶体管振荡器通常采用固定偏置与自给偏置相结合的混合偏置电路形式，而且工作点要选得比较低，远离饱和区。当然也不能太低，否则，输出幅度小，通常取射极电流在 $2 \sim 4\text{mA}$ 左右。

(4) 反馈系数

在图 3.3.4 和图 3.3.5 所示的电路中，理论上 C_3 越小，频率稳定度越高， $C_3 \ll C_1 + C_0$ ， $C_3 \ll C_2 + C_i$ ，振荡频率只由 L 、 C_3 或 L 、 $(C_3 + C_4)$ 决定，与 C_1 、 C_2 无关， C_1 、 C_2 只决定反馈系数。但在实际电路中， C_3 不能太小，否则接入系数小，振荡幅度小。所以实际电路中 C_1 、 C_2 值不仅决定反馈系数，对振荡频率也有贡献，计算频率时必须将其考虑在内。

由于振荡器是一个闭合环路，当晶体管参数与负载确定后，反馈系数 F 应选一个适当的值， F 太小、太大都不易起振，而且 F 过大会使输入阻抗对回路的接入系数变大，降低回路的有载 Q 值，导致振荡幅度过小，选频性能变差，频率稳定度下降。反馈系数

可按公式来估算，对于共基接法的振荡器 $F \approx C_1/(C_1+C_2)$ ，对于共射接法的振荡器 $F \approx C_1/C_2$ ，一般共基组态， F 取值 0.2~0.5 间。

(5) 振荡电压的输出方式

一般尽可能从低阻抗点取出信号，以减弱外接负载对振荡幅度、波形以及频率稳定度的影响。可适当接入隔离（小电容耦合）、缓冲级，再与负载连接，或负载采用电容分压、变压器耦合等部分接入方式。

3.3.6 实验与研究

(1) 调测并验证所设计的振荡器满足预定的指标要求。（提示：振荡频率用频率计在中周变压器次级测量，精度要求 kHz 量级。）

(2) 为什么反馈系数 F 过大和过小对振荡器起振都不利？用实验数据进一步说明，并找出适合于本实验的反馈系数，确定其元件值。

提示：假设 C_1 、 C_2 决定反馈系数的大小，需根据 C_1/C_2 的值计算出 C_1 、 C_2 的组合值（如 220/150pF、220/470pF 等），测出每种情况下振荡器起振所需要的 I_{EQ} 值， I_{EQ} 值越小，则说明越易起振。为了便于用示波器测量，本实验约定统一测量振荡电压 $v_{LOpp} \approx 100\text{mV}$ 时对应的 I_{EQ} 值。

(3) 研究工作点变化对振荡频率及振荡幅度的影响，确定最佳工作点 $I_{EQ(OPT)}$

提示：使用合适的反馈系数，调工作点连续变化，观察振荡器从起振到停振的过程，记录工作电流对应的振荡频率及幅度，标出最大不失真输出电压及对应的工作点。

(4) 当 $I_{EQ} = I_{EQ(OPT)}$ 时，研究负载阻抗变化对晶体振荡器振荡频率及振荡幅度的影响，包括纯阻负载和容性负载。

提示：纯阻负载可取三组数据(如电阻取 500Ω、1kΩ、10kΩ 或其他);对于容性负载，可用同一电阻与不同电容的并联来研究振荡器带容性负载的能力。

3.3.7 实验报告要求

(1) 设计方案论证。包括：电路形式的选取、参数的设计、估算、研究内容的完成情况。

(2) 关于电路调测过程中方案修改的说明，并画出标有最终元件参数的实验电路。

(3) 实验数据及研究内容的整理、分析。

(4) 设计制作过程中遇到的主要问题及解决办法。

3.4 晶体管混频器与中频放大器设计

3.4.1 实验目的

- (1) 加深对混频概念的理解.
- (2) 掌握晶体管混频电路的工程设计方法,
- (3) 学会对电路性能进行研究,

3.4.2 预习要求

- (1) 复习混频器的有关课程内容。
- (2) 搞清混频器性能指标要求及其含义。
- (3) 设计电路图，并写明参数的设计过程。
- (4) 了解频谱分析仪及 100MHz 数字示波器 FFT 功能的使用要点。

3.4.3 设计任务与指标要求

利用实验室提供的元器件设计一个晶体管混频器(含 LC 带通滤波器)和一级中频放大器。设计要求如下:

- (1) 输入信号频率 $f_{RF}=16.455\text{MHz}$, 本振信号频率 $f_{LO}=14\text{MHz}$ 左右(准确值由所设计确定的本振频率决定), 中频频率 $f_i=2.455\text{MHz}$ 左右($f_i=f_{LO}-f_{RF}$)。
- (2) 电源电压 $V_{CC}=12\text{V}$ 。
- (3) 混频器工作点连续可调。
- (4) 混频增益 5dB , 为方便用示波器测量, 可和中频放大器级联后一起测。
- (5) 中频放大器采用谐振放大器, 中心频率 f_i , 带宽 $BW \leq 200\text{kHz}$, 在 $1\text{k}\Omega$ 负载上谐振点电压放大倍数 $A_{v0} \geq 25\text{dB}$ 。
- (6) 混频输出经放大后波形目测无失真。

3.4.4 实验室可提供的元器件与测试仪器

(1) 元器件

三极管: 9014(NPN)

可调电感: 10×10 型 $50\mu\text{H}$ 中周, 如图

3.4.1 所示。

(2) 实验仪器设备

直流稳压电源 1 台

高频信号发生器 1 台

示波器 1 台

频谱分析仪 1 台

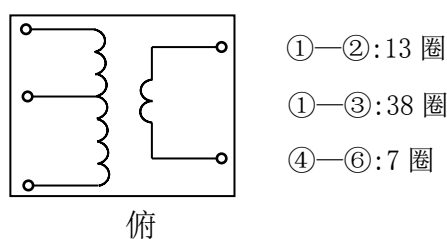


图 3.4.1 $50\mu\text{H}$ 中周简图

频率特性测试仪 1 台

3.4.5 晶体管三极管混频器与中频放大器设计要点

(1) 晶体管三极管混频器电路形式

按照晶体管组态和本地振荡电压 $v_{LO}(t)$ 注入点的不同，有四种基本电路形式，如图 3.4.2 所示。其中，图(a)和图(b)是共发射极电路，输入信号电压 $v_{RF}(t)$ 均从基极输入，而本振电压 $v_{LO}(t)$ 的注入不同，图(a)所示电路是从基极注入，而图(b)所示电路是从发射极注入。图(c)和图(d)亦是共基极电路，输入信号电压 $v_{RF}(t)$ 均从发射极输入，但本振电压则分别从发射极和基极注入。

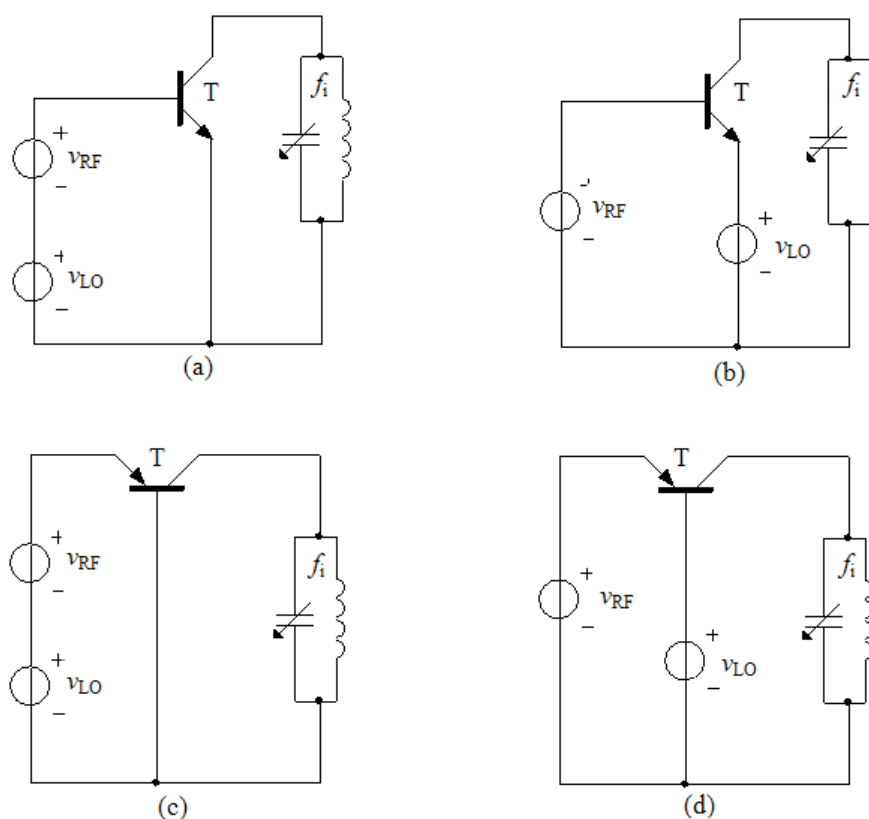


图 3.4.2 三极管混频器基本形式

这些电路的共同特点是，不管本振电压注入方式如何，实际上输入信号 $v_{LO}(t)$ 和本振信号 $v_{LO}(t)$ 都是加在基极和发射极之间的，并且利用三极管转移特性的非线性实现频率的变换。

由于信号接入方式不同，上述各电路有着各自的优缺点，对于图 3.4.2(a)所示的基极输入、基极注入型电路，需要的本振功率较小，但输入信号和本振信号会相互影响，

有可能产生频率牵引效应；图 3.4.2(b)电路，由于是基极输入、发射极注入型，输入信号和本振信号相互影响小，不易产生频率牵引，但要求输入的本振功率大，不过通常所需功率也不是很大，本振电路完全可以供给。图 3.4.2(c)和图 3.4.2(d)所示的共基型混频电路，与共发射极型的混频器相比，在工作频率不高时变频增益较低，一般较少应用。

一个典型的三极管混频电路如图 3.4.3 所示，采用图 3.4.2(b)的电路形式。图中本振信号的耦合电容 C_3 一般比较大，倘若采用如图 3.4.2(a)所示的基极注入型电路，则将本

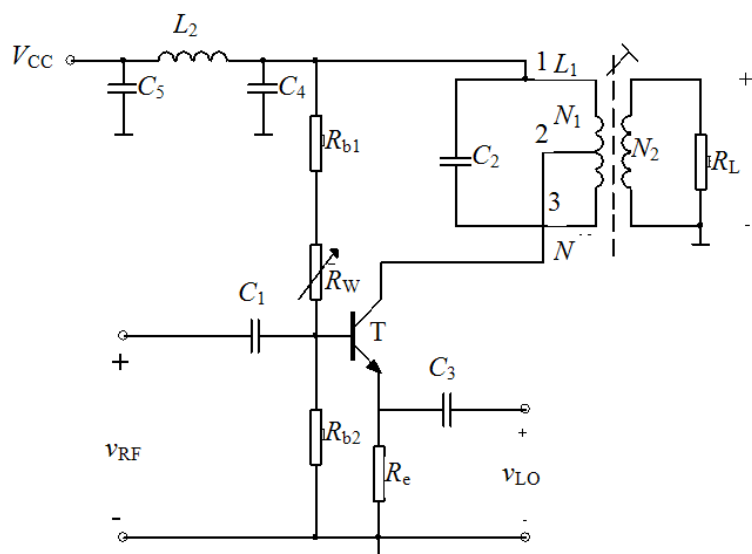


图 3.4.3 三极管混频电路

振信号耦合到基极的耦合电容必须取得很小。

(2) 三极管混频器的工作状态

三极管混频器通常工作于线性时变状态，本振信号 $v_{LO}(t)$ 为振幅较大的正弦信号，输入的射频信号 $v_{RF}(t)$ 是一个弱信号，且满足 $V_{LO} \gg V_{RF}$ ，本振信号和直流偏置电压一起作为管子的时变偏置，该时变偏置控制三极管的跨导，使混频管的跨导随本振大信号时变，时变跨导的重复频率为本振信号频率 ω_{LO} ，将其展开为傅里叶级数，为

$$g(t) = g_0 + g_1 \cos(\omega_{LO}t) + g_2 \cos(2\omega_{LO}t) + \dots \quad (3.4.1)$$

当射频小信号从基极输入时，输出电流表示为

$$i_0(t) \approx I_0(t) + g(t)v_{RF}(t) \quad (3.4.2)$$

式中， $I_0(t) = I_0 + I_{01} \cos(\omega_{LO}t) + I_{02} \cos(2\omega_{LO}t) + \dots$ 为时变偏置决定的时变工作电流。而时变跨导中的基波分量与射频小信号相乘则完成频谱搬移功能，设 $v_{RF}(t) = V_{RF} \cos(\omega_{RF}t)$ ，则

$$g_1 \cos(\omega_{LO} t) \bullet V_{RF} \cos(\omega_{RF} t) = \frac{1}{2} g_1 V_{RF} [\cos(\omega_{LO} + \omega_{RF})t + \cos(\omega_{LO} - \omega_{RF})t] \quad (3.4.3)$$

取其差频作为中频，则中频信号电流为

$$i_{IF}(t) = \frac{1}{2} g_1 V_{RF} \cos(\omega_{LO} - \omega_{RF})t \quad (3.4.4)$$

定义输出中频电流振幅与输入射频信号电压振幅之比为变频跨导，则

$$g_c = \frac{I_{IF}}{V_{RF}} = \frac{1}{2} g_1 \quad (3.4.5)$$

即变频跨导等于时变跨导的基波分量幅度的一半。

若设晶体管输出电阻为 R_o ，对回路的接入系数为 p_1 ，负载 R_L 对回路的接入系数为 p_2 ，中频回路的谐振电阻为 R_p 。则负载 R_L 上的中频输出电压为

$$v_{IF}(t) = \frac{1}{2} g_1 p_1 p_2 R_{\Sigma} V_{RF} \cos(\omega_{LO} - \omega_{RF})t = g_c p_1 p_2 R_{\Sigma} V_{RF} \cos(\omega_1 t) \quad (3.4.6)$$

$$\text{式中 } R_{\Sigma} = \frac{1}{\frac{1}{R_p} + \frac{p_1^2}{R_o} + \frac{p_2^2}{R_L}}。$$

本混频器的电压增益为

$$Av = \frac{V_{IF}}{V_{RF}} = g_c p_1 p_2 R_{\Sigma} \quad (3.4.7)$$

式(3.4.6)和式(3.4.7)表明，当电路确定后，则

① 在满足线性时变条件下，三极管混频器的中频输出电压幅度与变频跨导、负载回路的 Q 值及输入射频信号的振幅成正比。

② 混频增益与变频跨导、负载回路的 Q 值成正比。当回路参数确定后，三极管混频器的电压增益仅与变频跨导 g_c 成正比。

③ 由于变频跨导 g_c 等于时变跨导的基波分量幅度的一半，因此，中频输出电压的振幅和变频增益与本振信号幅度和静态偏置密切相关。为得到高的变频增益，必须精心选择本振信号幅度和静态偏置，使之达到最佳值。

(3) 三极管混频器的工作点和本振信号幅度

工作点选择原则：为保证有频率变换，而且在实现频谱搬移时，输入信号的频谱结构保持不变，工作点选择应使管子对输入的小信号而言始终是线性工作状态，而对大信号必须是非线性工作状态。

说明混频器工作点、本振幅度及时变跨导之间关系的示意图如图 3.4.4，图中 (i_c-v_{BE}) 曲线为三极管电路的转移特性曲线， Q_1 、 Q_2 、 Q_3 为三个不同的直流工作点，转移特性曲线的各点斜率 $g = \frac{di_c}{dv_{BE}}$ 的连线即为跨导特性 $g-v_{BE}$ 曲线， $v_{LO}(t)$ 为各工作点上加的本振信号， $g(t)$ 是在时变偏压 $V_Q+v_{LO}(t)$ 作用下产生的时变跨导波形。由于变频跨导等于时变跨导的基波分量幅度的一半，因此请注意 $g(t)$ 中所含的基波分量 $g_1(t)$ 的分量的大小。

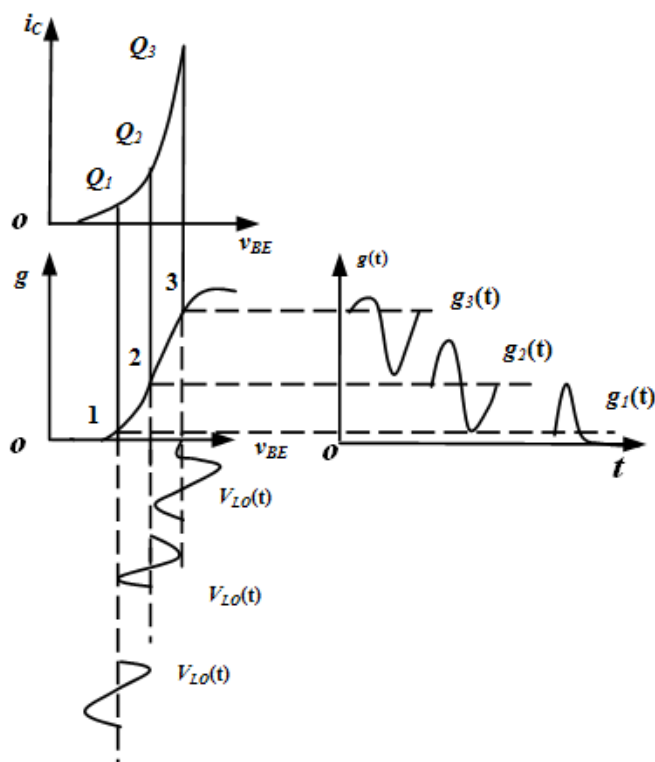


图 3.4.4 混频器工作点、本振幅度及时变跨导关系示意图

由图 3.4.4 可见， (i_c-v_{BE}) 曲线在较小时近似指数函数，跨导 g 也近似指数函数，而当 v_{BE} 大到一定程度后（如大于图 3.4.4 上 v_{BEQ3} ）， (i_c-v_{BE}) 曲线近似线性，从此跨导 g 几乎不随 v_{BE} 变化（如图 3.4.4 上 3 点以后）。图上画出了在相同本振电压的作用下，对于不同直流工作点 Q_1 、 Q_2 、 Q_3 对应的时变跨导 $g_1(t)$ 、 $g_2(t)$ 、 $g_3(t)$ 波形，它们各不相同，显然， $g_1(t)$ 、 $g_3(t)$ 波形的基波分量一定小于 $g_2(t)$ 中的基波分量。因此当本振电压一定时，存在一个最佳工作点电流 $I_{CQ(OPT)}$ 如图 3.4.4 中 Q_2 ，使变频跨导最大。同时，对于最佳工作点，本振信号的幅度也有一个最佳值，设计时可先估算一个工作点和本振信号的幅度，然后通过实验进一步调整。一般来说，晶体管混频器工作点电流选在 0.2~1mA 间，对于发射极注入的混频电路，本振电压大约为 100~200mV(rms)。

(4) 中频放大器电路形式

中频放大器电路形式与 3.4.2 节高频小信号放大器相同，设计时可参考 3.4.2 节。所不同的是被放大信号的载波频率不同，中频放大器要求放大的是载频较低的中频信号，因此其并联谐振回路必须调谐在中频频率上。

(5) 中频放大器的自激问题

中频放大器和前级混频器级联时有时会产生自激，振荡频率约等于中频，因此调试时随时需要检测一下电路是否有自激现象。最简单的判断方法是去掉激励信号，观察是否还有输出信号存在，如果有，说明电路自激了；如果没有，则说明电路正常。产生自激的原因很多，最有可能的是由于晶体管结电容 C_{bc} 的影响造成的，也有可能是级间通过电源产生串扰引起的，或者由于布局、布线不合理产生的分布参数影响引起的，清除自激的方法都是破坏它的振荡条件，常用的有：在基极或发射极上串一个小电阻，或在三个管脚间并联电阻，或减小两级之间的耦合电容；也可采取“中和电容法”即在管子基极和集电极输出之间加入“中和电容”，使结电容和“中和电容”引入的反馈信号幅值相等、相位相反而抵消，以消除极间电容的影响；还可以采用稳定性较好的共发-共基级联的调谐放大器形式。此外，级间去耦和布局、布线不能忽视，除了在电源引入处加高、低频滤波电路外，在级间电源上一定也要加滤波电路；布局、布线时电路板上元器件走向尽可能按原理图排列，走线尽可能短，并注意就近接地。

3.4.6 实验与研究

(1) 调测并验证所设计的混频器和中频放大器满足预定的指标要求。

提示：调测时先输入一个中频信号将混频输出的 LC 回路调谐在中频上，并把中频放大器调好，然后级联起来调混频器。

(2) 寻找混频器最佳工作点 $I_{EQ(OPT)}$ 。

在本振信号 $V_{LO} = 100\text{mV(rms)}$ ，输入单频正弦信号 $V_{RF} = 5\text{mV(rms)}$ 时，调节混频器工作点（ I_{EQ} 在 $0.2 \sim 1\text{mA}$ 间变化），找出中频信号最大不失真输出所对应的 $I_{EQ(OPT)}$ 并测出的 LC 带通的 3dB 带宽；如果 $BW < 50\text{kHz}$ ，则需在并联回路上并一电阻，展宽通带。

提示：用示波器观察中频信号幅度时，可将信号经过中频放大后再观察。

(3) 已知： $I_{EQ} = I_{EQ(OPT)}$ ，单频正弦输入 $V_{RF} = 5\text{mV(rms)}$ ， $V_{LO} = 50 \sim 600\text{mV(rms)}$ 。

① 作出混频增益随本振信号幅度变化的曲线（在中放后用示波器测量）。

② 输入信号不变,用频谱分析仪分别测出 V_{LO} 为 100、500mV(rms)时混频器输出(中放后)的频谱,要求记录 span=30MHz 时所有谱线的频率与幅度,分析这些谱线分别属于哪些频率分量?并将两种测试结果相比较。

根据①、②实验结果总结出本振信号幅度对混频器性能影响的几点结论,找出适合本实验的本振信号幅度。

(4) 输入信号幅度对混频器性能的影响如何?通过实验说明。

建议:在 $I_{EQ}=I_{EQ(OPT)}$ 情况下,加本振信号 $V_{LO}=100\text{mV(rms)}$,观察输入正弦波的幅度 V_{RF} 分别为 5、10、20mV(rms)时的混频器输出(中放后)信号的频谱,记录 span=30MHz 时所有谱线的频率与幅度,通过分析、比较进行说明。

(5) 以调幅波混频实验为例验证混频功能只改变载波频率而频谱结构不变。

建议: $I_{EQ}=I_{EQ(OPT)}$,本振信号 $V_{LO}=100\text{mV(rms)}$,输入信号为载频 16.455MHz, $V_{RF}=5\text{mV(rms)}$,受 20kHz 信号调制的 30%标准调幅波,用频谱分析仪观察、比较混频前后的频谱。

3.4.7 实验报告要求

(1) 设计方案论证。包括:电路形式的选取、参数的设计、估算、研究内容的完成情况。

(2) 关于电路调测过程中方案修改的说明,并画出标有最终元件参数的实验电路。

(3) 实验数据及研究内容的整理、分析。

(4) 设计制作过程中遇到的主要问题及解决办法。

3.5. 正交鉴频器设计

3.5.1 实验目的

(1) 加深对相乘器工作原理的认识。

(2) 掌握正交鉴频器的工程设计方法。

(3) 掌握用频率特性测试仪调测移相网络和鉴频特性曲线的方法。

3.5.2 预习要求

(1) 复习有关正交鉴频的原理,模拟相乘器的工作原理及典型电路。

(2) 设计电路图,并计算电路参数,写出设计过程。

(3) 分析影响鉴频器工作特性(S 曲线)的因素。

(4) 了解频率特性测试仪的使用要点。

(5) 了解正交鉴相鉴频器的调试方法及步骤。

3.5.3 设计任务与指标要求

利用实验室提供的元器件设计一个正交鉴频器(含低频放大和滤波)，设计要求如下：

- (1) 90° 移相网络相移可调。
- (2) 乘法器两输入端设置直流平衡调节电路。
- (3) S 曲线零点位于 f_i 上、下峰点基本对称，线性范围大于 100kHz。
- (4) 鉴频器能正确解调以下调频波，且输出波形目测无失真。

调频波中心频率： f_i (具体值由所设计确定的本振频率决定)；幅度：100mV(rms)；
调制信号频率：1KHz；频偏：3KHz。

- (5) 电源电压 $V_{cc} = 12V$ ， $V_{EE} = -8V$ 。

3.5.4 实验室可提供的元器件与测试仪器

(1) 元器件

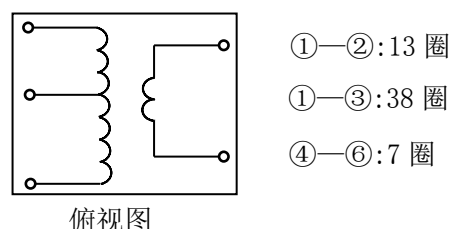
芯片(IC)：MC1496、LM741

可调电感：10×10 型 50μH 中周，

如图 3.5.1 所示。

(2) 实验仪器设备

| | |
|----------|-----|
| 双路直流稳压电源 | 1 台 |
| 高频信号发生器 | 1 台 |
| 频率特性测试仪 | 1 台 |
| 示波器 | 1 台 |



俯视图

图 3.5.1 50μH 中周简图

3.5.5 正交鉴频器设计要点

根据工作原理，正交鉴频器主要由完成频-相转换功能的线性网络(移相网络)、鉴相器和低通滤波器组成。然后将输出低频信号输出到有源音箱，进行监听。

(1) 线性移相网络

本实验采用如图 3.5.2 所示的最常用的频-相转换网络，使用 MC1496 模拟乘法器芯片作鉴相器，为得到过原点的正弦鉴相特性，以便在 $\Delta\varphi = -\pi/2 \sim \pi/2$ 间使鉴相输出电压与相位差一一对应，要求鉴相器的两个输入信号正交，因此，位于乘法器输入端的移相网络必须完成两个功能，一是频-相转换，即将输入调频波 $v_i(t)$

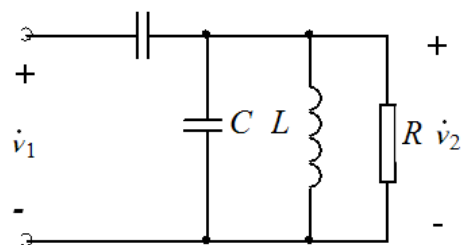


图 3.5.2 延时(移相)电路

转换成调相-调频波 $v_2(t)$ ，使 $v_2(t)$ 对 $v_1(t)$ 的相位差与输入信号 $v_1(t)$ 的频偏成正比；二是在输入调频波 $v_1(t)$ 的中心频率点 ω_I 上，输出信号与输入信号是正交的，也就是说该网络在 $v_1(t)$ 的中心频率点 ω_I 上必须移相 90° 。由于图 3.5.2 网络可等效为由电流源激励的并联谐振回路，由电路分析可得，在谐振点 f_0 附近的一个小范围内，可认为， $|H(j\omega)| \approx$ 常数， $\phi(f) = \frac{\pi}{2} - \arctan 2Q \frac{f-f_0}{f_0}$ ， $\omega_0 = \frac{1}{\sqrt{L(C_1 + C)}}$ 。

由此可见，在回路的谐振频率上相移恰好为 90° 。所以，实验时只需将图 3.5.2 所示的回路调谐在输入调频波的中心频率上即可实现正交。

令图 3.5.2 所示电路的谐振频率与输入调频波的载频相等，为

$$\omega_0 = \frac{1}{\sqrt{L(C_1 + C)}} = \omega_I \quad (3.5.1)$$

根据已知调频波的载频 f_I 及选定的电感 L ，可以计算得到 $C_\Sigma = C_1 + C$ 的值。一般电容 C_1 取 10pF 左右， $C = C_\Sigma - C_1$ 。

并联电阻 R 可根据有载 Q 值和欲解调的调频波的频偏值来估算，而有载 Q 值由线性相移即 $|\Delta\phi| < \frac{\pi}{6}$ 所求出：

$$\Delta\phi = -\arctan 2Q_L \frac{f-f_0}{f} \quad (3.5.2)$$

当 $f_0 = f_I$ ， $|\Delta\phi| < \frac{\pi}{6}$ 时，可得到：

$$Q_L < 0.577 \frac{f_I}{a\Delta f_m} \quad (3.5.3)$$

这里的 Δf_m 是调频波的最大频偏。

由 $Q = R\omega_0(C_1 + C)$ 得

$$R \approx \frac{Q_L}{\omega_I(C_1 + C)} \quad (3.5.4)$$

(2) 鉴相器

① 本实验用 MC1496 模拟乘法器芯片作鉴相器，用双电源供电 +12V 和 -8V，需要外接偏置电路，常取 $I_0/2 \approx I_5 = 1\text{mA}$ ，设计时可按下式确定电阻 R_5 的值：

$$R_5 = \frac{|-V_{EE}| - 0.7}{I_5} - 500 = \frac{(8 - 0.7)}{0.001} - 500 = 6.8(\text{k}\Omega)$$

正常工作时 MC1496 各引脚的直流工作电压大致如表 3.5.1 所示。

表 3.5.1 MC1496 各引脚直流工作电压

| 引脚 | 1 | 2 | 3 | 4 | 5 | 6 | 8 | 10 | 12 | 14 |
|------|------|------|------|------|------|-----|-----|-----|-----|----|
| 电压/V | -2.2 | -2.9 | -2.9 | -2.2 | -6.8 | 8.7 | 5.9 | 5.9 | 8.7 | -8 |

② 由于芯片 1、4 输入端输入阻抗高，移相网络接在 1、4 输入端，为避免偏置对移相网络的有载 Q 值带来大的影响，1、4 脚上偏置电阻不能太小(一般为几 $k\Omega$)。

③ 芯片 2、3 脚之间的反馈电阻可用于调节相乘器增益，这里电阻值不宜太大，否则鉴频输出太小。其值可根据实际情况选取。

(3) 低频放大器和低通滤波

低频放大采用 LM741 接成差分放大器的形式，将 MC1496 的双端输出变成单端输出，然后和 RC 滤波网络相连，如图 3.5.3 所示。为避免乘法器和低频放大器的直流工作点互相影响，建议两者之间采用交流耦合，运放电源采用士 8V，+8V 电压由 LM7808 三端稳压器产生。

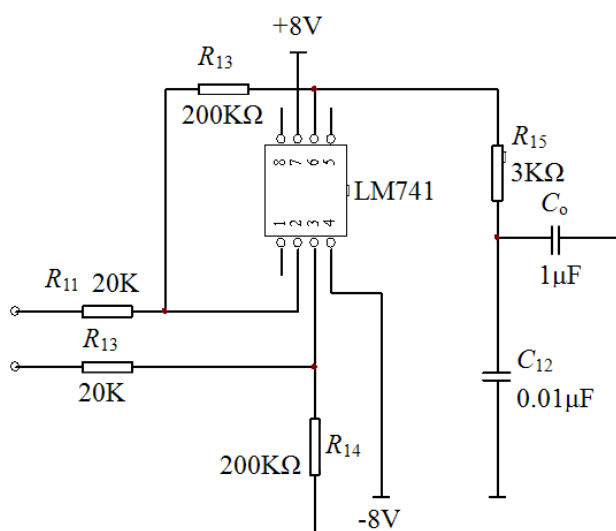


图 3.5.3 差分放大器及低通电路

低通滤波采用简单的一阶 RC 滤波，截止频率为

$$f = \frac{1}{2\pi RC} \quad (3.5.5)$$

根据调频波调制信号的最高频率确定滤波器截止频率，由式(3.5.5)计算 RC 的值， C 的取值要求对高频信号近于短路，对调制信号近于开路。

(4) 电源稳压块的应用

实验室提供的是双路电源，当电路需要两种以上电源电压时，可用稳压器变换电压。如本实验 MC1496 的电源电压为+12V、-8V，LM741 的电源电压为+8V、-8V，即鉴频器需要三种电源电压：+12V、+8V、-8V，故本实验需用三端稳压器 LM7808 将+12V 变换到+8V，其基本应用电路如图 3.5.4 所示。

图中 C_i 的作用是消除输入连线较长时其电感效应引起的自激振荡，减小波纹电压； C_o 的作用是消除电路高频噪声。

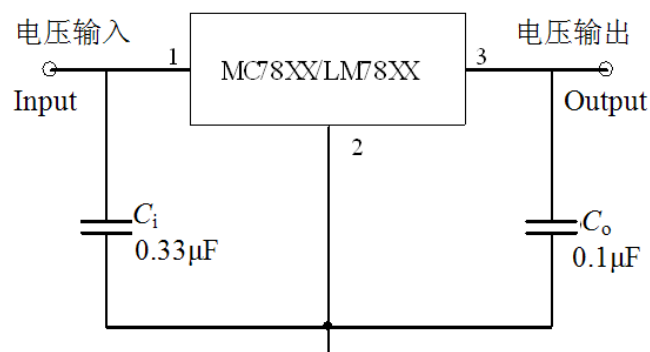


图 3.5.4 LM7808 应用电路

3.5.6 实验与研究

(1) 调测并验证所设计的鉴频器满足预定的指标要求。

提示：调相乘器两个输入端直流平衡；调移相网络相移 90° ；扫频仪射频输出信号不宜过大，一般要经 30dB 衰减。

(2) 用实验证明移相网络的 Q 值对鉴频特性曲线有很大影响。

提示：可在移相网络的两端并上 $10k\Omega$ 电阻，降低移相网络的 Q 值。分别测出并电阻前后的鉴频特性曲线的零点频率、线性范围及鉴频灵敏度并进行比较。

(3) 用实验验证倘若移相网络在中频频率处相移不为 90° ，则会影响鉴频器对调频波的解调性能（包括最大不失真频偏范围、解调输出信号幅度等）。

提示：在移相网络相移不为 90° 时对规定的调频波进行解调，记录输出信号幅度和失真情况；改变调频波的频偏，分别找出相移为 90° 和不为 90° 时，解调输出不失真时对应的输入调频波的最大频偏值。

3.5.7 实验报告要求

(1) 设计方案论证。包括：电路形式的选取、参数的设计、估算、研究内容的完成情况。

(2) 关于电路调测过程中方案修改的说明，并画出标有最终元件参数的实验电路。

- (3) 实验数据及研究内容的整理、分析。
- (4) 设计制作过程中遇到的主要问题及解决办法。

3.6 通信电路模块设计实验支撑平台简介与联机注意事项

通信电路模块设计实验支撑平台由实验室自制的调频发射台和调频接收机测试架两大部分组成。

3.6.1 发射台

(1) 原理框图

发射台采用抗干扰能力强的调频制式，为整个实验室学生自制的各接收机提供公共的已调信号。载波频率为 16MHz 左右，调制信号可选择模拟信号（正弦、语音或音乐信号），或者数字信号（二进制码），组成框图如图 3.6.1 所示。由图可见，发射机采用晶体调频，确保载频有高的频率稳定性和准确度，为了扩大频偏，并满足设定的 16MHz 左右的发射频率，晶体调频后经 3 倍频器倍频，然后又进行混频，从而获得频偏扩大了 3 倍的 16MHz 调频信号，再经功率放大器放大到一定功率后由天线发射出去。

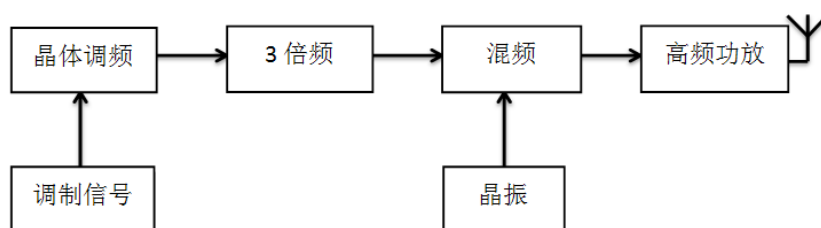


图 3.6.1 调频发射台原理框图

(2) 主要性能指标

- ① 发射频率：16MHz 左右
- ② 发射功率：0.25W
- ③ 频偏：1~5kHz
- ④ 调制信号频率：1~3kHz

3.6.2 调制接收机测试架

测试架包括承载学生实验板的框架及多路电源和用于基带信号处理的辅助资源。调频接收机测试架框如图 3.6.2 所示，其中虚线框中各功能模块是要求学生设计制作的，虚线框外即为辅助资源的组成框图（未包括电源），各模块所需电源可直接从测试架上引出。当发射机传送歌曲或语音信号时，将接收机鉴频后的信号输入有源音箱，可获得

清晰的说话声音或嘹亮的歌声；当传送二进制编码信号时，接收机鉴频后的信号经比较器整形后输入到解码器，由解码器恢复出二进制码，通过指示灯可直接地判断有无误码；而数据信号，则经比较器整形后即可输出，在示波器上可观察到解码后的码结构。

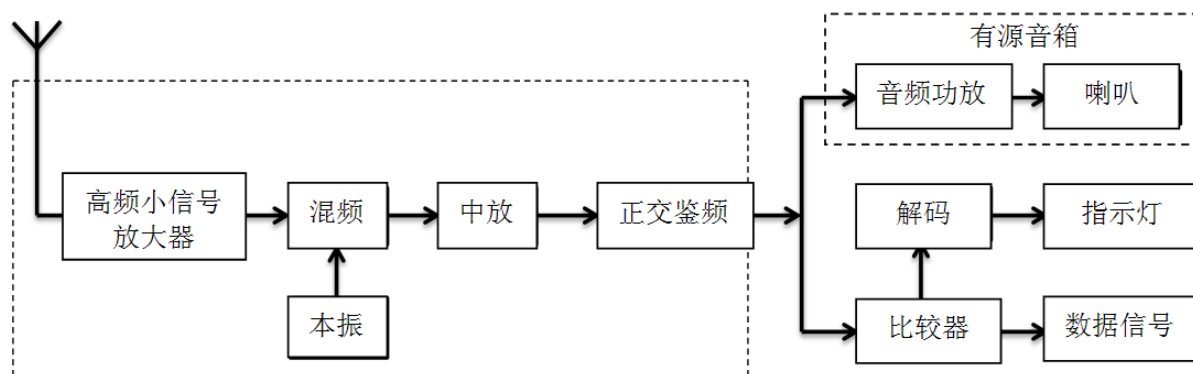


图 3.6.2 调频接收机测试框架图

3.6.3 联机注意事项

(1) 联机前检查同组各模块的工作频率是否匹配，中放与鉴频器的工作频率由本组的本振频率(晶体频率)与接收频率共同决定。

(2) 注意各模块之间的电平配合，如果某模块输出信号过大，则联机时可通过减小耦合电容的值进行衰减。例如，当混频器采用基极输入、基极注入方式时，只需较小的本振信号功率，此时本振模块与混频管基极之间选用几 PF~几十 pF 的小电容耦合即可。

(3) 合理布局、布线，加强电源滤波，级间去耦，防止自激。各模块之间的连线以及与测试架的连线都尽可能短，最好采用双绞线互联，一根接地（就近接地），一根接信号。联机过程中，中放模块较易产生自激，消除自激可在基极上或发射极上串一个几十欧姆小电阻或在集电极回路并几千欧姆电阻。当然，这些措施都会使增益减小。

(4) 由于单个模块测试时是以纯阻为负载的，而各模块的输入、输出阻抗并非纯阻，互联时会对调谐回路产生影响，因此各谐振回路需要微调。

3.7 单元电路设计中的一些问题

本节讨论单元电路设计中的一些问题，包括如何理解和应用晶体管数据手册中的参数，如何设计直流偏置电路，交流电路中的耦合电容、旁路电容和滤波电容如何选取等问题。

3.7.1 理解和应用晶体管数据手册中的参数

使用晶体管设计放大器、振荡器、混频器等单元电路时，应首先查阅晶体管的数据手册 (datasheet)，看该晶体管是否符合电路设计需求。如果满足设计需求，则可采用该型号的晶体管；如果不符合，则需另做选择。

半导体器件数据手册列出的是该半导体器件的一些重要参数以及工作特性，同时也能从中得知诸如封装样式、引脚、测试流程及典型应用等基本信息。半导体制造商通常会在数据手册中或者在他们的网站上提供这些信息，也可通过因特网上由公司提供的产品说明中出现的交叉链接或者可替代器件链接来访问相关器件数据。

制造商提供的数据手册中的很多信息对电路设计者却有很大的帮助。这里以低噪声的 9014 NPN 双极型晶体管数据手册（图 3.7.1，FAIRCHILD）为例，讨论手册中的相关条目。该数据手册取自互联网，仅用于教学目的，更多的晶体管参数请直接浏览相关的公司网站。

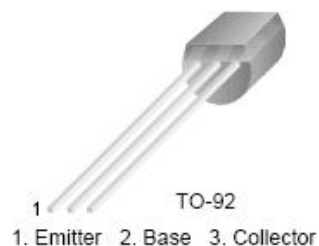
(1) 基本特征描述

器件手册最前面一般都会给出该器件的最基本特征的简单描述，对于 SS9014，给出的基本特征描述为：它是 NPN 外延硅晶体管，可作为小信号电平工作的前置低噪声放大器使用，具有高的功率耗散特性、高的电流增益和良好的线性度，其 PNP 互补管为 SS9015。

SS9014

Pre-Amplifier, Low Level & Low Noise

- High total power dissipation. ($P_T=450\text{mW}$)
- High h_{FE} and good linearity
- Complementary to SS9015



NPN Epitaxial Silicon Transistor

Absolute Maximum Ratings $T_a=25^\circ\text{C}$ unless otherwise noted

| Symbol | Parameter | Ratings | Units |
|-----------|-----------------------------|-----------|------------------|
| V_{CBO} | Collector-Base Voltage | 50 | V |
| V_{CEO} | Collector-Emitter Voltage | 45 | V |
| V_{EBO} | Emitter-Base Voltage | 5 | V |
| I_C | Collector Current | 100 | mA |
| P_C | Collector Power Dissipation | 450 | mW |
| T_J | Junction Temperature | 150 | $^\circ\text{C}$ |
| T_{STG} | Storage Temperature | -55 ~ 150 | $^\circ\text{C}$ |

Electrical Characteristics $T_a=25^\circ\text{C}$ unless otherwise noted

| Symbol | Parameter | Test Condition | Min. | Typ. | Max. | Units |
|----------------------|-------------------------------------|--|------|------|------|-------|
| BV_{CBO} | Collector-Base Breakdown Voltage | $I_C=100\mu\text{A}$, $I_E=0$ | 50 | | | V |
| BV_{CEO} | Collector-Emitter Breakdown Voltage | $I_C=1\text{mA}$, $I_B=0$ | 45 | | | V |
| BV_{EBO} | Emitter-Base Breakdown Voltage | $I_E=100\mu\text{A}$, $I_C=0$ | 5 | | | V |
| I_{CBO} | Collector Cut-off Current | $V_{CB}=50\text{V}$, $I_E=0$ | | | 50 | nA |
| I_{EBO} | Emitter Cut-off Current | $V_{EB}=5\text{V}$, $I_C=0$ | | | 50 | nA |
| h_{FE} | DC Current Gain | $V_{CE}=5\text{V}$, $I_C=1\text{mA}$ | 60 | 280 | 1000 | |
| $V_{CE}(\text{sat})$ | Collector-Base Saturation Voltage | $I_C=100\text{mA}$, $I_B=5\text{mA}$ | | 0.14 | 0.3 | |
| $V_{BE}(\text{sat})$ | Base-Emitter Saturation Voltage | $I_C=100\text{mA}$, $I_B=5\text{mA}$ | | 0.84 | 1.0 | V |
| $V_{BE}(\text{on})$ | Base-Emitter On Voltage | $V_{CE}=5\text{V}$, $I_C=2\text{mA}$ | 0.58 | 0.63 | 0.7 | V |
| C_{ob} | Output Capacitance | $V_{CB}=10\text{V}$, $I_E=0$ $f=1\text{MHz}$ | | 2.2 | 3.5 | pF |
| f_T | Current Gain Bandwidth Product | $V_{CE}=5\text{V}$, $I_C=10\text{mA}$ | 150 | 270 | | MHz |
| NF | Noise Figure | $V_{CE}=5\text{V}$, $I_C=0.2\text{mA}$ $f=1\text{KHz}$, $R_S=2\text{K}\Omega$ | | 0.9 | 10 | dB |

h_{FE} Classification

| Classification | A | B | C | D |
|----------------|----------|-----------|-----------|------------|
| h_{FE} | 60 ~ 150 | 100 ~ 300 | 200 ~ 600 | 400 ~ 1000 |

Typical Characteristics

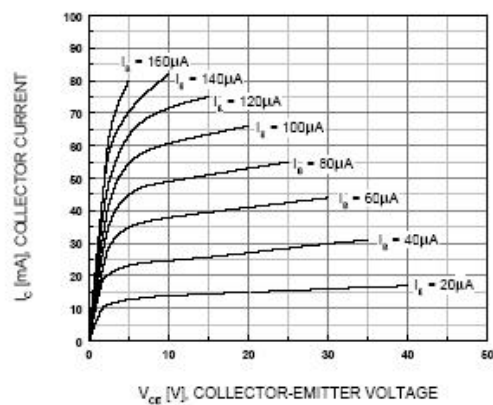


Figure 1. Static Characteristic

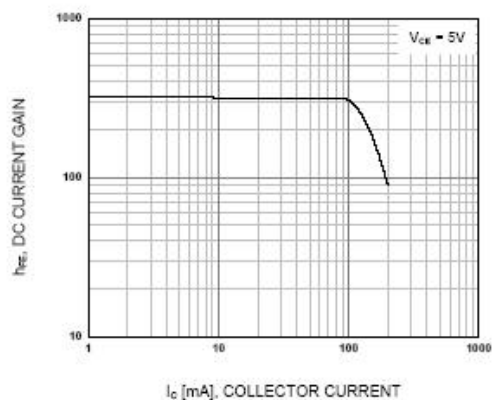


Figure 2. DC current Gain

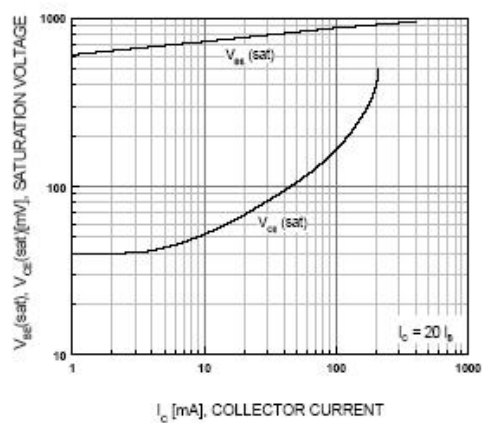
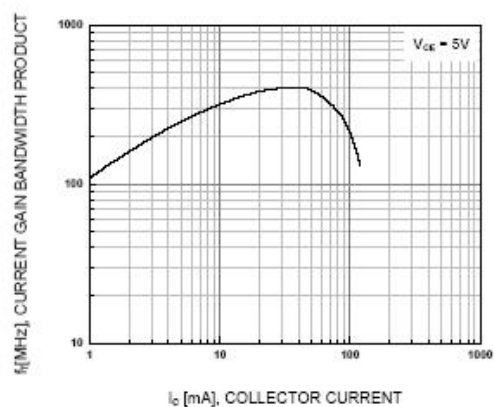
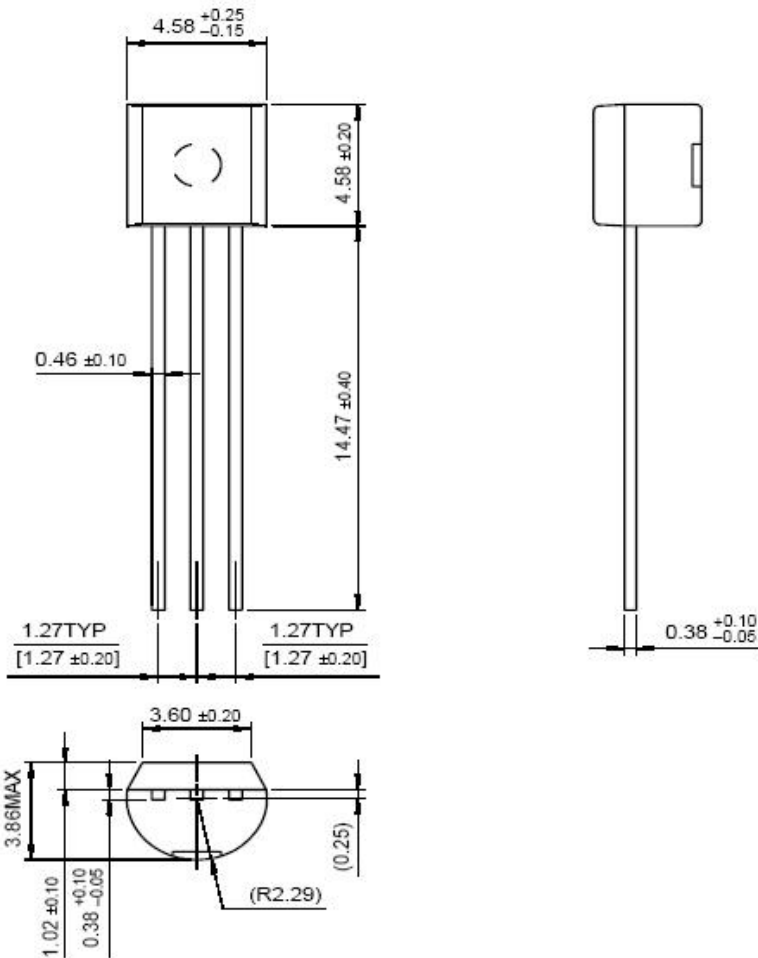
Figure 3. Base-Emitter Saturation Voltage
Collector-Emitter Saturation Voltage

Figure 4. Current Gain Bandwidth Product

Package Dimensions

TO-92



Dimensions in Millimeters

图 3.7.1 FAIRCHILD SS9014 数据手册（第 3 页）

(2) 封装机械参数

对于 SS9014，其右侧的图片说明了它的封装样式为 TO-92 和三个管脚的次序：如果型号标注平面朝上的话，从左到右分别为发射极、基极和集电极。另外，在数据手册的第 3 页，给出了 TO-92 封装样式的机械工程尺寸的图示描述。

封装机械参数主要应用于 PCB 板设计、制作、焊接阶段。

(3) 最大额定值

之后器件手册一般会给出器件的最大额定值，这些最大额定值包括击穿特性（最大电压）、最大电流和最大耗散功率，以及热特性等。

① 电压(击穿特性)

对于 SS9014，其给出的击穿特性为：

$$V_{CBO} \quad 50 \text{ V}$$

$$V_{CEO} \quad 45 \text{ V}$$

$$V_{EBO} \quad 5 \text{ V}$$

其中， V_{CBO} 表示发射极开路时集电极和基极之间的额定电压，是基极开路时集电极和发射极之间的额定电压， V_{EBO} 是集电极开路时发射极到基极的最大反向电压。

电路设计中，要求极间电压小于这些额定值，否则晶体管会被击穿，或者损毁，或者恢复后晶体管各项性能下降，或者晶体管寿命降低。实际上，一个保守的设计者绝不会允许极间电压即使稍微接近上述最大额定值。故而在设计电路中，设计者都会给出一个相当的安全性系数考虑。如何设定安全性系数并无条例规定，因为它取决于多种设计考虑。保守的设计会采用安全性系数 2，这意味着设计中绝不允许加在基极和发射极之间的反向电压超过 2.5V。

② 电流

对于 SS9014，集电极额定电流 I_c 为 100mA，表明 9014 能够处理高达 100mA 的直流电流，当然前提条件是管耗没有超过额定功率 450mW。

③ 功率

功率类定值符号可能是 P_C ， P 表示功率，下标 C 表示集电极 Collects，因为 BJT 的功率耗散在集电极；也有用 P_D 表示的，D 表示消耗 Dissipation。对于 SS9014，给出的集电极管耗 P_C 为 450mW，表明该晶体管在集电极能够耗散的功率最大值为 450mW。

功率额定值决定了晶体管能够输出的最大功率，当然，晶体管输出的最大功率还和放大器类型有关，不同类型的放大器，具有不同大小的效率，效率是晶体管放大电路将滞留能量转换为交流能量能力的一种描述，

$$\eta = \frac{P_o}{P_{DC}} \quad (3.7.1)$$

式中， P_o 是负载获得的功率，如果输出无其它损耗，它同时也是晶体管的最大输出功率， P_{DC} 是晶体管放大电路损耗的直流功率。放大电路的效率总是小于 100%，因为放大电路自身总是要消耗功率的， $P_{TD}=P_{DC}-P_o$ 这其中大部分都是晶体管自身的管耗，还有一部分是放大电路直流偏置电路的功率消耗。如果假设偏置电路不消耗功率，那么 P_{TD} 就可全部视为晶体管的管耗，它应小于管耗的额定值，即

$$P_D > P_{TD} = \left(\frac{1}{\eta} - 1 \right) P_o \quad (3.7.2)$$

例如，我们需要设计一个能够输出 300mW 的功率放大器，该放大器采用效率为 60% 的 C 类功放，那么对晶体管的管耗要求则为

$$P_D > \left(\frac{1}{0.6} - 1 \right) \times 300 = 200\text{mW}$$

也就是说，该晶体管至少要求能够耗散 200mW 的功率，因此 SS9014 晶体管应该可以用来设计这个功率放大器。但采用 SS9014 可能是比较勉强的选择，因为功率放大器正常工作时，负载吸收 300mW 的功率，晶体管自身消耗 200mW 的功率，但在调试过程中或负载时变情况下，最极端的情况有可能是全反射，本来应该被负载吸收的 300mW 全反射回晶体管，那么晶体管就需要承受 500mW 的功率，超过了其额定值 450mW。如果出现这种情况，建议选择更大耗散功率的晶体管。

综上所述，实验室选择晶体管时，对其管耗要求符合下式是比较保险的选择：

$$P_D > P_{DC} = \frac{P_o}{\eta} \quad (3.7.3)$$

④ 温度

有关温度的额定值包括结温度额定值 T_J 和储存温度范围 T_{STO} ， T 代表温度 Temperature，J 代表结 Junction，STO 代表储存 Storage。对于 SS9014， T_J 为 150°C，表明晶体管中的 PN 结温度不能超过 150°C， T_{STO} 为 -55~150°C，这是 SS9014 的储存温度范围。

(4) 电气特性参量

之后数据手册会给出晶体管的基本电气特件参数 (electrical characteristics)，同时特别指出这些电气特性参数基本都是在 25°C 环境温度下测量获得的，有特别说明的除外。

给电气特性参量时，往往有 Min, Typ, Max 三列，即该参数的最小值、典型值和最大值。虽然对于某个特定的器件，这些参量在特定测试条件下是确定量，但是大批量生产出来的器件不可能一模一样，参量大小是随机的，而数据手册给出的是这些器件电气参量的最小值、最大值和典型值。

有些参量只给出最小值，因为这些参量值越大越好，因此规定一个最小值，低于最小值则不合格，而供成的产品应该都是合格的，故而这些参量都会大于这些给定的最小。同样地，有些参量只给出最大值，因为这些参量值越小越好，因此规定一个最大值，高于最大值则不合格，而供应的产品应该都是合格的。故而这些参量都会小于这些给定的最大值。有些参量只给出典型值，那么则可认为这些参量比较集中，方差较小，给出的典型值就是平均值。典型值除了是平均值外，也有可能是出现概率最大的值，对于那些平均值为零的参量，典型值则应该是均方根值，如运放的输入失调电压的典型值就均方根值。

有些参量只给出最小值和最大值，表明的是该参量的范围大小；有些参量只给出最小值和典型值，其意同只给最小值，而典型值可用于设计估算；有些参量只给出最大值和典型值，其意同只给最大值，而典型值可用于设计估算；某些参量则三者皆给，既给出表示该参量范围大小的最小值和最大值，同时也给出用于设计估算的典型值。

注意：这些最大值、最小值和典型值都是在特定测试条件下测量获得的，对每个特性参量都会给出该参量的具体测试条件(test condition)。如果你手头的某个器件的某个电气特性参量超出了数据手册给定的范围，在判定该器件不合格前，请先确认测试条件是否真的符合数据手册给定的测试条件。

对于晶体管，其电气特性参量分为关态参量 (off characteristics)、启态参量 (on characteristics)、小信号参量 (small signal characteristics)和其他类型的参量，如开关应用齐的开关速度等。

① 关态参量

晶体管的关态参量包括前面已经说过的击穿特性，因为这些击穿电压是在截止状态下测量获得的。

集电结反向饱和电流 I_{CBO} 和发射结反向饱和电流 I_{EBO} 是另外一组关态参量，这两个参量很小，对我们的设计估算暂时没有影响。

② 启态参量

启态参量是晶体管正常偏置导通后的参量，包括直流电流增益、启动电压和饱和电压。

通常电流增益用 β 表示。有两种电流增益，即直流电流增益 β_{dc} 和交流电流增益量 β ，其定义分别为

$$\beta_{dc} = \frac{I_C}{I_B} \quad (3.7.4)$$

$$\beta = \frac{i_C}{i_B} \quad (3.7.5)$$

式中，电流 I_C 、 I_B 分别为静态工作点的电流，而 i_C 、 i_B 则是静态工作点附近的小信号电流增量。直观地说，等于电流转移特性曲线在直流工作点位置的斜率。通常情况下，小信号晶体管的直流增益要大于大信号晶体管的直流增益。

在数据手册中， β_{dc} 以 h_{FE} 表示， β 以 h_{fe} 表示，注意大写下标表示直流电流增益，小写下标表示交流电流增益。这两种增益在数值上大致相当，相差不很大，因此在估算中，有了其中的一个值，另一个则可采用相词的数值。这里的 h ，表示混合 hybrid，电流增益是混合参量矩阵中的一个元素，即输出短路时的输出电流与输入电流之比。

我们注意到，SS9014 数据手册给出的直流电流增益，在 $V_{CE} = 5V$ ， $I_C = 1mA$ 测试条件下，其最小值为 60，最大值为 1000，这表明，如果批量生产的一批 9014 晶体管，测试后发现其电流增益变化范围极大，这对采用该晶体管实现的电路性能影响较大。为了降低这种影响，需要对直流增益进行进一步的细分，如是 SS9014 又分为 4 个系列，A 系列的电流增益最小，其范围为 60~150，D 系列电流增益最大，其范围为 400~1000，而 B 系列和 C 系列的电流增益居中，分别为 100~300 和 200~600。当在 9014 晶体管壳体上看到 9014C 时，可以判定该晶体管的直流电流增益在 200~600 范围内，具体多大，可以通过测量获得。当采用 9014C 进行电路设计时，取电流增益分别为 200 和 600，获得的电路主要性能应该是变化不大才好，否则说明电路设计不够鲁棒，而足够鲁棒的电路，任意一个 9014C，电路都能正常工作，且性能基本保证。

给出测试条件本身说明，如果不满足测试条件，电流增益还会有所变化，电流增益随集电极电流的变化关系，数据手册中一般都会有进一步的图示说明，如 9014 数据手册第 1 页的 Fig2，可见电流增益在 $I_C < 100mA$ 时基本不变，这里测得的是典型值 310，当 $I_C > 100mA$ 后则急剧下降。

集电极-发射极饱和电压 $V_{CE(sat)}$ 在大信号设计中需要考虑，因为若信号电压摆幅过大，则有可能进入饱和区，信号出现严重失真。对于功率放大器， $V_{CE(sat)}$ 直接影响放大器效率，如果该值为零，理论上，A 类放大器的效率可达 50%，D 类放大器的效率可达 100%。因而该值越小越好，因此数据手册会给出一个最大值，为了估算方便，还会给出一个典型值。对 9014，最大值和典型值分别为 0.3V 和 0.14V，测试条件是 $I_C/I_B = 20$ 。

对于基极-发射极之间的发射结电压，有启动电压 $V_{BE(on)}$ 和饱和电压 $V_{BE(sat)}$ ，可用于设计 C 类功放，以确定导通点和饱和点。

③ 小信号参量

小信号参量主要包括特征频率 f_T 和输出电容 C_{ob} ，这两个参量对晶体管的小信号高频响应有较大的影响。

短路电流增益随频率的升高而下降，当增益值下降到 1 时的频率即是特征频率 f_T 。该值越大，表明晶体管作为电流放大器件可实现电流放大的工作频带就越宽。一般情况下，数据手册还会给出特征频率随集电极电流变化的曲线，从图中可知，当集电极电流较小时，特征频率随电流增加而增加，这是由于特征频率可近似表述为

$$f_T = \frac{g_m}{2\pi(C_{b'e} + C_{b'c})} \approx \frac{g_m}{2\pi C_{b'e}} \quad (3.7.6)$$

而跨导 g_m 和集电极电流 I_c 呈正比关系，即

$$g_m = \frac{I_c}{v_T} \quad (3.7.7)$$

式中， $v_T = \frac{kT}{q} = 26\text{mV}$ ，是热电压。因此，可以用特征频率这个参量来提取晶体管 π 模型中的发射结电容 $C_{b'e}$ 。

发射结电容 $C_{b'e}$ 由发射结正偏扩散电容和势垒电容组成，当电流较小时，势垒电容比重较大，因而特征频率随电流增加而增加，但是当电流高到一定程度后，发射结电容中的扩散电容将占主导地位，而扩散电容和直流电流也呈正比关系，故而特征频率随频率增加而趋平。当电流进一步上升时，特征频率出现下降，这是由于电流增益随直流电流增加突降导致的。

另一个重要的小信号参量是输出电容 C_{ob} ，也就是 $C_{b'e}$ 。这个电容是最重要的高频参量之一，因为它几乎直接决定了 CE 组态晶体管小信号放大器的高频功率增益和稳定性，该参量越小，高频功率增益就越高，稳定性就越好。SS9014 给出的输出电容典型值为 2.2pF，最大值为 3.5pF。 $C_{b'e}$ 是集电结的势垒电容，这是一个变容管，随 V_{CB} 电压有较大的变化，测试条件为“ $V_{CB}=10\text{V}$ ， $I_E=0$ ， $f=1\text{MHz}$ ”。

由于 SS9014 是低噪声管，因而它还给出了另一个小信号放大参量，即噪声系数 NF，其典型值为 0.9dB。由于噪声系数随工作点、工作频率和信源内阻变化而变化，因此其测试条件中包括了这些条件，为“ $V_{CE}=5\text{V}$ ， $I_c=0.2\text{mA}$ ， $f=1\text{kHz}$ ， $R_s=2\text{k}\Omega$ ”，从而电

路设计可近似认为在 1kHz 频点下的最佳工作点为 $V_{CE}=5V$, $I_C=0.2mA$, 最佳信源内阻为 $R_s=2k\Omega$ 。

(5) 参量曲线图

晶体管的某些参量随直流工作点的变化而有较大的变化, 因此数据手册中往往还给出一系列的关于这些参量随直流工作点的变化曲线。SS9014 给了 4 张曲线图, 包括晶体管的集电结电流和集电结-发射极电压曲线、直流电流增益曲线、饱和电压曲线、增益带宽积曲线。

(6) 其他

除了特性参量外, 一般数据手册还会给出封装机械的参量和标识方法, 以及一些免责条款等。

3.7.2 直流偏置电路设计

确定 CE 组态的直流工作电流点时, 图 3.7.3 给出了 7 个参考点:

A 点附近适宜于低噪声小信号应用;

B 点附近适宜于低噪声大信号应用;

C 点附近适宜于 A 类高效率大功率放大应用;

D 点附近适宜于 AB 类高效率大功率放大应用;

E 点附近适宜于 B 类高效率大功率放大应用;

F 点附近适宜于 D 类、E 类、F 类高效率大功率放大应用;

G 点 (等效点) 附近适宜于 C 类高效率大功率放大应用。

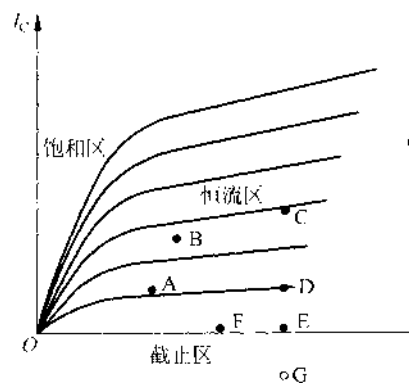


图 3.7.3 直流工作点设置示意图

上述是一般原则性描述, 具体到底取多大的 V_{CE} 晶体管是三端器件, CE 组态有两个直流电压需要进行偏置, 一是 V_{BE} , 二是 V_{CE} , 这两个电压分别用两个电压源进行偏置是不合算的, 因为需要两个电压源, 我们往往只提供一个电压源 (不考虑负电压源), 下面的偏置都是针对 A 类放大且基于一个电压源而言。

(1) 分压偏置方法

分压偏置 (voltage divider bias, VDB) 是应用最为广泛的偏置电路, 如图 3.7.4 所示, 其名称得自基极偏置电路中的电阻分压器。

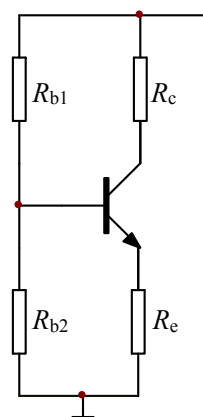


图 3.7.4 分压偏置电路

一个设计良好的分压偏置电路，晶体管基极电流应远小于通过分压电路自身的电流，由于基极电流对于分压电路的作用可以忽略，因此可以将晶体管的影响忽略不计，从而得到基极电压为

$$V_B \approx \frac{R_{b2}}{R_{b1} + R_{b2}} V_{cc} \quad (3.7.12)$$

其后，可如下计算整个电路的偏置电压和电流

$$V_E = V_B - V_{BE} \quad (3.7.13)$$

$$I_E = \frac{V_E}{R_c} \quad (3.7.14)$$

$$I_C \approx I_E \quad (3.7.15)$$

$$V_C = V_{cc} - I_C R_c \quad (3.7.16)$$

$$V_{CE} = V_C - V_E \quad (3.7.17)$$

式中， V_{BE} 一般取 0.7V。设计中要验证确保

$$I_B \ll 0.1 I_{DVB} \quad (3.7.18)$$

式中

$$I_B = \frac{I_c}{\beta_{dc}} \quad (3.7.19)$$

$$I_{DVB} \approx \frac{V_{cc}}{R_{b1} + R_{b2}} \quad (3.7.20)$$

这里的“ \ll ”，评判的标准可以假定以 0.1 为准，即要求

$$I_B \leq 0.1 I_{DVB} \quad (3.7.21)$$

上述是分压偏置电路的分析过程，十分简单明了。根据上述分析，可以给出如下的设计流程：

① 首先根据设计要求（如增益要求、噪声要求等）确定 I_C 。

② 确定 $I_B = \frac{I_c}{\beta_{dc}}$ ，式中知取数据手册中系列值的最小值，如对于 9014C 系列，取

$$\beta_{dc} = h_{FE(\min)} = 200$$

③ 确保 $I_{DVB} \geq 10 I_B$ ，比如取 $I_{DVB} = 40 I_B$ 。

④ 设定基极电压 V_B 。对于高频电路，基极电压应低一些好，以确保 $C_{b'e}$ 较小，低频电路则无妨。

⑤ 确定基极偏置电阻

$$R_{b2} \approx \frac{V_B}{I_{DVB}} \quad (3.7.22)$$

$$R_{b1} \approx \frac{V_{cc} - V_b}{I_{DVB}} \quad (3.7.23)$$

⑥ 确定发射极电阻

$$V_E \approx V_B - 0.7 \quad (3.7.24)$$

$$R_3 \approx \frac{V_E}{I_E} \quad (3.7.25)$$

⑦ 设定 R_C 。对于低频电路， R_C 的确定和电压增益有关；对于高频电路，一般取 $R_C = 0$ ，该位置用电感替代其直流通路。

⑧ 验证 V_{CE} 是否合适：

$$V_{CE} \approx V_{cc} - I_c(R_c + R_e) \quad (3.7.26)$$

如果 V_{CE} 太小或为负值，则应降低上述过程中 V_B 、 R_c 设定值的大小。

(2) 其它偏置方法

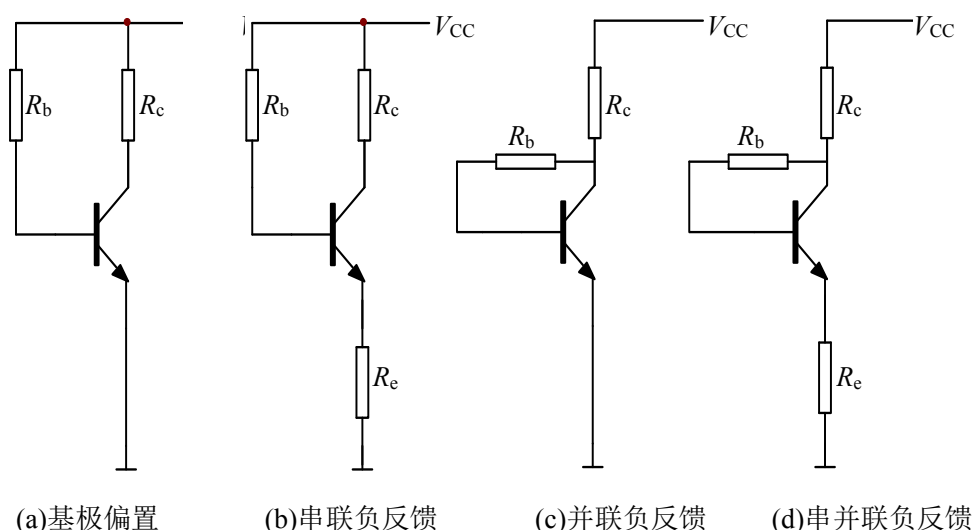


图 3.7.5 其它偏置方法

最简单的偏置方法是基极偏置方法，如图 3.7.5(a)所示，该电路最大的缺点是大批量生产时，电路直流工作点不确定，因为大规模生产采用的晶体管的电流增益在很大范围内变化，而该偏置电路的直流工作点对电流增益知十分敏感。同时，环境温度变化时，电流增益也随之变化，导致直流工作点不确定。

为了稳定直流工作点，可采用负反馈方法，常见的负反馈包括发射极串联负反馈(图 3.7.5(b))，集电极并联负反馈(图 3.7.5(c))和两种反馈都采用的偏置方法(图 3.7.5(d))。有源偏置方法多在集成电路中应用，这里不再描述。

3.7.3 交流电路电容设计

在设定好直流偏置电路后，需要进一步设计交流通路。一般来说，除了直流放大器外，前一级和后一级之间都会采用交流耦合方式，包括电容耦合、变压器耦合、抽头耦合等。下面以图 3.7.4 所示分压偏置电路为基础，在其上添加耦合电容、旁路电容、滤波电容、变压器电路和谐振回路等交流电路基本组件，如图 3.7.6 所示。

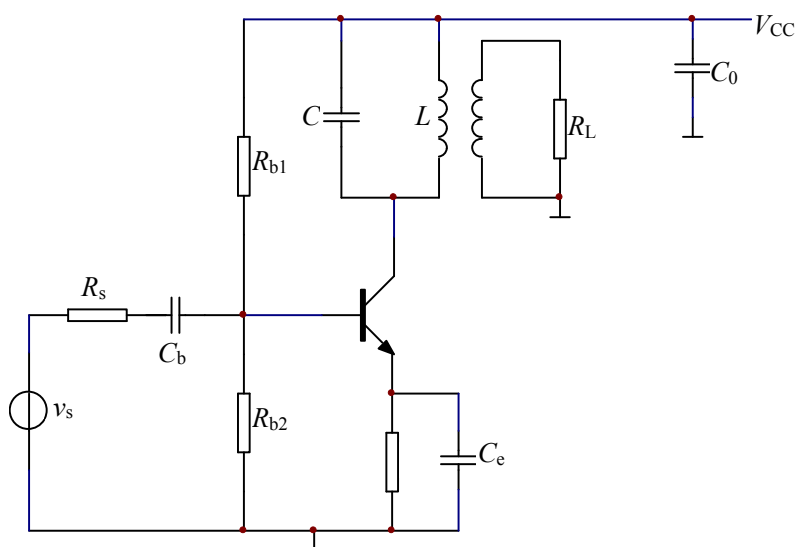


图 3.7.6 小信号调谐放大电路

图中 C_b 为耦合电容，其作用是将信源信号耦合到晶体管放大器输入端，通交流信号而阻断直流；阻断直流的原因是前级输出端直流电压和后级输入端直流电压往往并不相等，直流连接后会改变直流工作点，事实上即使两者直流电压相等也不能随意直连，耦合电容将两级的直流隔断，从而两级的直流偏置电路相互独立，降低设计难度。 C_e 为旁路电容，其作用是将晶体管发射极交流接地，以增大电压增益，将交流信号短路接地而不通直流；阻断直流的原因是保持 R_e 在直流通路中的串联负反馈作用，使得晶体管直流工作点稳定，不随晶体管因置换不同而不同，使得大规模生产成为可能。 C_0 为电源滤波电容，其作用是保持放大电路电源电压的稳定性。

这三个电容的作用既然已知，那么设计时就要把握关键点，那就是让它们起到它们应起的作用。对于耦合电容 C_b ，为了不对交流信号起到阻碍作用，那么其阻抗应远远小于其两端的等效阻抗，因而可取

$$C_b \gg \max\left(\frac{1}{\omega_{0\min} \times \min(R_s, R_{b1}, R_{b2}, r_{in})}, C_{in}\right) \quad (3.7.27)$$

式中, $\omega_{0\min}$ 为工作频带的低端频率; R_s 为信源内阻; R_{in} 为晶体管输入电阻, 其值可取为 $r_{in} \approx r_{bb'} + r_{b'e}$; C_{in} 为晶体管输入电容, 其值可取为 $C_{in} \approx C_{b'c} + (1 + g_m R_0) C_{b'e}$, g_m 为晶体管跨导,

R_0 为晶体管集电极等效负载电阻。很多情况下, 可简单地直接取 $C_e \gg \frac{1}{\omega_{0\min} R_s}$ 即可。

对于旁路电容, 应取其值为

$$C_e \gg \frac{1}{\omega_{0\min} \times \min(R_e, \frac{1}{g_m})} \quad (3.7.28)$$

对于电源滤波电容, 不增加过多成本的情况下可尽量地大, 一般大电容在高频时起不到滤波作用, 因而有时还需并联在高频下起短路作用的小电容。

式(3.7.27)和式(3.7.28)中的“ \gg ”可取百倍, 至少十倍。

图中 LC 谐振回路起到选频滤波作用, 其谐振频率、增益和带宽的详尽数学推导见李国林编写的《射频电路设计》, 这里直接给出其理论分析的最终结果如下:

$$f_0 = \frac{1}{2\pi\sqrt{LR^c}} \quad (3.7.29)$$

$$A_v = A_{v0} \frac{\sqrt{\lambda_2(f_0)}}{\lambda_1(f_0)} \quad (3.7.30)$$

$$BW = BW_0 \frac{\lambda_1(f_0)}{\lambda_2(f_0)} \quad (3.7.31)$$

式中, A_{v0} 和 BW_0 分别为频率较低时放大器的增益和带宽:

$$A_{v0} = g_m R_0 p \eta_T \quad (3.7.32)$$

$$BW_0 = \frac{1}{2\pi R_0 C'} \quad (3.7.33)$$

而 $\lambda_1(f_0)$ 和 $\lambda_2(f_0)$ 则是考虑了输入阻容和输入端 Miller 效应影响后的高频修正因子, 分别为

$$\lambda_1(f_0) = 1 + (2\pi f_0)^2 R_i^2 (C_{b'e} + C_{b'c}) (C_{b'e} + (1 + g_m R_0) C_{b'c}) \quad (3.7.34)$$

$$\lambda_2(f_0) = 1 + (2\pi f_0)^2 R_i^2 (C_{b'e} + C_{b'c})^2 \quad (3.7.35)$$

中心频率和带宽计算式中, C' 为电感两端的等效电容,

$$C' = C_0 + C_{b'c} (1 + \frac{g_m R_i}{\lambda_2(f_0)}) \quad (3.7.36)$$

$$C_0 = C + C_{ce} \quad (3.7.37)$$

式中, C 为外加调谐电容; C_{ce} 为晶体管输出寄生电容, 该电容一是较小, 二是在 CE 组态放大器中可以被输出调谐电感抵偿, 从而对放大器高频特性的影响很小, 故而数据手册一般不给该参量, 估算时一般假设其为零即可; $C_{b'c}$ 为晶体管的跨接电容, 在数据手册中一般用 C_{ob} 参量表示; $C_{b'c}(1+g_m R_i)$ 为跨接电容在输出端的 Miller 效应等效电容, 这里的高频效应修正因子 $\lambda_2(f_0)$ 表明, 输出端 Miller 效应低频时十分显著, 为 $C_{b'c}(1+g_m R_i)$, 但是当工作频率很高时, 输入端几乎被 $C_{b'e}$ 所短路, 从而输出端的 Miller 效应降低, 最大可降低至仅有 $C_{b'c}$ 。

高频效应修正因子表达式中的兄为发射结电容 $C_{b'e}$ 向源端看入的戴维南等效电阻,

$$R_i = r_{b'e} // (r_{bb'} + R_s // R_b) \quad (3.7.38)$$

式中, $R_b = R_{b1} // R_{b2}$ 为信源内阻, 为基极直流偏置电阻, $r_{bb'}$ 为晶体管 π 模型基极体电阻,

$r_{b'e}$ 为发射结交流电阻,

$$r_{b'e} = \beta \frac{1}{g_m} \quad (3.7.39)$$

增益和带宽计算式中, R_0 为电感两端总电阻

$$R_0 = r_{ce} // R_p // R_L' \quad (3.7.40)$$

式中, r_{ce} 为晶体管输出寄生电阻, R_p 为电感损耗等效并联电阻, R_L' 为负载 R_L 经变压器折合到初级线圈后的等效负载电阻

$$R_L' = \frac{R_L}{p^2} \quad (3.7.41)$$

P 为变压器接入系数, 等于次级线圈匝数与初级线圈匝数之比。

增益公式中的 η_T 为 $C_{b'e}$ 向源端看入的戴维南等效电压和实际信源电压之比,

$$\eta_T = \frac{R_b r_{b'e}}{(R_b + R_s)(r_{b'e} + r_{bb'}) + R_b R_s} \quad (3.7.42)$$

在大多数情况下, 估算中取 $\eta_T=1$ 是适当的, 因为 R_b 、 $r_{b'e}$ 较 R_s 和 $r_{bb'}$ 大很多是一般情况。

在设计过程中, 查晶体管数据手册, 一般给出的是特定电流下的特征频率 f_T , 故而将

$$C_{b'e} + C_{b'c} = \frac{g_m}{2\pi f_T}$$

代入式(3.7.34)和式(3.7.35), 则两个高频效应修正因子可写为

$$\lambda_1(f_0) = 1 + \frac{f_0^2}{f_T^2} g_m^2 R_i^2 (1 + 2\pi f_T R_0 C_{b'c}) \quad (3.7.43)$$

$$\lambda_2(f_0) = 1 + \frac{f_0^2}{f_T^2} g_m^2 R_i^2 \quad (3.7.44)$$

通过对这两个高频效应修正因子的分析,可知输出调谐晶体管放大器低频和高频的分界点为

$$f_H = \frac{1}{2\pi R_i (C_{b'e} + C_{b'c})} = \frac{f_T}{g_m R_i} \quad (3.7.45)$$

当 $f_0 < f_H$, 可认为放大器是低频的, 此时两个修正因子近似为 1, 故而放大器可以直接视为跨导器驱动 RLC 并联谐振回路, 增益为 A_{v0} , 带宽为 BW_0 , 这正是一般教材给出的通常结论。但是当 $f_0 > f_H$ 后, 晶体管输入端信号被输入阻容及跨接电容的 Miller 效应衰减, 之后才作用到跨导器, 因而电压增益有极为明显的下降, 同时, 带宽有明显的上升,

$$A_v \approx A_{v0} \frac{1}{2\pi f_0 R_i (C_{b'e} + (1 + g_m R_0) C_{b'c})} = A_{v0} \frac{f_H}{f_0} \frac{1}{1 + 2\pi f_T R_0 C_{b'c}} \quad (3.7.46)$$

$$BW \approx BW_0 \frac{C_{b'e} + (1 + g_m R_0) C_{b'c}}{C_{b'e} + C_{b'c}} = BW_0 (1 + 2\pi f_T R_0 C_{b'c}) \quad (3.7.47)$$

可见输入端 Miller 效应对高频增益和带宽有着决定性影响, 表达式中的 $(1 + 2\pi f_T R_0 C_{b'c})$ 代表了输入端 Miller 效应。当 Miller 效应很强时, 高频端增益几乎和跨接电容 $C_{b'c}$ 呈反比关系。

3.7.4 一个设计例子

这里举一个例子说明上述设计过程。假设需要用 9014C 设计一个中心频率为 16MHz、带宽为 1MHz、电压增益为 26dB 的小信号放大器, 其中电源电压为 12V, 信号源内阻为 50Ω, 负载电阻为 1kΩ。采用图 3.7.6 所示电路, 其中变压器的变压比为 2:1。9014 数据手册中没有给出晶体管 π 模型中体电阻 $r_{bb'}$ 的数值, 估算时采用 $r_{bb'} = 50\Omega$ 。电感损耗估算时, 电感 Q 值取 100。

(1) 确定直流电流

首先, 变压器变压比为 2:1, 接入系数则为其倒数, 即

$$p = 0.5$$

故而

$$R'_L = \frac{R_L}{p^2} = \frac{1k\Omega}{0.5^2} = 4k\Omega$$

在 9014 数据手册 Fig1 曲线中，在 $I_B = 20\mu A$ 线上，在 $V_{CE} = 10V-20V$ 一段上，电流变化了 $1.25mA$ ，由此提取出的 r_{ce} 参量大约为

$$r_{ce} = \frac{10V}{1.25mA} = 8k\Omega$$

在尚未确定电感值的前提下，暂取 $L = 1\mu H$ 作为估计，则

$$R_p = Q_0 \omega_0 L = 100 \times 2 \times 3.14 \times 16 \times 10^6 \times 1 \times 10^{-6} = 10(k\Omega)$$

故而

$$R_0 = r_{ce} // R_p // R'_L = 8k\Omega // 10k\Omega // 4k\Omega = 2.1k\Omega$$

因偏置电流和基极偏置电阻尚未设定，为了估算方便起见，假设

$$\eta_T = 1$$

而戴维南等效电阻可近似为

$$R_i = r_{b'e} // (r_{bb'} + R_s // R_b) \approx r_{bb'} + R_s = 50 + 50 = 100(\Omega)$$

数据手册中有对应不同电流下的特征频率 f_T ，同时，由数据手册可查出

$$C_{b'c} = 2.2pF$$

数据手册未给出 C_{ce} ，这里假设 $C_{ce} = 0$ 。由于直流电流不能确定，试取不同的直流电流，按上述公式列表计算如下：

| I_C (设定)/mA | 1 | 2 | 3 | 4 | 9 |
|---------------------------|------|------|------|-------|-------|
| f_T (数据手册 Fig4)/MHz | 110 | 160 | 195 | 220 | 300 |
| g_m (公式(3.7.10))/ms | 39 | 77 | 116 | 155 | 348 |
| A_{v0} (公式(3.7.32))/dB | 32.2 | 38.2 | 41.7 | 44.2 | 51.3 |
| λ_1 (公式(3.7.43)) | 2.33 | 4.38 | 7.05 | 10.37 | 34.52 |
| λ_2 (公式(3.7.44)) | 1.32 | 1.60 | 1.91 | 2.26 | 4.44 |
| C_0 (公式(3.7.29, 36))/pF | 90 | 86 | 83 | 82 | 80 |
| BW_0 (公式(3.7.33))/kHz | 763 | 763 | 763 | 763 | 763 |
| A_v (公式(3.7.30))/dB | 26.0 | 27.4 | 27.6 | 27.5 | 27.0 |
| BW (公式(3.7.31))/MHz | 1.35 | 2.09 | 2.82 | 3.49 | 5.93 |

从上表的计算结果看，当电流取 $1mA$ 时就可以实现 $26dB$ 的增益了，但上述估计过程还有很多损耗因素并未考虑进去，如变压器的耦合损耗等，因而我们留 $1dB$ 的余量，如是，取 $2mA$ 的电流是适当的。我们还发现，即使继续升高电流，虽然低频下的增益可持续增加，但在 $16MHz$ 附近，其电压增益 A_v 几乎不变，带宽不断地在升高。这种现象可以用式(3.7.45)~式(3.7.47)解释，当直流电流超过 $2mA$ 后，工作

频率 $f_0 = 16\text{MHz}$ 接近或超过 f_H (λ_2 接近于 2 或超过 2), 故而电压增益几乎由式(3.7.46)决定, 同时考虑到 Miller 效应十分强烈, 即 $2\pi f_I R_0 C_{b'c}$, 故而

$$A_v \approx A_{v0} \frac{f_H}{f_L} \frac{1}{1+2\pi f_I R_0 C_{b'c}} \approx \frac{p}{2\pi f_0 R_i C_{b'c}}$$

$$= \frac{0.5}{2 \times 3.14 \times 16 \times 10^6 \times 100 \times 2.2 \times 10^{-12}} = 22.6 = 27(\text{dB})$$

电压增益几乎是一个不随电流变化的常量, 但是带宽 $BW \approx BW_0(1+2\pi f_I R_0 C_{b'c})$ 却随着直流电流的增加 (即 f_I 的增加) 而增加。

上述估算也同时说明了高频增益几乎由跨接电容 $C_{b'c}$ 决定, 故而要想获得高的高频增益, 所选择的晶体管必须具有小的 $C_{b'c}$ 和小的 $r_{bb'}$ 。

注: 虽然估算结果是电流增加时, 增益几乎不上升, 但实际调试发现, 电流增加时, 增益有明显的增加, 可能原因有二: ① 体电阻 $r_{bb'}$ 也是直流电流的函数, I_C 增加时, $r_{bb'}$ 减小, 即 R_i 减小, 从而增益会有所提升。由于 9014 数据手册中不提供 $r_{bb'}$ 电阻值, 这里估算时取的是固定值 500。② 所选的 9014 具有较大的 f_T , 从而 16MHz 在低频区, 提高电流对增益有明显的提高作用。

(2) 直流偏置电路设计

根据 3.7.2 节给定的 DVB 电路设计流程, 给出如下的直流偏置电路设计过程。

① 前面已经确定 $I_C = 2\text{mA}$ 。

② 查数据手册, 9014C 的最小 β_{dc} 为 200, 因而可确定

$$I_B = \frac{I_C}{\beta_{dc}} = \frac{2\text{mA}}{200} = 10\mu\text{A}$$

③ 取 $I_{DVB} = 40I_B = 400\mu\text{A} \gg I_B$ 。

④ 设定基极电压 $V_B = 2\text{V}$, 这样 $V_{CB} = 10\text{V}$, 可以确保 $C_{b'c}$ 较小, 查数据手册, 此时的 $C_{b'c}$ 的典型值为 2pF, 而前面的估算过程中也是对 $C_{b'c}$ 取 2pF, 如是设定, 前面的估算过程问题不大。

⑤ 确定基极偏置电阻:

$$R_{b2} \approx \frac{V_B}{I_{DVB}} = \frac{2\text{V}}{400\mu\text{A}} = 5\text{k}\Omega$$

$$R_{b1} \approx \frac{V_{cc} - V_B}{I_{DVB}} = \frac{10\text{V}}{400\mu\text{A}} = 25\text{k}\Omega$$

分别取值为 $R_{b1} = 27\text{k}\Omega$, $R_{b2} = 5.1\text{k}\Omega$, 故而

$$V_B \approx \frac{R_{b2}}{R_{b1} + R_{b2}} V_{cc} = \frac{5.1}{27 + 5.1} \times 12 = 1.9(\text{V})$$

⑥ 确定发射极电阻：从数据手册中查出 $V_{BE(on)}$ 的典型值为 0.63V，故而取其值为

$$V_E \approx V_B - 0.63V = 1.27V$$

$$R_e = \frac{V_E}{I_E} \approx \frac{1.27V}{2mA} = 635\Omega$$

⑦ 这是高频调谐电路，设定 $R_c=0$ ，电感是其直流通路。

⑧ 验证 V_{CE}

$$V_{CE} \approx V_{CC} - I_C(R_C + R_e) = 12 - 1.2 = 10.8(V)$$

V_{CE} 数值正常，直流偏置电路设计结束。

注：电阻取值系列为

1.0 1.1 1.2 1.3 1.5 1.6 1.8 2.0 2.2 2.4 2.7 3.0

3.3 3.6 3.9 4.3 4.7 5.1 5.6 6.2 6.8 7.5 8.2 9.1

(3) 交流设计

首先确定耦合电容 C_b ，检查式(3.7.27)，可知

$$\omega_{omin} \approx 2\pi(f_0 - \frac{BW}{2}) = 2 \times 3.14 \times (16 \times 10^6 - 500 \times 10^3) \approx 100Mrad/s$$

$$R_s=50\Omega, R_{b1}=50k\Omega, R_{b2}=10k\Omega, r_{in} \approx r_{b'e} = \beta \frac{1}{g_m} = \frac{200}{77 \times 10^{-3}} \approx 2.6(k\Omega)$$

$$\text{Min}(R_s, R_{b1}, R_{b2}, r_{in})=50\Omega$$

$$\frac{1}{\omega_{0min} \times \min(R_s, R_{b1}, R_{b2}, r_{in})} = \frac{1}{100 \times 10^6 \times 50} = 200(pF)$$

$$C_{b'e}=70pF$$

$$R_0 \approx 2.1k\Omega$$

$$C_{in} \approx C_{b'e} + (1 + g_m R_0) C_{b'c} = \frac{g_m}{2\pi f_T} + g_m R_0 C_{b'c}$$

$$= \frac{77 \times 10^{-3}}{2 \times 3.14 \times 160 \times 10^6} + 77 \times 10^{-3} \times 2.1 \times 10^3 \times 2.2 \times 10^{-12} = 432(pF)$$

根据以上估算，要求耦合电容

$$C_b \gg \max(200pF, 432pF) = 432pF$$

取 $C_b = 0.1\mu F$ ，为 432pF 的 230 倍，显然可行。

然后确定旁路电容，根据式(3.7.28)，知

$$R_e = 620\Omega$$

$$\frac{1}{g_m} = \frac{1}{77 \times 10^{-3}} \approx 13(\Omega)$$

$$\min(\operatorname{Re}, \frac{1}{g_m}) = 13\Omega$$

$$\frac{1}{\omega_{0\min} \times \min(\operatorname{Re}, \frac{1}{g_m})} = \frac{1}{100 \times 10^6 \times 13} = 770(\text{pF})$$

即要求

$$C_e \gg 770\text{pF}$$

取 $C_e=0.1\text{pF}$ ，为 770pF 的 130 倍，显然可行。

再确定滤波电容 C_0 ，我们用 $10\mu\text{F}$ 的电解电容和 $0.1\mu\text{F}$ 的陶瓷电容并联即可。

从前述估算中看到，如果取 $L=1\mu\text{H}$ ，带宽为 2.09MHz ，为了降低带宽到 1MHz ，取

$$L = \frac{1 \times 10^{-6}}{\frac{2.09 \times 10^3}{1 \times 10^3}} = 0.478(\mu\text{H})$$

如是

$$R_p Q_0 \omega_0 L = 4.8\text{k}\Omega$$

$$R_0 = r_{ce} // R_p // R'_L = 8\text{k}\Omega // 4.8\text{k}\Omega // 4\text{k}\Omega = 1.7\text{k}\Omega$$

$$\lambda_1(f_0) = 1 + \frac{f_0^2}{f_T^2} g_m^2 R_I^2 (1 + 2\pi f_T R_0 C_{bc}) = 3.86$$

$$\lambda_2(f_0) = 1 + \frac{f_0^2}{f_T^2} g_m^2 R_I^2 = 1.60$$

$$C_0 = \frac{1}{\omega_0^2 L} - C_{bc} (1 + \frac{g_m R_I}{\lambda_2(f_0)}) = 194\text{pF}$$

$$\text{BW}_0 = \frac{1}{2\pi R_0 C'} = 448\text{kHz}$$

$$A_{vo} = g_m R_0 = 66.28 = 36.4(\text{dB})$$

$$A_v = A_{vo} \frac{\sqrt{\lambda_2}}{\lambda_1} = 21.68 = 26.7(\text{dB})$$

$$\text{BW} = \text{BW}_0 \frac{\lambda_1}{\lambda_2} = 1.08\text{MHz}$$

估算结果基本满足设计要求。最后带宽不是预想的 1MHz 而是 1.08MHz 的原因在电感低了，电感损耗增加，从而带宽有所增加。

至此，我们设计出了整个电路，具体值为

$$R_{b1} = 27\text{k}\Omega, R_{b2} = 5.1\text{k}\Omega, R_e = 620\Omega$$

$$C_b = 0.1\mu\text{F}, C_e = 0.1\mu\text{F}, C_0 = 10\mu\text{F} // 0.1\mu\text{F}$$

$$C = 194\text{pF}, L = 0.478\mu\text{H}$$

经仿真验证，上述取值的中心频率为 16MHz，带宽为 1.1MHz，增益为 26.7dB，中心频点输出电压和输入电压之间除了 180° 反相外，还有 $38^\circ (\arctan(g_m R_I \frac{f_0}{f_1}) = 38^\circ)$ 的附加相移。仿真结果和估算结果符合，满足设计要求。

上述估算过程假设电感 Q 值为 100，如果电感为自绕粗线电感，其 Q 值会更高，采用上述设计结果在实测中将会得到升高的增益和下降的带宽，此时可适量提高谐振电感和降低谐振电容量，则可获得符合设计要求的结果。