

② 输入信号不变,用频谱分析仪分别测出 V_{LO} 为 100、500mV(rms)时混频器输出(中放后)的频谱,要求记录 span=30MHz 时所有谱线的频率与幅度,分析这些谱线分别属于哪些频率分量?并将两种测试结果相比较。

根据①、②实验结果总结出本振信号幅度对混频器性能影响的几点结论,找出适合本实验的本振信号幅度。

(4) 输入信号幅度对混频器性能的影响如何?通过实验说明。

建议:在 $I_{EQ}=I_{EQ(OPT)}$ 情况下,加本振信号 $V_{LO}=100\text{mV(rms)}$,观察输入正弦波的幅度 V_{RF} 分别为 5、10、20mV(rms)时的混频器输出(中放后)信号的频谱,记录 span=30MHz 时所有谱线的频率与幅度,通过分析、比较进行说明。

(5) 以调幅波混频实验为例验证混频功能只改变载波频率而频谱结构不变。

建议: $I_{EQ}=I_{EQ(OPT)}$,本振信号 $V_{LO}=100\text{mV(rms)}$,输入信号为载频 16.455MHz, $V_{RF}=5\text{mV(rms)}$,受 20kHz 信号调制的 30%标准调幅波,用频谱分析仪观察、比较混频前后的频谱。

3.4.7 实验报告要求

(1) 设计方案论证。包括:电路形式的选取、参数的设计、估算、研究内容的完成情况。

(2) 关于电路调测过程中方案修改的说明,并画出标有最终元件参数的实验电路。

(3) 实验数据及研究内容的整理、分析。

(4) 设计制作过程中遇到的主要问题及解决办法。

3.5. 正交鉴频器设计

3.5.1 实验目的

(1) 加深对相乘器工作原理的认识。

(2) 掌握正交鉴频器的工程设计方法。

(3) 掌握用频率特性测试仪调测移相网络和鉴频特性曲线的方法。

3.5.2 预习要求

(1) 复习有关正交鉴频的原理,模拟相乘器的工作原理及典型电路。

(2) 设计电路图,并计算电路参数,写出设计过程。

(3) 分析影响鉴频器工作特性(S 曲线)的因素。

(4) 了解频率特性测试仪的使用要点。

(5) 了解正交鉴相鉴频器的调试方法及步骤。

3.5.3 设计任务与指标要求

利用实验室提供的元器件设计一个正交鉴频器(含低频放大和滤波)，设计要求如下：

- (1) 90° 移相网络相移可调。
- (2) 乘法器两输入端设置直流平衡调节电路。
- (3) S 曲线零点位于 f_i 上、下峰点基本对称，线性范围大于 100kHz。
- (4) 鉴频器能正确解调以下调频波，且输出波形目测无失真。

调频波中心频率： f_i (具体值由所设计确定的本振频率决定)；幅度：100mV(rms)；
调制信号频率：1KHz；频偏：3KHz。

- (5) 电源电压 $V_{cc} = 12V$ ， $V_{EE} = -8V$ 。

3.5.4 实验室可提供的元器件与测试仪器

(1) 元器件

芯片(IC)：MC1496、LM741

可调电感：10×10 型 50μH 中周，

如图 3.5.1 所示。

(2) 实验仪器设备

双路直流稳压电源	1 台
高频信号发生器	1 台
频率特性测试仪	1 台
示波器	1 台

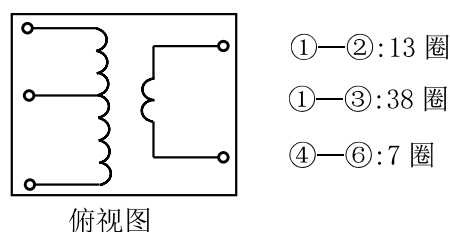


图 3.5.1 50μH 中周简图

3.5.5 正交鉴频器设计要点

根据工作原理，正交鉴频器主要由完成频-相转换功能的线性网络(移相网络)、鉴相器和低通滤波器组成。然后将输出低频信号输出到有源音箱，进行监听。

(1) 线性移相网络

本实验采用如图 3.5.2 所示的最常用的频-相转换网络，使用 MC1496 模拟乘法器芯片作鉴相器，为得到过原点的正弦鉴相特性，以便在 $\Delta\varphi = -\pi/2 \sim \pi/2$ 间使鉴相输出电压与相位差一一对应，要求鉴相器的两个输入信号正交，因此，位于乘法器输入端的移相网络必须完成两个功能，一是频-相转换，即将输入调频波 $v_1(t)$

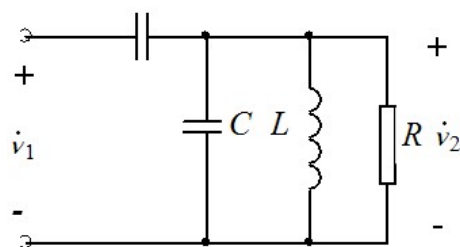


图 3.5.2 延时(移相)电路

转换成调相-调频波 $v_2(t)$ ，使 $v_2(t)$ 对 $v_1(t)$ 的相位差与输入信号 $v_1(t)$ 的频偏成正比；二是在输入调频波 $v_1(t)$ 的中心频率点 ω_I 上，输出信号与输入信号是正交的，也就是说该网络在 $v_1(t)$ 的中心频率点 ω_I 上必须移相 90° 。由于图 3.5.2 网络可等效为由电流源激励的并联谐振回路，由电路分析可得，在谐振点 f_0 附近的一个小范围内，可认为， $|H(j\omega)| \approx$ 常数， $\phi(f) = \frac{\pi}{2} - \arctan 2Q \frac{f-f_0}{f_0}$ ， $\omega_0 = \frac{1}{\sqrt{L(C_1 + C)}}$ 。

由此可见，在回路的谐振频率上相移恰好为 90° 。所以，实验时只需将图 3.5.2 所示的回路调谐在输入调频波的中心频率上即可实现正交。

令图 3.5.2 所示电路的谐振频率与输入调频波的载频相等，为

$$\omega_0 = \frac{1}{\sqrt{L(C_1 + C)}} = \omega_I \quad (3.5.1)$$

根据已知调频波的载频 f_I 及选定的电感 L ，可以计算得到 $C_\Sigma = C_1 + C$ 的值。一般电容 C_1 取 10pF 左右， $C = C_\Sigma - C_1$ 。

并联电阻 R 可根据有载 Q 值和欲解调的调频波的频偏值来估算，而有载 Q 值由线性相移即 $|\Delta\phi| < \frac{\pi}{6}$ 所求出：

$$\Delta\phi = -\arctan 2Q_L \frac{f-f_0}{f} \quad (3.5.2)$$

当 $f_0 = f_I$ ， $|\Delta\phi| < \frac{\pi}{6}$ 时，可得到：

$$Q_L < 0.577 \frac{f_I}{a\Delta f_m} \quad (3.5.3)$$

这里的 Δf_m 是调频波的最大频偏。

由 $Q = R\omega_0(C_1 + C)$ 得

$$R \approx \frac{Q_L}{\omega_I(C_1 + C)} \quad (3.5.4)$$

(2) 鉴相器

① 本实验用 MC1496 模拟乘法器芯片作鉴相器，用双电源供电 +12V 和 -8V，需要外接偏置电路，常取 $I_0/2 \approx I_5 = 1\text{mA}$ ，设计时可按下式确定电阻 R_5 的值：

$$R_5 = \frac{|-V_{EE}| - 0.7}{I_5} - 500 = \frac{(8 - 0.7)}{0.001} - 500 = 6.8(\text{k}\Omega)$$

正常工作时 MC1496 各引脚的直流工作电压大致如表 3.5.1 所示。

表 3.5.1 MC1496 各引脚直流工作电压

引脚	1	2	3	4	5	6	8	10	12	14
电压/V	-2.2	-2.9	-2.9	-2.2	-6.8	8.7	5.9	5.9	8.7	-8

② 由于芯片 1、4 输入端输入阻抗高，移相网络接在 1、4 输入端，为避免偏置对移相网络的有载 Q 值带来大的影响，1、4 脚上偏置电阻不能太小(一般为几 $k\Omega$)。

③ 芯片 2、3 脚之间的反馈电阻可用于调节相乘器增益，这里电阻值不宜太大，否则鉴频输出太小。其值可根据实际情况选取。

(3) 低频放大器和低通滤波

低频放大采用 LM741 接成差分放大器的形式，将 MC1496 的双端输出变成单端输出，然后和 RC 滤波网络相连，如图 3.5.3 所示。为避免乘法器和低频放大器的直流工作点互相影响，建议两者之间采用交流耦合，运放电源采用士 8V，+8V 电压由 LM7808 三端稳压器产生。

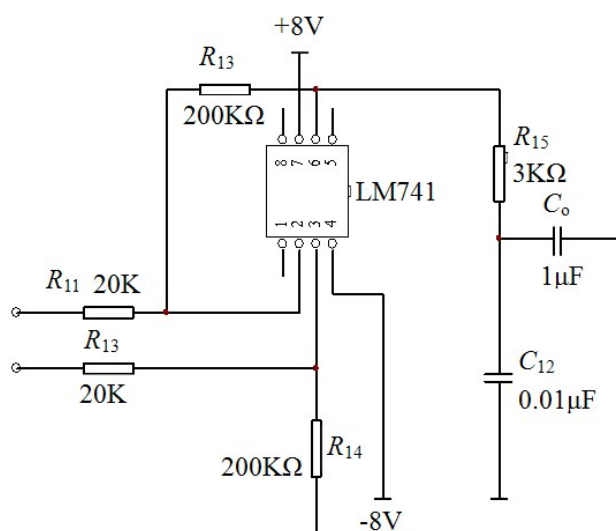


图 3.5.3 差分放大器及低通电路

低通滤波采用简单的一阶 RC 滤波，截止频率为

$$f = \frac{1}{2\pi RC} \quad (3.5.5)$$

根据调频波调制信号的最高频率确定滤波器截止频率，由式(3.5.5)计算 RC 的值， C 的取值要求对高频信号近于短路，对调制信号近于开路。

(4) 电源稳压块的应用

实验室提供的是双路电源，当电路需要两种以上电源电压时，可用稳压器变换电压。如本实验 MC1496 的电源电压为+12V、-8V，LM741 的电源电压为+8V、-8V，即鉴频器需要三种电源电压：+12V、+8V、-8V，故本实验需用三端稳压器 LM7808 将+12V 变换到+8V，其基本应用电路如图 3.5.4 所示。

图中 C_i 的作用是消除输入连线较长时其电感效应引起的自激振荡，减小波纹电压； C_o 的作用是消除电路高频噪声。

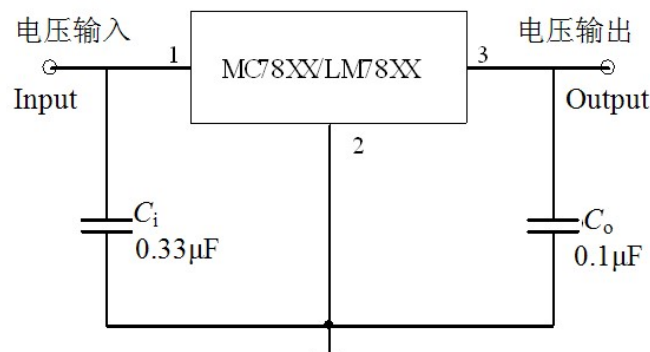


图 3.5.4 LM7808 应用电路

3.5.6 实验与研究

(1) 调测并验证所设计的鉴频器满足预定的指标要求。

提示：调相乘器两个输入端直流平衡；调移相网络相移 90° ；扫频仪射频输出信号不宜过大，一般要经 30dB 衰减。

(2) 用实验证明移相网络的 Q 值对鉴频特性曲线有很大影响。

提示：可在移相网络的两端并上 $10k\Omega$ 电阻，降低移相网络的 Q 值。分别测出并电阻前后的鉴频特性曲线的零点频率、线性范围及鉴频灵敏度并进行比较。

(3) 用实验验证倘若移相网络在中频频率处相移不为 90° ，则会影响鉴频器对调频波的解调性能（包括最大不失真频偏范围、解调输出信号幅度等）。

提示：在移相网络相移不为 90° 时对规定的调频波进行解调，记录输出信号幅度和失真情况；改变调频波的频偏，分别找出相移为 90° 和不为 90° 时，解调输出不失真时对应的输入调频波的最大频偏值。

3.5.7 实验报告要求

(1) 设计方案论证。包括：电路形式的选取、参数的设计、估算、研究内容的完成情况。

(2) 关于电路调测过程中方案修改的说明，并画出标有最终元件参数的实验电路。

- (3) 实验数据及研究内容的整理、分析。
- (4) 设计制作过程中遇到的主要问题及解决办法。

3.6 通信电路模块设计实验支撑平台简介与联机注意事项

通信电路模块设计实验支撑平台由实验室自制的调频发射台和调频接收机测试架两大部分组成。

3.6.1 发射台

(1) 原理框图

发射台采用抗干扰能力强的调频制式，为整个实验室学生自制的各接收机提供公共的已调信号。载波频率为 16MHz 左右，调制信号可选择模拟信号（正弦、语音或音乐信号），或者数字信号（二进制码），组成框图如图 3.6.1 所示。由图可见，发射机采用晶体调频，确保载频有高的频率稳定性和准确度，为了扩大频偏，并满足设定的 16MHz 左右的发射频率，晶体调频后经 3 倍频器倍频，然后又进行混频，从而获得频偏扩大了 3 倍的 16MHz 调频信号，再经功率放大器放大到一定功率后由天线发射出去。

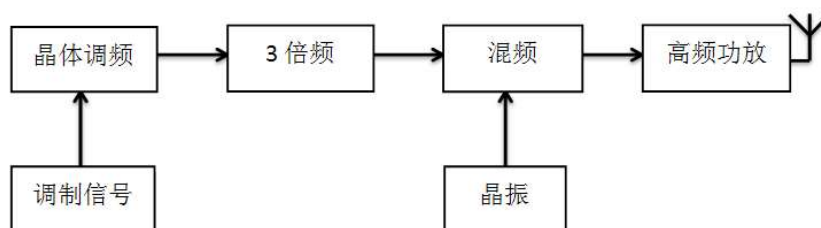


图 3.6.1 调频发射台原理框图

(2) 主要性能指标

- ① 发射频率：16MHz 左右
- ② 发射功率：0.25W
- ③ 频偏：1~5kHz
- ④ 调制信号频率：1~3kHz

3.6.2 调制接收机测试架

测试架包括承载学生实验板的框架及多路电源和用于基带信号处理的辅助资源。调频接收机测试架框如图 3.6.2 所示，其中虚线框中各功能模块是要求学生设计制作的，虚线框外即为辅助资源的组成框图（未包括电源），各模块所需电源可直接从测试架上引出。当发射机传送歌曲或语音信号时，将接收机鉴频后的信号输入有源音箱，可获得

清晰的说话声音或嘹亮的歌声；当传送二进制编码信号时，接收机鉴频后的信号经比较器整形后输入到解码器，由解码器恢复出二进制码，通过指示灯可直接地判断有无误码；而数据信号，则经比较器整形后即可输出，在示波器上可观察到解码后的码结构。

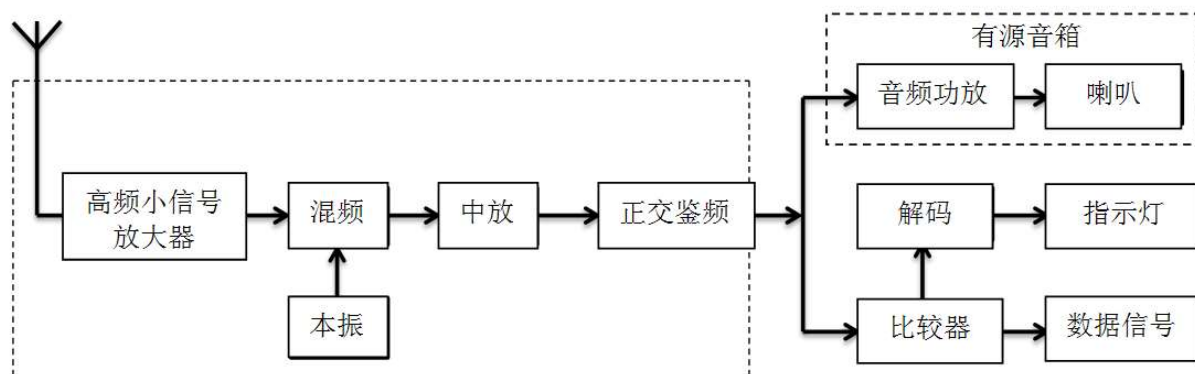


图 3.6.2 调频接收机测试框架图

3.6.3 联机注意事项

(1) 联机前检查同组各模块的工作频率是否匹配，中放与鉴频器的工作频率由本组的本振频率(晶体频率)与接收频率共同决定。

(2) 注意各模块之间的电平配合，如果某模块输出信号过大，则联机时可通过减小耦合电容的值进行衰减。例如，当混频器采用基极输入、基极注入方式时，只需较小的本振信号功率，此时本振模块与混频管基极之间选用几 PF~几十 pF 的小电容耦合即可。

(3) 合理布局、布线，加强电源滤波，级间去耦，防止自激。各模块之间的连线以及与测试架的连线都尽可能短，最好采用双绞线互联，一根接地（就近接地），一根接信号。联机过程中，中放模块较易产生自激，消除自激可在基极上或发射极上串一个几十欧姆小电阻或在集电极回路并几千欧姆电阻。当然，这些措施都会使增益减小。

(4) 由于单个模块测试时是以纯阻为负载的，而各模块的输入、输出阻抗并非纯阻，互联时会对调谐回路产生影响，因此各谐振回路需要微调。

3.7 单元电路设计中的一些问题

本节讨论单元电路设计中的一些问题，包括如何理解和应用晶体管数据手册中的参数，如何设计直流偏置电路，交流电路中的耦合电容、旁路电容和滤波电容如何选取等问题。

3.7.1 理解和应用晶体管数据手册中的参数

使用晶体管设计放大器、振荡器、混频器等单元电路时，应首先查阅晶体管的数据手册 (datasheet)，看该晶体管是否符合电路设计需求。如果满足设计需求，则可采用该型号的晶体管；如果不符合，则需另做选择。

半导体器件数据手册列出的是该半导体器件的一些重要参数以及工作特性，同时也能从中得知诸如封装样式、引脚、测试流程及典型应用等基本信息。半导体制造商通常会在数据手册中或者在他们的网站上提供这些信息，也可通过因特网上由公司提供的产品说明中出现的交叉链接或者可替代器件链接来访问相关器件数据。

制造商提供的数据手册中的很多信息对电路设计者却有很大的帮助。这里以低噪声的 9014 NPN 双极型晶体管数据手册（图 3.7.1，FAIRCHILD）为例，讨论手册中的相关条目。该数据手册取自互联网，仅用于教学目的，更多的晶体管参数请直接浏览相关的公司网站。

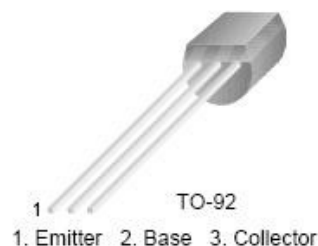
(1) 基本特征描述

器件手册最前面一般都会给出该器件的最基本特征的简单描述，对于 SS9014，给出的基本特征描述为：它是 NPN 外延硅晶体管，可作为小信号电平工作的前置低噪声放大器使用，具有高的功率耗散特性、高的电流增益和良好的线性度，其 PNP 互补管为 SS9015。

SS9014

Pre-Amplifier, Low Level & Low Noise

- High total power dissipation. ($P_T=450\text{mW}$)
- High h_{FE} and good linearity
- Complementary to SS9015



NPN Epitaxial Silicon Transistor

Absolute Maximum Ratings $T_a=25^\circ\text{C}$ unless otherwise noted

Symbol	Parameter	Ratings	Units
V_{CBO}	Collector-Base Voltage	50	V
V_{CEO}	Collector-Emitter Voltage	45	V
V_{EBO}	Emitter-Base Voltage	5	V
I_C	Collector Current	100	mA
P_C	Collector Power Dissipation	450	mW
T_J	Junction Temperature	150	$^\circ\text{C}$
T_{STG}	Storage Temperature	-55 ~ 150	$^\circ\text{C}$

Electrical Characteristics $T_a=25^\circ\text{C}$ unless otherwise noted

Symbol	Parameter	Test Condition	Min.	Typ.	Max.	Units
BV_{CBO}	Collector-Base Breakdown Voltage	$I_C=100\mu\text{A}$, $I_E=0$	50			V
BV_{CEO}	Collector-Emitter Breakdown Voltage	$I_C=1\text{mA}$, $I_B=0$	45			V
BV_{EBO}	Emitter-Base Breakdown Voltage	$I_E=100\mu\text{A}$, $I_C=0$	5			V
I_{CBO}	Collector Cut-off Current	$V_{CB}=50\text{V}$, $I_E=0$			50	nA
I_{EBO}	Emitter Cut-off Current	$V_{EB}=5\text{V}$, $I_C=0$			50	nA
h_{FE}	DC Current Gain	$V_{CE}=5\text{V}$, $I_C=1\text{mA}$	60	280	1000	
$V_{CE}(\text{sat})$	Collector-Base Saturation Voltage	$I_C=100\text{mA}$, $I_B=5\text{mA}$		0.14	0.3	
$V_{BE}(\text{sat})$	Base-Emitter Saturation Voltage	$I_C=100\text{mA}$, $I_B=5\text{mA}$		0.84	1.0	V
$V_{BE}(\text{on})$	Base-Emitter On Voltage	$V_{CE}=5\text{V}$, $I_C=2\text{mA}$	0.58	0.63	0.7	V
C_{ob}	Output Capacitance	$V_{CB}=10\text{V}$, $I_E=0$ $f=1\text{MHz}$		2.2	3.5	pF
f_T	Current Gain Bandwidth Product	$V_{CE}=5\text{V}$, $I_C=10\text{mA}$	150	270		MHz
NF	Noise Figure	$V_{CE}=5\text{V}$, $I_C=0.2\text{mA}$ $f=1\text{KHz}$, $R_S=2\text{K}\Omega$		0.9	10	dB

h_{FE} Classification

Classification	A	B	C	D
h_{FE}	60 ~ 150	100 ~ 300	200 ~ 600	400 ~ 1000

Typical Characteristics

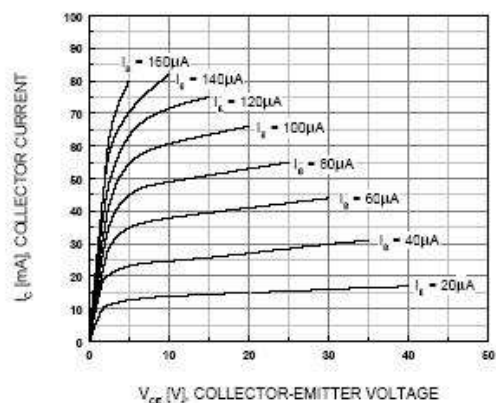


Figure 1. Static Characteristic

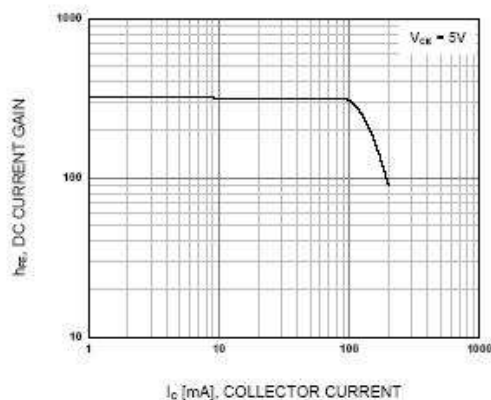


Figure 2. DC current Gain

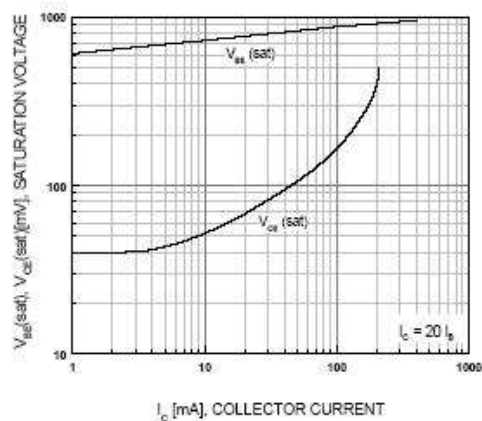
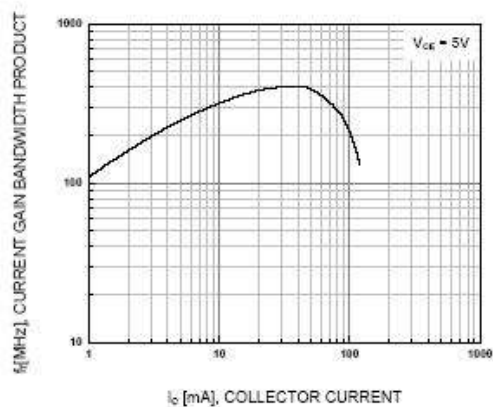
Figure 3. Base-Emitter Saturation Voltage
Collector-Emitter Saturation Voltage

Figure 4. Current Gain Bandwidth Product