

第十三届 蓝桥杯 EDA设计与开发项目 国赛

第二部分 设计试题 (85 分)

试题一 库文件设计 (5 分)

按照图 1 给出的封装设计要求，设计元器件封装，将其命名为 OP-4。设计完成后，导出立创 EDA 封装 json 文件，并将其命名为 OP-4. json。

设计要求：

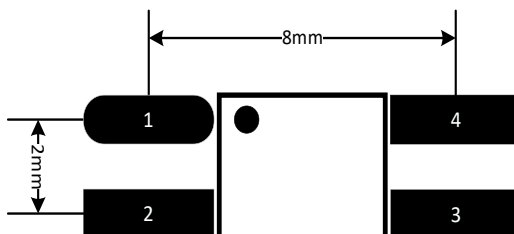


图 1 OP-4 元器件封装设计图

- OP-4 元器件位于顶层。
- 设置 OP-4 引脚 1 为坐标原点。
- OP-4 引脚 1 为长圆形,2、3、4 引脚为矩形。
- 引脚 1-4 焊盘长、宽尺寸：2mm，1mm。

试题二 原理图设计 (10 分)

使用立创 EDA 标准版设计环境打开“资源数据包”中提供的原理图文件 SCH. json。

1、数码管驱动电路设计区域内，使用给定的元器件（锁存器-U6、电容等）和网络标识补充完成数码管驱动电路，实现单片机对数码管的显示控制。

设计要求：

- 在原理图中指定的矩形区域内完成电路设计。
- 设计区域内给定的元器件的位号、名称、网络端口名称、网络标识名称等信息不可修改。
- 不可以使用给定元件外的其他元件。
- 完成设计后，需保存原理图文件，并将原理图添加到工程中。

2、完成试题要求的电路设计后，在原理图设计环境下导出立创 EDA 原理图文件、Free PCB 格式网表文件，分别命名为 SCH.json 和 1.net。

试题三 印制线路板设计（70 分）

1、准备工作

- 按照试题一、二中的要求，设计封装、绘制更新原理图文件。
- 打开“资源数据包”中提供的库提取.json 文件，导入、提取试题相关封装库文件并添加到库中。
- 打开“资源数据包”中的 PCB.json，更新、同步封装和网络连接关系，开始 PCB 的布局、布线设计。

元器件封装表

| 序号 | 位号 | 封装 |
|----|--|-----------------------------------|
| 1 | B1 | BAT-SMD_CR1220-2 |
| 2 | C1,C2 | C1206 |
| 3 | C3,C9,C11,C16, C17, C18, C19,C21,C22,C23,C24,C25, C26 | C_C0805 |
| 4 | C4,C5 | C_C0805 |
| 5 | C6,C10, | C_C0805 |
| 6 | C7,C8 | C1206 |
| 7 | C12,C13 | CAP-D6.3×H5.5 |
| 8 | C14 | C_C0805 |
| 9 | C15 | CAP-D5.0×H5.5 |
| 10 | C20 | C_C0805 |
| 11 | C53,C54 | CAP-SMD_BD6.3-L6.6-W6.6-FD |
| 12 | CN1 | CONN-TH_XH2.54-6P |
| 13 | CN3 | CONN-TH_8P-P2.50-XH2.54-8P |
| 14 | D1 | SMA_L4.3-W2.6-LS5.2-RD |
| 15 | D2,D3 | DO-35_BD2.0-L4.2-P8.20-D0.5-RD |
| 16 | DC1 | DC-IN-TH_DC005 |
| 17 | F1 | R_R1210 |
| 18 | H2 | HDR-F-2.54_2X5 |
| 19 | KEY1 | KEY-SMD_4P-L6.0-W6.0-P3.90-LS10.0 |
| 20 | L1 | IND-SMD_L8.3-W8.3 |
| 21 | LED4 | LED-TH_BD3.0_RED |
| 22 | M1,M2 | CONN-TH_2P-P5.08-WJ500V-5.08-2P |
| 23 | R1 | R_R0805 |
| 24 | R2 | R_R0805 |
| 25 | R3 | R_R0805 |
| 26 | R4 | R_R0805 |

| | | |
|----|---|--|
| 27 | R5,R6,R7,R8,R9,R10,R11, R12,R41 | R_R0805 |
| 28 | R13,R14,R15,R16,R17,R18, R19,R20,R24 | R_R0805 |
| 29 | R21,R22,R26,R27, | R_R0805 |
| 30 | R23,R25,R28,R29,R32,R33, R40,R42 | R_R0805 |
| 31 | R30,R31,R34,R35,R36,R37, R38,R39 | R_R0805 |
| 32 | SEG1, SEG2 | LED-SEG-TH_FJ5461AH |
| 33 | U1 | SOIC-8_L5. 0-W4. 0-P1. 27-LS6. 0-BL-E P2. 0 |
| 34 | U2 | SOP-16-N |
| 35 | U3 | SSOP-24_L8. 3-W5. 6-P0. 65-LS7. 6-BL |
| 36 | U4 | SOIC-8_L5. 0-W4. 0-P1. 27-LS6. 0-BL |
| 37 | U5,U6 | SOIC-20_L13. 0-W7. 6-P1. 27-LS10. 3-B L |
| 38 | U7,U8,U9 | OP-4 |
| 39 | U10 | QFP-LQFP-44 |
| 40 | U11 | OP-4 |
| 41 | U12 | SOP-8_L4. 9-W3. 9-P1. 27-LS6. 0-TL |
| 42 | U13 | OPTO-TH_VS1838B |
| 43 | U18 | SOT-89-3_L4. 5-W2. 5-P1. 50-LS4. 2-BR |
| 44 | USB1 | S_USB-B |
| 45 | X2 | XTAL-DT38 |

备注：表中 **U7, U8, U9, U11 (OP-4)** 需要选手绘制，其余封装均可以通过库提取方式获得，选手不可以自定义或使用其他封装库。

2、 元器件布局

在给定的边框层区域内，完成 PCB 的布局设计，不可以修改边框尺寸、形状、画布原点。

- 数码管 SEG1：坐标位置 (X=34mm, Y=80mm)，旋转角度 0°。
- 数码管 SEG2：坐标位置 (X=85mm, Y=80mm)，旋转角度 0°。
- 电机 M1 接口：坐标位置 (X=114mm, Y=57mm)，旋转角度 90°。
- 电机 M2 接口：坐标位置 (X=114mm, Y=44mm)，旋转角度 90°。

通用要求

合理安排布局，元器件之间应相互平行或者垂直排列，以求整齐、美观，不允许元件重叠；元件排列要紧凑，元件在整个版面上应分布均匀、疏密

一致。

所有元器件均放置在顶层。

3、布线设计

在给定的边框层区域内，完成 PCB 的布线设计，不可以修改边框尺寸、形状、画布原点、安装孔相对位置等。

● PCB 设计要求

布线层数：2

字符层：顶层丝印层，文本线宽 6mil，高 45mil，要求摆放整齐，使用设计环境默认字体。

覆铜层：顶层、底层，GND 网络。

网络布通率：100%

4、DRC 规则

线宽：12mil

间距：10mil

孔外径：24mil

孔内径：12mil

文件提交要求

- 1、 将 OP-4. json、SCH. json、PCB. json 和 1.net 共 4 个文件，打包为压缩文件(zip 或 rar 文件)，压缩文件以准考证号命名，提交文件。

备注：请确保所有导出文件为最终版本。

- 2、 未按照试题要求命名和提交文件的选手将被酌情扣分或记零分。
- 3、 提交不属于试题要求文件的选手将被酌情扣分或记零分。