

第13届蓝桥杯EDA省赛客观试题答案及简析(II卷)

原创 四梯 四梯 2022-08-15 13:32 发表于北京

收录于合集

#蓝桥杯大赛

53个 >



第13届蓝桥杯EDA省赛客观试题答案及简析(II卷)

本期公众号文章对13届蓝桥杯省赛第二批EDA客观试题进行简析。

1.一般情况下，下列哪种封装可设计的引脚数量最多（ D ）。

A. SOT23

B. SOP

C. SOT89

D. BGA

简析：SOT(Small Out-Line Transistor)是贴片型小功率晶体管封装，主要有SOT23、SOT89等，SOT23是常用的三极管封装形式，有3条翼形引脚，分别为集电极、发射极和基极，分别列于元件长边两侧，其中，发射极和基极在同一侧，常见于小功率晶体管、场效应管和带电阻网络的复合晶体管，强度好，但可焊性差；SOT89具有3条短引脚，分布在晶体管的一侧，另外一侧为金属散热片，与基极相连，以增加散热能力，常见于硅功率表面组装晶体管，适用于较高功率的场合。SOP(Small Out-Line Package)是表面贴装型封装之一，也称之为SOL或DFP，引脚从封装两侧引出呈海鸥翼状(L字形)。BGA技术（Ball Grid Array Package），球栅阵列封装技术。该技术的出现便成为CPU、主板南、北桥芯片等高密度、高性能、多引脚封装的最佳选择。

2. 下列哪些情况可能导致从原理图向 PCB 同步时发生错误（ A、 B ）。

A. 原理图中存在两个位号相同的元件

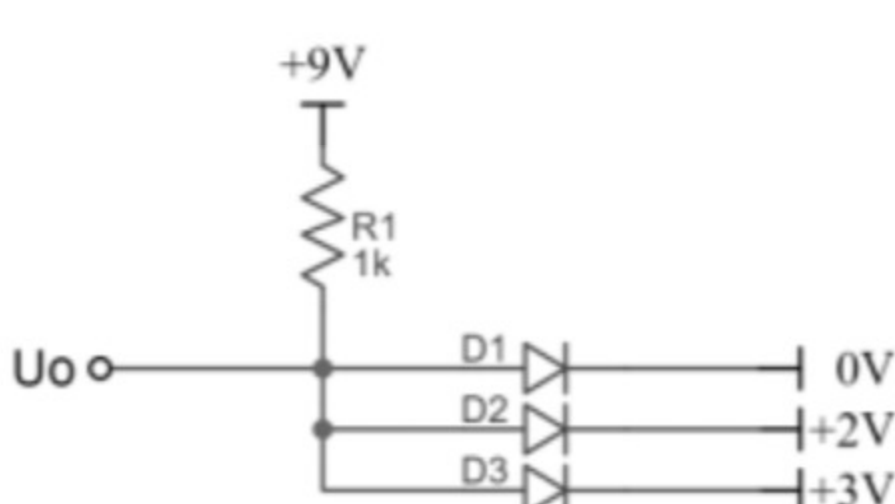
B. 没有指定封装名称或封装在库中不存在

C. 封装中存在两个焊盘编号重复

D. 原理图符号中存在两个名称一样的引脚

简析：原理图中存在两个位号相同的元件,没有指定封装名称或封装在库中不存在会导致原理图向 PCB 同步时发生错误。

3. 以下电路由理想二极管组成，输出电压 Uo 为（ A ）。



A. 0V

B. 2V

C. 3V

D. 9V

简析：因为D1、D2、D3有一个接地，题中说明是理想二极管故没有导通压降，所以选A，U0=0V。

4.一个完整的电子电路设计方案包括（ A、 B、 C、 D ）。

A. 原理图与 PCB 设计

B. PCB 制板

C. 元器件焊接

D. 电路模块、整机调试

简析：完成一个电子电路设计方案的整个过程大致可分为以下几个步骤：(1) 原理图设计；(2) PCB设计；(3) 投板；(4) 元器件焊接；(5) 电路模块、整机调试。

5.下列哪些因素会影响 PCB 的加工生产成本（ A、 B、 C、 D ）

A. 表面处理方式

B. 线宽

C. 孔径大小及数量

D. 板层数

简析：A、B、C、D均会影响PCB。通常面积相同的情况下，PCB层数越多，价格越贵。影响PCB制造的主要参数有最小线宽、最小线间距、最小钻孔等,这些参数若设置过小或工艺能力已经达到PCB工厂的最小极限,那么PCB的成品率将会较低,生产制造的成本会增大。所以在设计PCB的过程中尽量避免挑战工厂的极限,设计合理的线宽和线间距,钻孔等。

6.放大电路的截止频率是指随频率变化，放大倍数下降到（ D ）Am 对应的频率。

A. 1/2

B. 1/3

C. 1/4

D. 0.707

简析：信号频率上升到一定程度，放大倍数数值也将减小，使放大倍数数值等于0.707倍|Am|的频率称为上限截止频率fH；信号频率下降到一定程度，放大倍数数值也将减小，使放大倍数数值等于0.707倍|Am|的频率称为下限截止频率fL。

7.减少线路上串扰的方法包括（ A、 B ）。

A. 3W 原则

B. 相邻层走线正交

C. 去掉绿油，露出铜皮

D. 增加 PP 厚度

简析：串扰（CrossTalk)是指PCB上不同网络之间因较长的平行布线引起的相互干扰，主要是由于平行线间的分布电容和分布电感的作用。为了减少线间串扰，应保证线间距足够大，当线中心间距不少于3倍线宽时，则可保持70%的电场不互相干扰，称为3W规则。相邻层走线正交：避免将不同的信号线在相邻层走成同一方向，以减少不必要的层间串扰；当由于板结构限制（如某些背板）难以避免出现该情况，特别是信号速率较高时，应考虑用地平面隔离各布线层，用地信号线隔离各信号线。

8.打开资源数据包中提供的原理图文件，分析原理图中出现了哪些串行通信方式（ B、 C ）。

A. USB

B. SPI

C. I2C

D. 1-Wire

简析：1-wire 单总线是采用单根信号线，既传输时钟又传输数据，而且数据传输是双向的。

9.打开资源数据包中提供的原理图文件，设计区低通滤波器的截止频率约为（ B ）Hz。

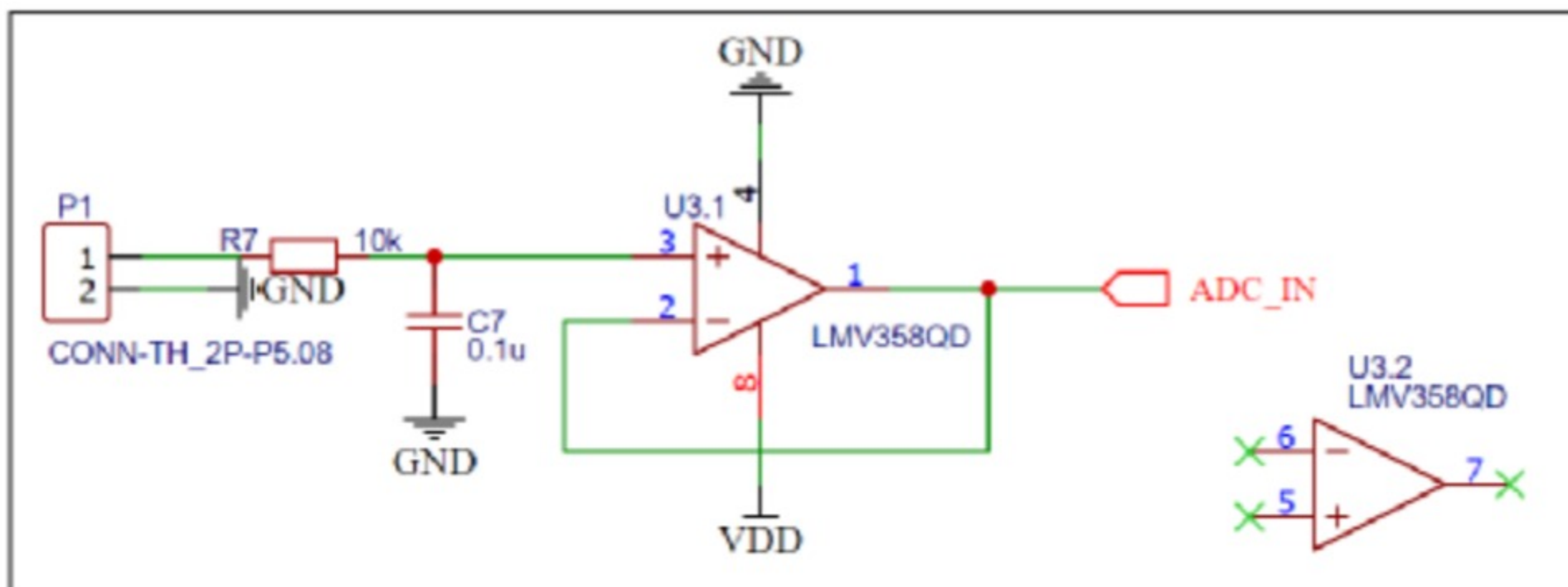
A. 42

B. 159

C. 200

D. 1000

简析：



$$f = \frac{1}{2\pi RC}$$
 将10k和0.1uF代入即可。

10. PCB 设计完成后，通常需要输出的生产文件包括（ A、 B、 C ）。

A. 物料清单（BOM）

B. 坐标文件(Pick and Place)

C. Gerber 文件

D. 封装库

简析：PCB 设计完成后，通常需要输出的生产文件包括物料清单（BOM）、坐标文件(Pick and Place)、Gerber 文件。