Logica e Reti Logiche

Anno Accademico: 2022-2023

Secondo Test Intermedio

Docente: Francesco Pasquale

16 giugno 2023

Compito B

Ogni esercizio vale 6 punti. La sufficienza si raggiunge con 18 punti.

Esercizio 1. Scrivere la mappa di Karnaugh della seguente tabella di verità e disegnare il circuito corrispondente

Esercizio 2. Implementare la funzione seguente usando soltanto un MULTIPLEXER 2:1 una porta XOR e una porta NOT

$$y = abc + \overline{a}b\overline{c} + a\overline{b}\overline{c} + \overline{a}\overline{b}c$$

Esercizio 3. Usando solo porte AND, OR, e NOT progettare un circuito con tre input x_1, x_2, x_3 e due output y_1, y_2 che implementi il seguente algoritmo:

$$\begin{array}{l} \textbf{if} \ x_1=x_2 \ \textbf{then} \\ y_1=x_3 \\ y_2=x_1 \\ \textbf{else} \\ y_1=\overline{x_3} \\ y_2=x_1 \lor x_2 \end{array}$$

Esercizio 4. Progettare una macchina a stati finiti che legga una sequenza di bit e restituisca 1 ogni volta che gli ultimi quattro bit della sequenza sono 0110 e 0 altrimenti: disegnare il diagramma di stato, scrivere la tabella e le equazioni di stato e disegnare lo schema del circuito.

Esercizio 5. Scrivere qual è il numero corrispondente alla sequenza di cifre esadecimali 41CD0000 quando la si interpreta numero frazionario in virgola mobile, secondo lo standard IEEE-754. Motivare adeguatamente la risposta descrivendo brevemente il procedimento seguito.