

Universidad Autónoma de Baja California

Facultad de Ciencias Químicas e Ingeniería



Materia: Organización de Computadoras y Lenguaje Ensamblador
Practica 1 Organización de la memoria
Alumno: Gutiérrez Soto Eduardo Marcelo
Matricula: 1227565
Profesora: Lara Camacho Evangelina

Objetivo

El alumno se familiarizara con la memoria de un sistema computacional.

Equipo

Computadora personal con el software Logisim.

Teoría

Mapa mental sobre.

1. Memoria RAM estatica
2. Memoria RAM dinamica
3. Memoria cache (L1,L2,L3.....)

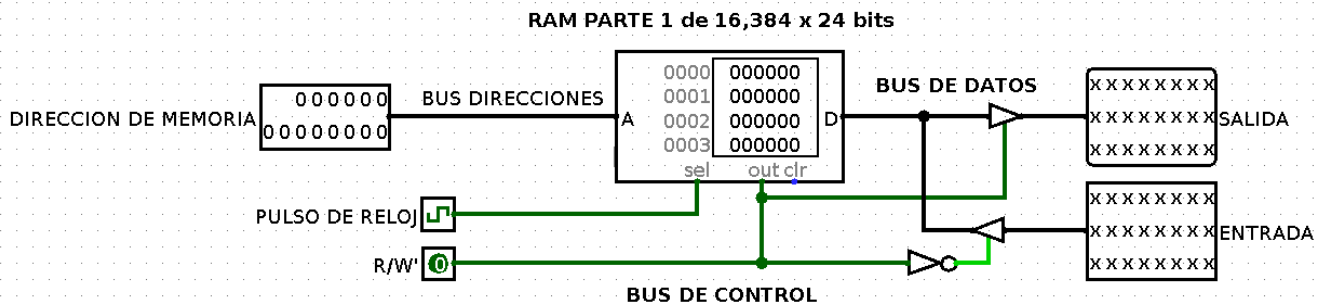
Desarrollo

1. Diseñe y simule una memoria RAM asíncrona de tamaño X (indicado por el instructor). De acuerdo a la información, determine el tamaño del ducto de datos y de direcciones.
En su reporte incluya una impresión de pantalla del circuito donde señale las líneas de control, datos y dirección.
2. Describa paso a paso en el reporte el procedimiento de escritura y lectura de un dato de la memoria del paso 1.
3. Considerar la existencia de solo memorias RAM de tamaño Y (indicado por el instructor), diseñe y simule su propuesta de solución que permita tener funcionalmente una sección de memoria de tamaño X.
4. Diseñe e implemente en una placa de prueba una memoria de 4 x 4 bits basada en flip-flops tipo D. tome como base el diagrama de la fig. 1.

Desarrollo

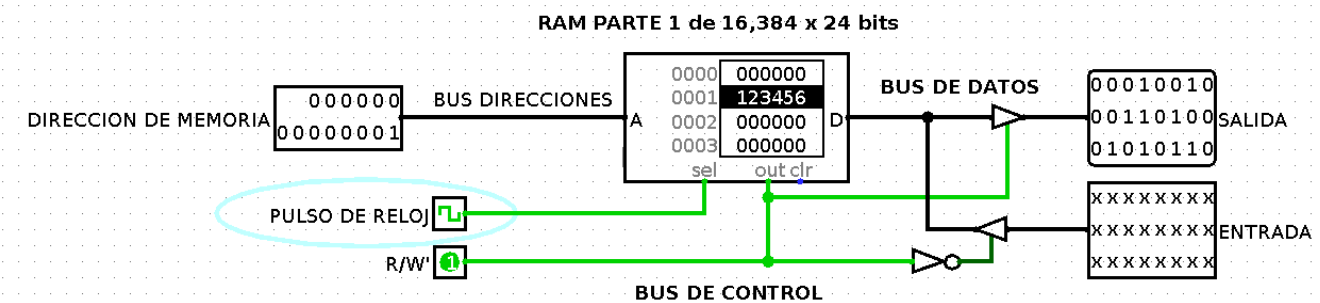
BUS DIRECCIONES = 14bits

BUS DATOS = 24 bits



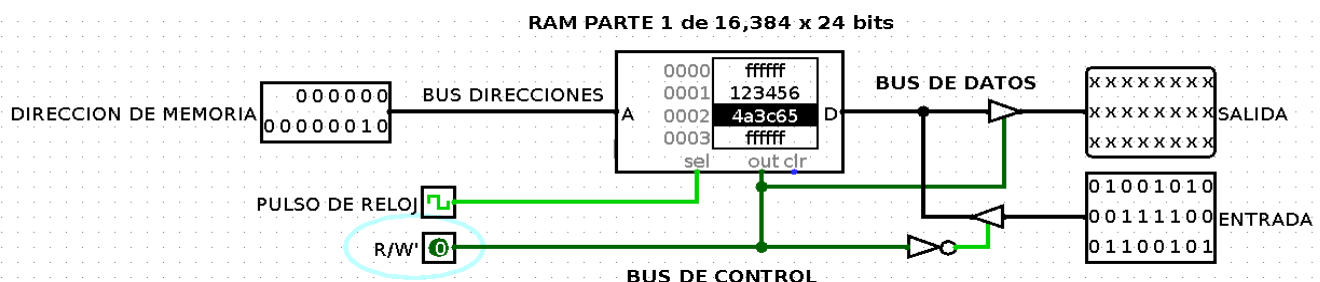
Procedimiento de lectura de un dato

1. Mandamos la localidad de memoria que vamos a leer por el bus de direcciones.
2. Vemos el dato de la localidad de memoria a leer por medio de la memoria RAM.
3. Activamos con 1 el modo de lectura de la memoria por el bus de control.
4. Mandamos un pulso de reloj a la memoria RAM.
5. El dato fluye por el Bus de datos y lo veremos desplegado en la sección de salida.



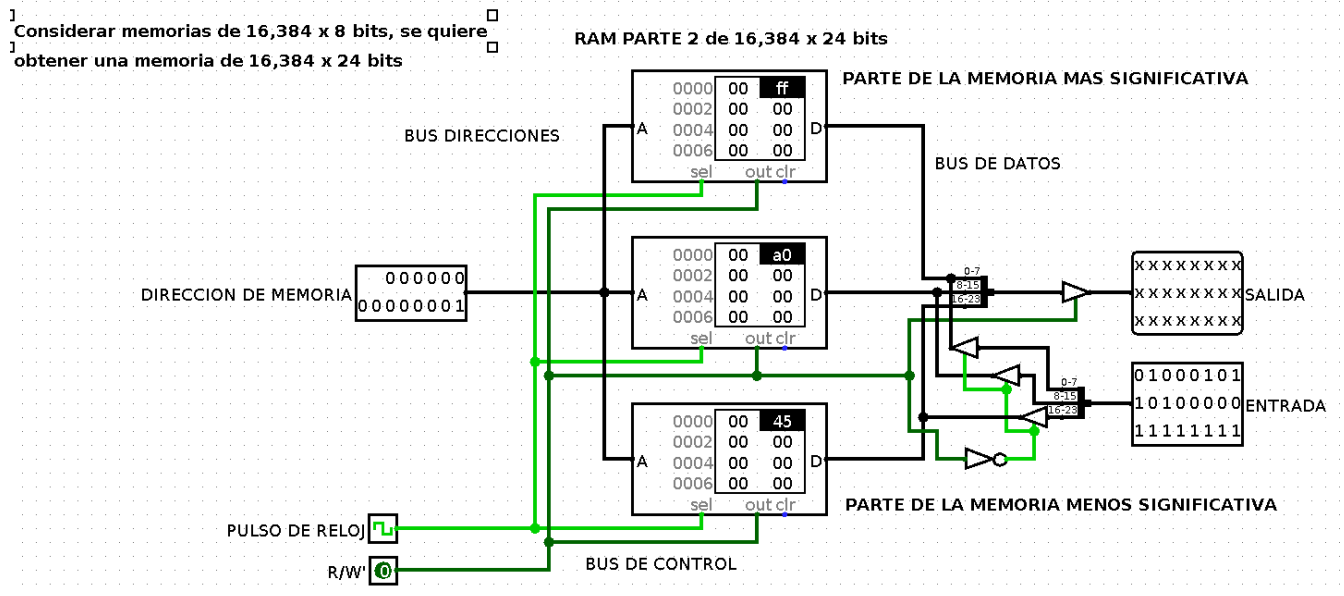
Procedimiento de escritura de un dato

1. Mandamos la localidad de memoria a la que vamos a escribir el dato por el bus de direcciones.
2. Escribimos el dato que vamos a escribir en la memoria RAM por la sección de entrada por el bus de datos.
3. Activamos con un 0 el modo de escritura por el bus de control.
4. Mandamos un pulso de reloj para escribir el dato en la Memoria RAM.

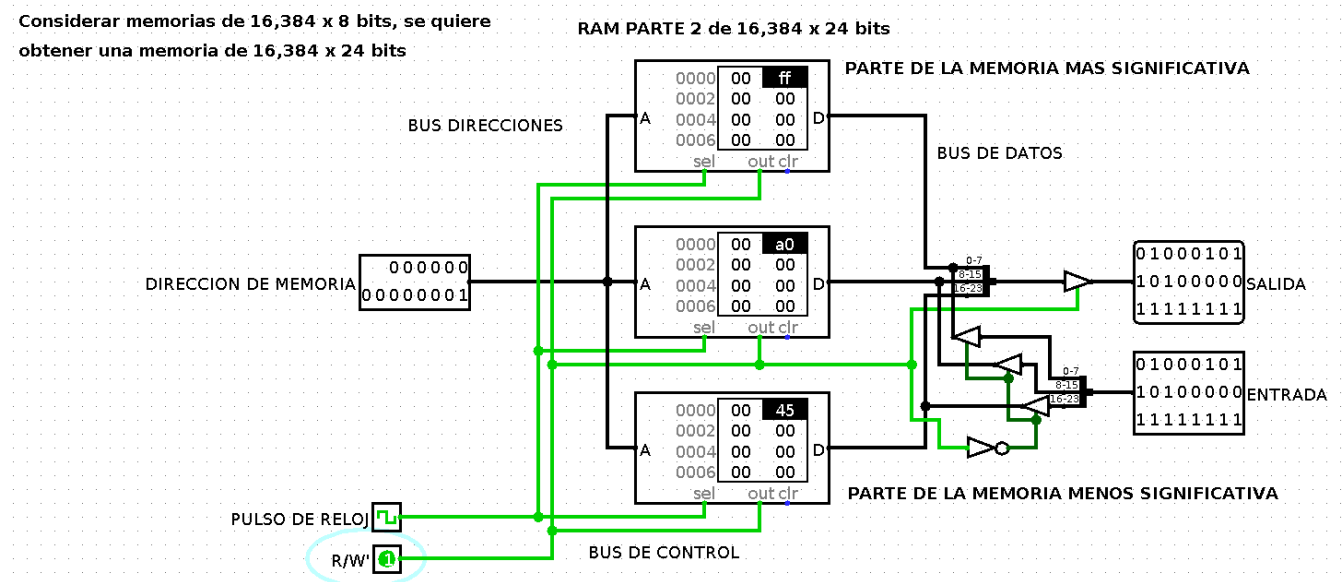


Desarrollo

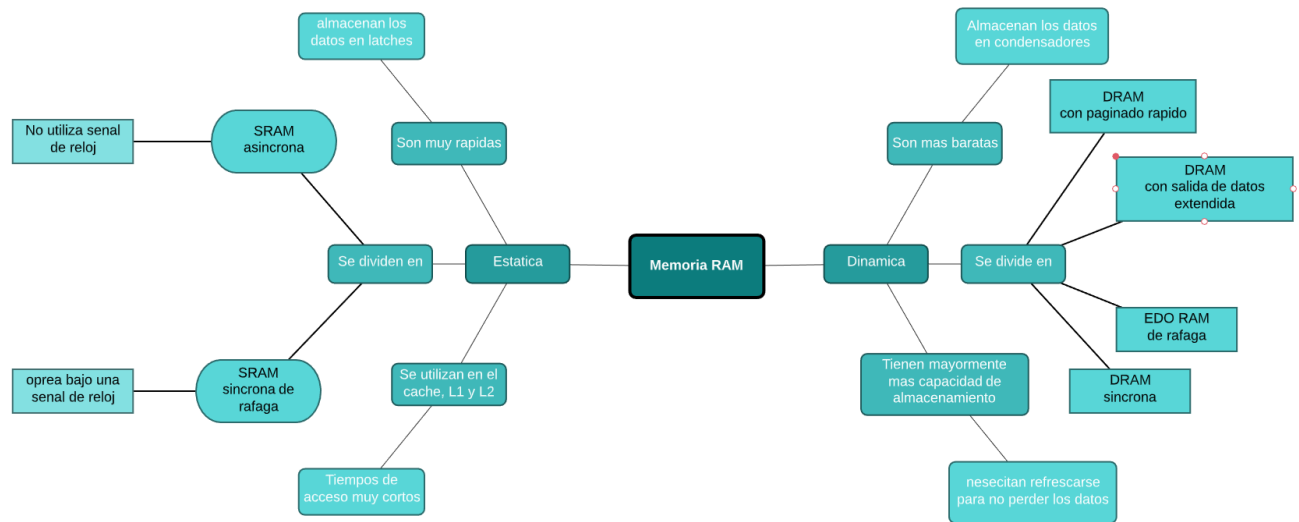
En esta parte hemos puesto la memoria en modo de escritura con el 0 en el bus de control y como podemos observar los datos han sido escritos de manera correcta, teniendo en cuenta que la parte mas significativa es la primer RAM de la parte de arriba y la parte menos significativa es la ultima RAM de la parte de abajo.



En esta parte activamos lo que es el modo de lectura con el 1 en el bus de control y como podemos observar los datos almacenados en la memoria RAM están correctamente desplegados en la sección de salida por el bus de datos.

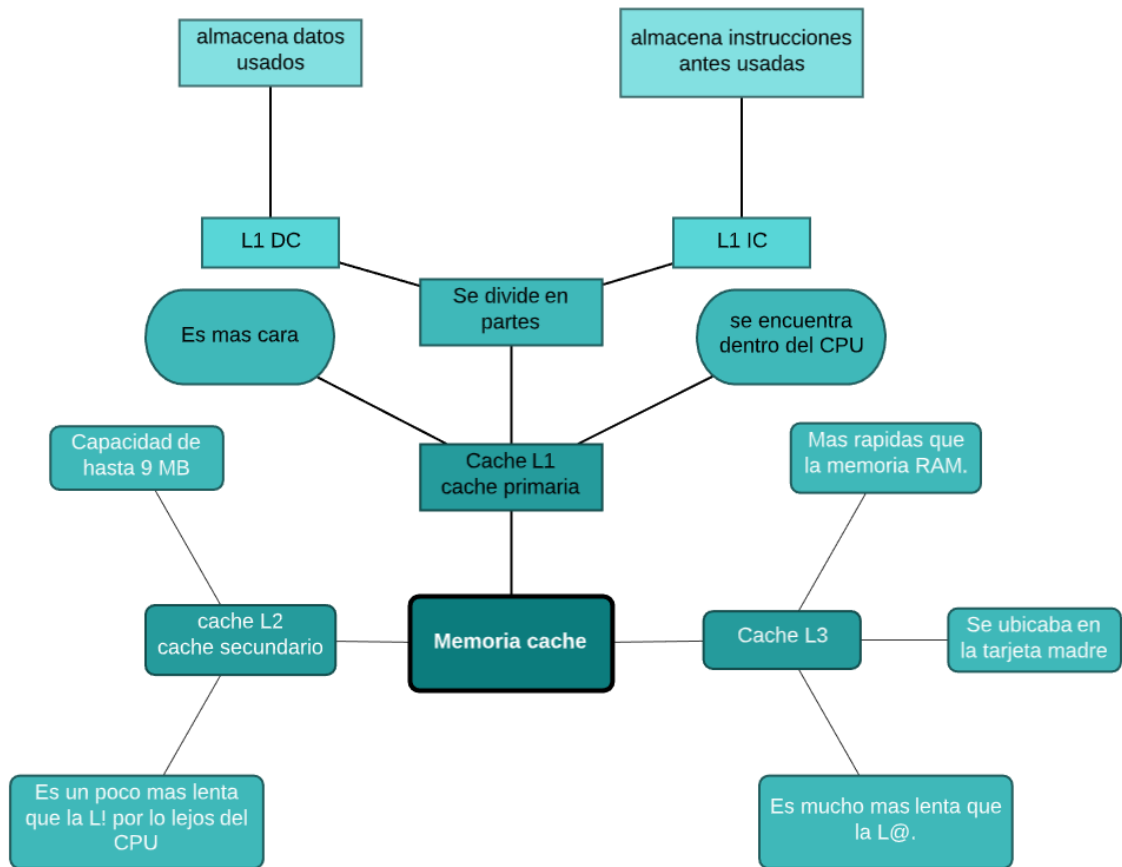


Mapa mental de memoria RAM



Mapa mental de Memoria Cache

Eduardo Marcelo Gutierrez Soto | February 5, 2020



Conclusion

Hicimos el desarrollo de dos tipos de memoria RAM, con esta practica logramos entender mas a detalle como es el funcionamiento de ellas y de como poder nosotros diseñar una memoria RAM de una capacidad X sin tanta dificultad, también logramos entender mas a detalle la importancia de los buses ya sea de datos, direcciones y de control a la hora de manipular los datos en la memoria.

Dificultades

No obtuve alguna dificultad al momento de implementar las memorias que se nos solicitaron ya que la herramienta cuenta con la gran mayoría de los elementos a utilizar, solo hay que saber implementarlos.

Bibliografía

Tanenbaum, Andrew S.- Organización de Computadoras. Un Enfoque Estructurado. Cuarta Edición. México, Prentice Hall, 2000
Floyd, T. L., Caño, M. J. G., & de Turisi, E. B. L. (1997). Fundamentos de sistemas digitales (Vol. 7). Prentice Hall.