

Universidad Autónoma de Baja California

Facultad de Ciencias Químicas e Ingeniería



Materia: Organización de Computadoras y Lenguaje Ensamblador
Practica 2: Organización de la sección de entrada y salida
Alumno: Gutiérrez Soto Eduardo Marcelo
Profesora: Lara Camacho Evangelina

Objetivo

El alumno se familiarizara con la organización de la sección de entrada y salida de un sistema computacional.

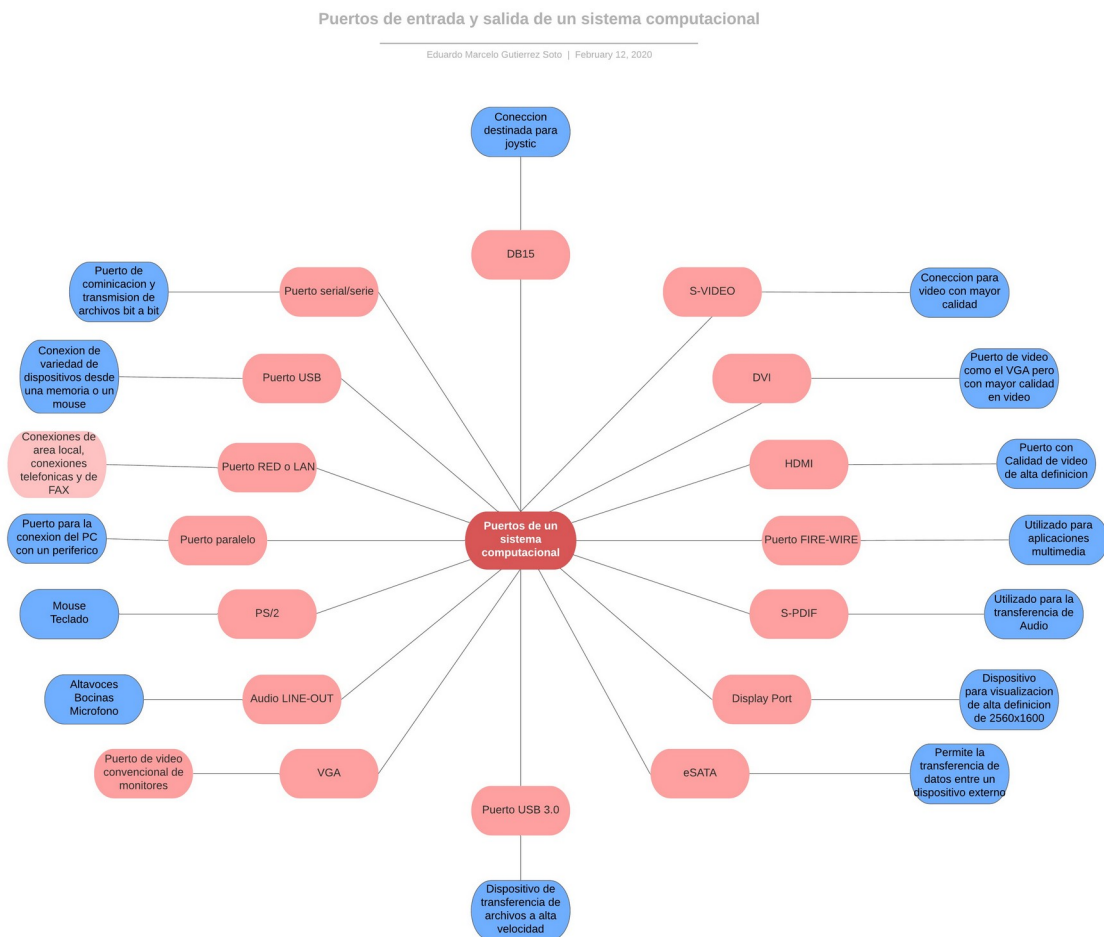
Equipo

Computadora personal con el software Logisim.

Teoría

Mapa mental sobre la organización de los puertos de entrada y salida de un sistema computacional.

Resumen sobre los circuitos integrados 74HC373 y 74HC573



74HC573

Los dispositivos 74HC573 son Latches tipo D transparentes octales diseñados para operación VCC de 2V a 6 V.

Cuando la entrada de habilitación de bloqueo (LE) es alta, las salidas Q siguen las entradas de datos (D). Cuando LE es baja, las salidas Q se bloquean en los niveles lógicos de las entradas D.

Se puede utilizar una entrada de habilitación de salida protegida (OE)' para colocar las ocho salidas en un estado lógico normal (alto o bajo) o en el estado de alta impedancia. En el estado de alta impedancia, las salidas no cargan ni excitan las líneas de bus de forma significativa. El estado de alta impedancia y el accionamiento incrementado proporcionan la capacidad de conducir líneas de bus sin c

omponentes de interfaz o pullup.

OE' no afecta las operaciones internas de los latches. Los datos antiguos se pueden conservar o se pueden introducir nuevos datos mientras las salidas están en el estado de alta impedancia.

Para asegurar el estado de alta impedancia durante el encendido o apagado, OE' debe estar atado a VCC a través de una resistencia pullup.

74HC373

Registro o cerrojo local transparente.

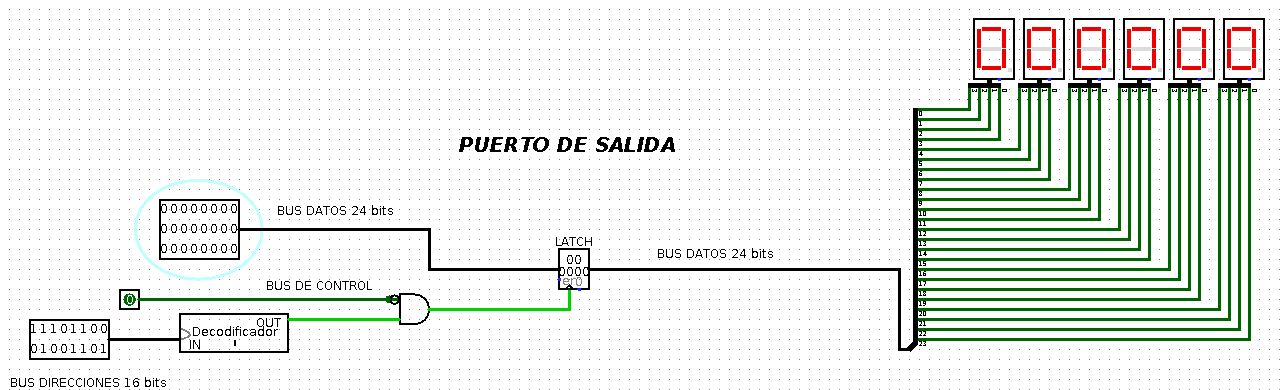
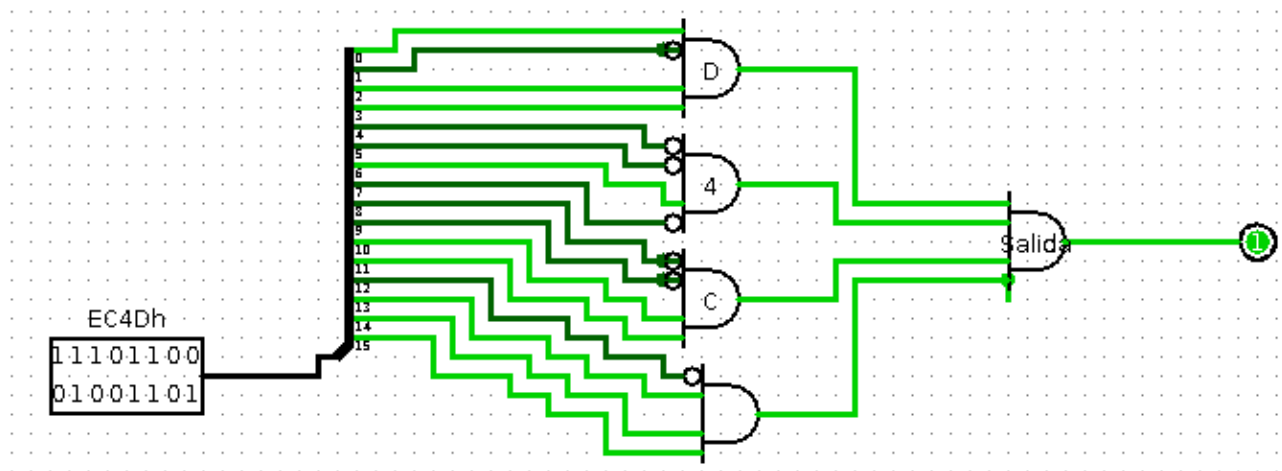
Es un circuito integrado que nos sirve para poder almacenar información ya que es un latch de tres salidas de 3 estados que nos puede servir de una manera muy efectiva a la hora de conectarlo a un bus .

Desarrollo

Sección de entrada y salida de un sistema computacional genérico.

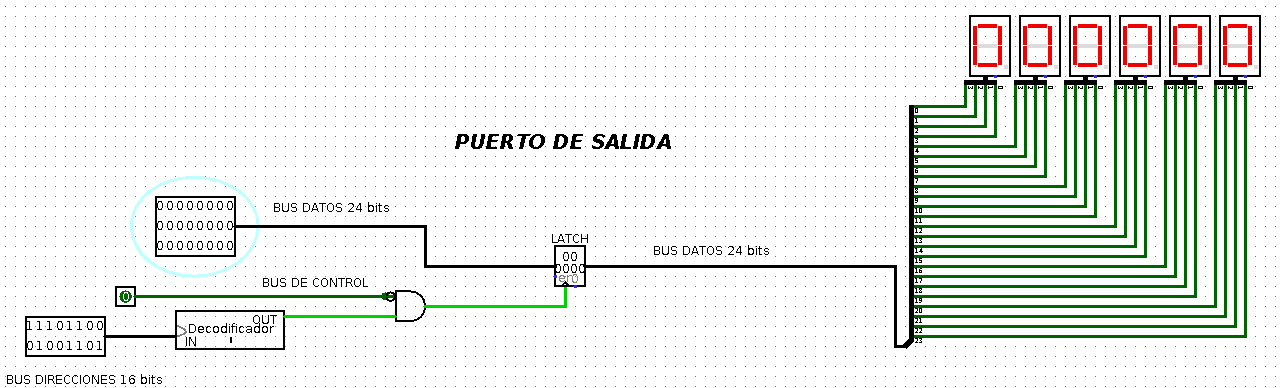
a) Diseñe y simule en Logisim el puerto de salida mostrado en la Fig. 1 el cual es un puerto de **24 bits** que corresponde a la dirección **EC4Dh**. Es necesario diseñar el decodificador de direcciones y quizá hacer ajustes en las líneas de control del dispositivo.

Decodificador

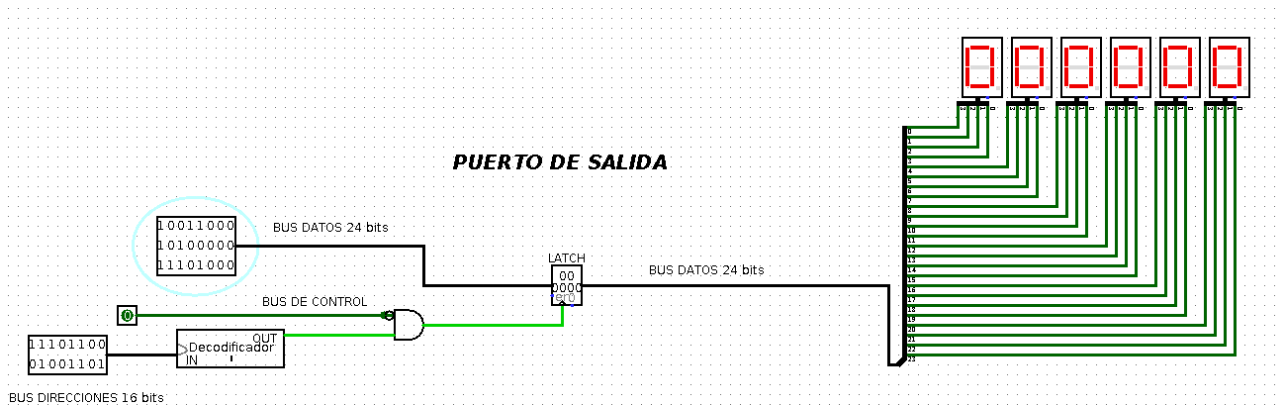


b) Describa paso a paso en el reporte el procedimiento de direccionamiento y escritura por medio de la señal de control (IOWR') del puerto del paso 1.

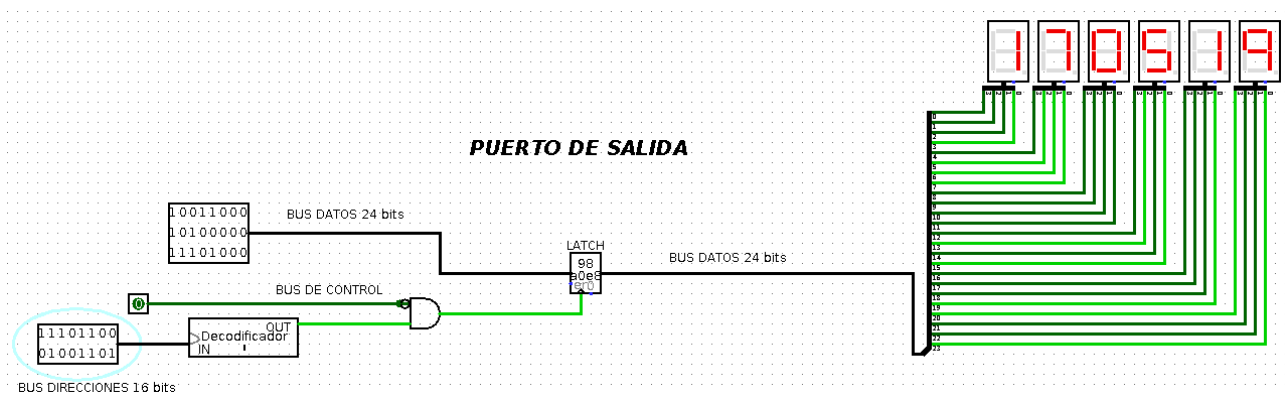
Paso 1: Ingresamos una dirección válida para el decodificador de direcciones.



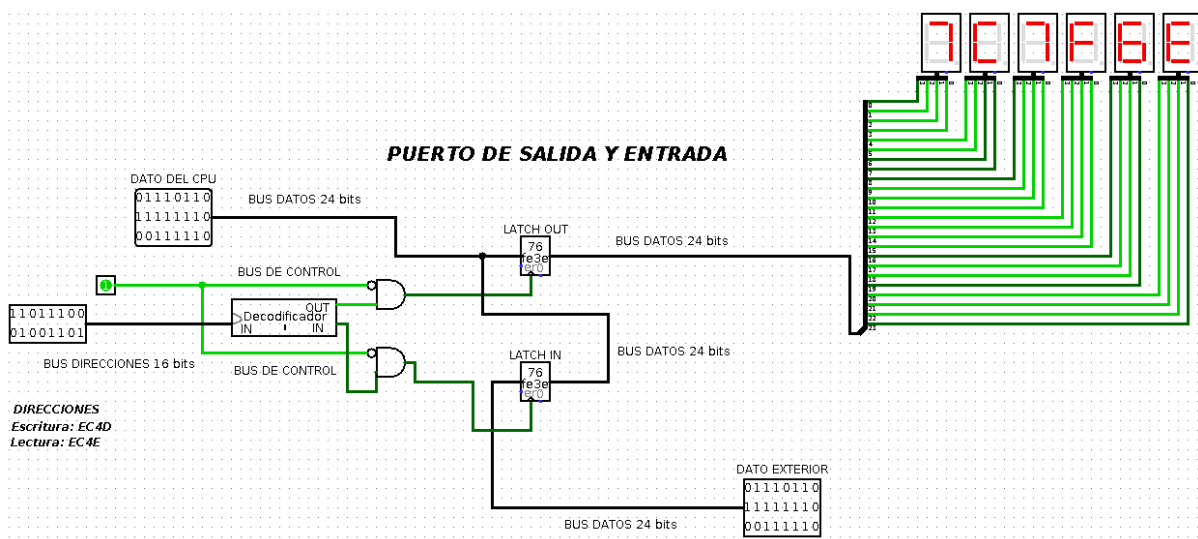
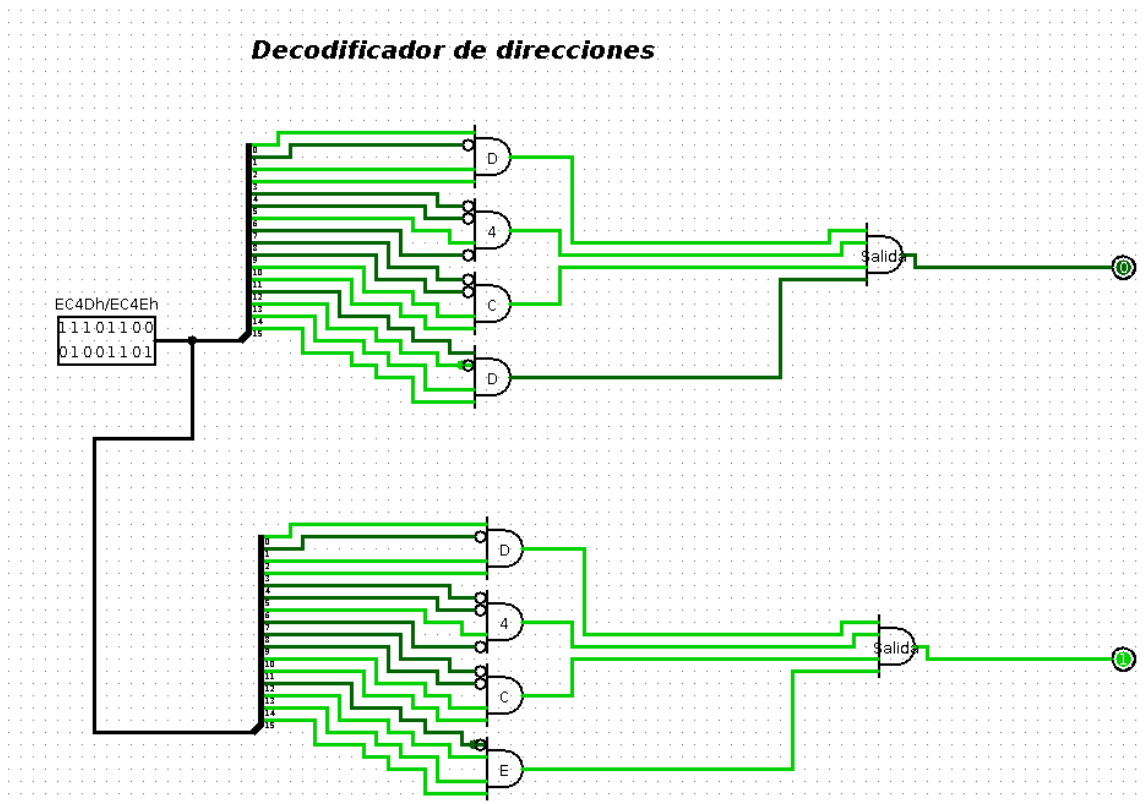
Paso 2: Ingresamos un dato por el bus de datos.



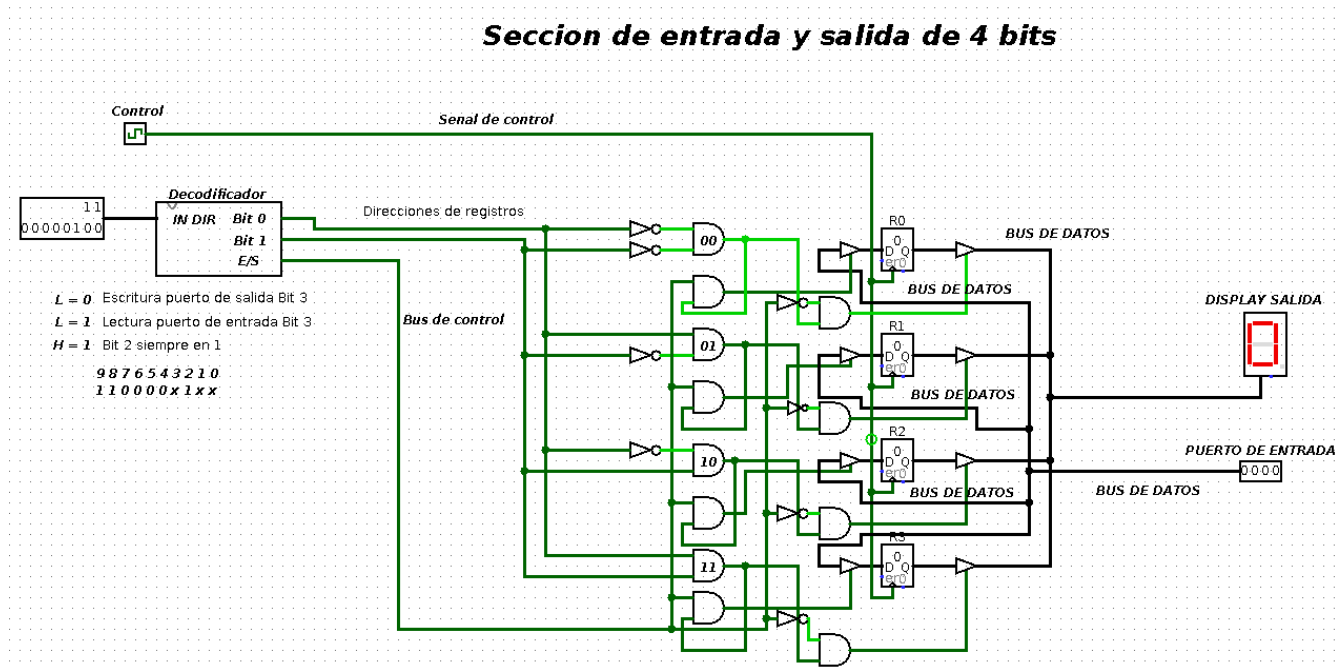
Paso 3: Mandamos la señal de escritura al latch para dejar fluir el dato por el bus de datos hacia la sección de salida.



c) Diseñe y simule un puerto de entrada de **24 bits** que corresponda a la dirección **EC4Eh**, incluya su señal de control (IORD').



Sección de entrada y salida para un procesador didáctico de 4 bits.

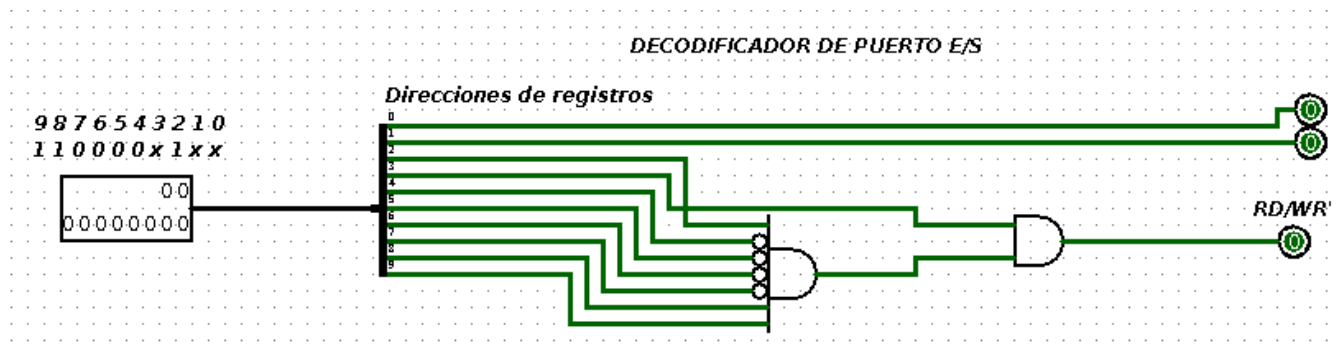


a) Simule en Logisim la sección de entrada y salida para el procesador didáctico de 4 bits descrito anteriormente.

i) Es necesario decodificar la instrucción para determinar que sea una instrucción de E./S. En caso de que no lo sea, la sección E/S no debe operar.

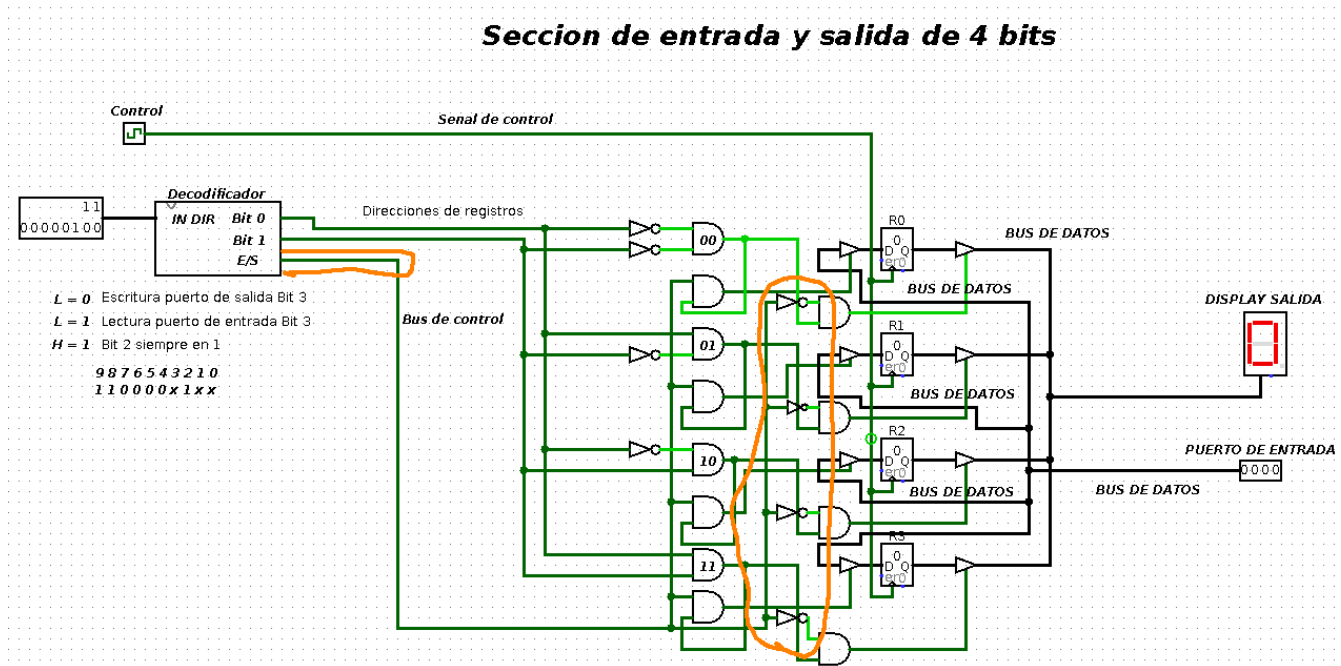
En el decodificador de instrucciones se debe de ingresar el código de operación correctamente ya que si los bits 8 y 9 son modificados la sección de entrada y salida ya no va a operar, también si el bit de H que es el bit 2 es modificado también la sección de Entrada y salida se vera afectada.

Decodificador



ii) Decodificar el bit L para determinar si es una lectura o escritura de puerto.

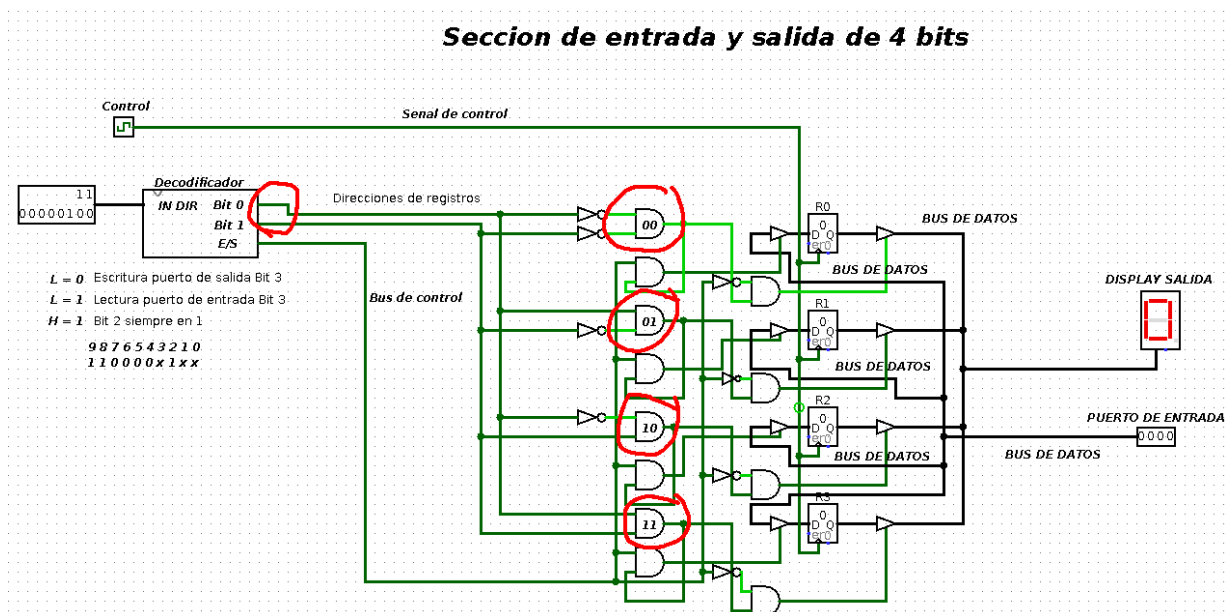
El bit L funciona para lectura y escritura siempre y solo si la dirección de operación es correcta ingresando los bits 9 y 8 en '1' y los bits del 7 al 4 en '0'. L = 1 es lectura del puerto y L = 0 es escritura al puerto de salida.



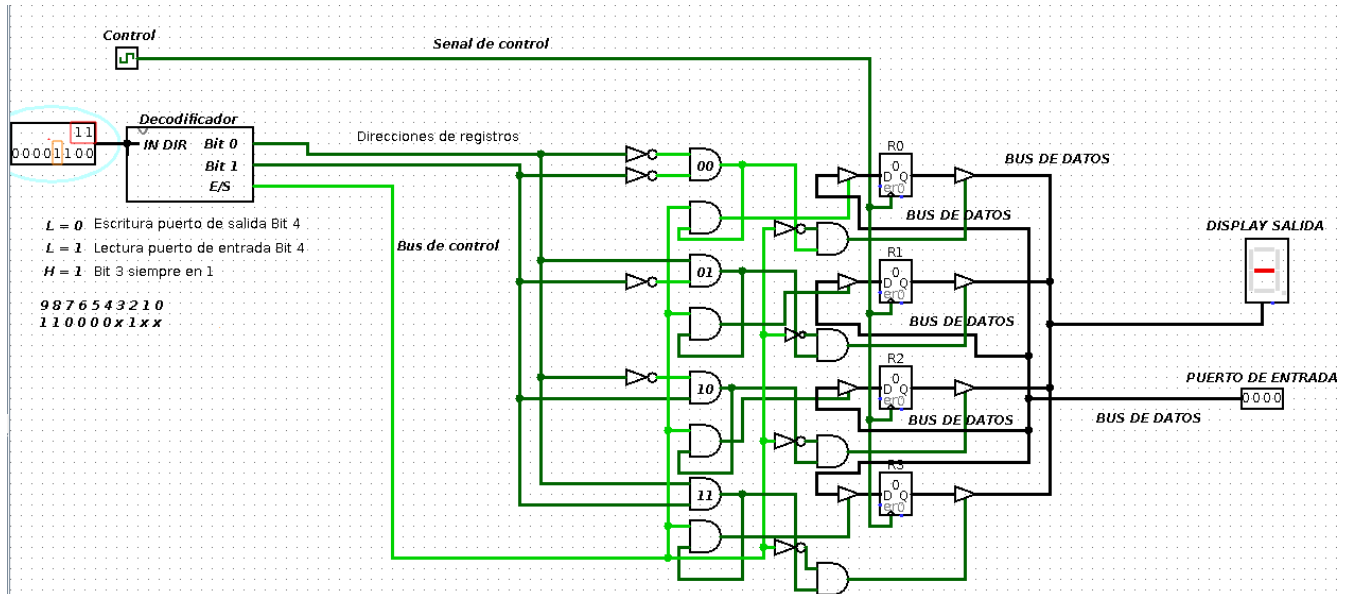
Gracias a los buffers controlados dependiendo la acción que ingresemos ya sea Entrada o Salida, sera la sección que se activara

iii) Decodificar los bits D para determinar con cual registro (R0-R3) se va a estar trabajando.

Los bits 0 y 1 son los bits con los que nosotros seleccionamos cual sera el registro con el que vamos a trabajar.



Paso 1: Ingresamos la Instrucción para que la sección de entrada y salida pueda ser activada en el recuadro rojo vemos la instrucción para que se active la sección de entrada y salida y en el otro recuadro anaranjado vemos el bit que activa ya sea lectura o escritura.



Control

Señal de control

Decodificador

IN DIR Bit 0 Bit 1 E/S

Direcciones de registros

Bus de control

R0 0 0 0 0 0 0 0

R1 0 0 0 0 0 0 0 0

R2 0 0 0 0 0 0 0 0

R3 0 0 0 0 0 0 0 0

BUS DE DATOS

BUS DE DATOS

BUS DE DATOS

BUS DE DATOS

DISPLAY SALIDA

PUERTO DE ENTRADA

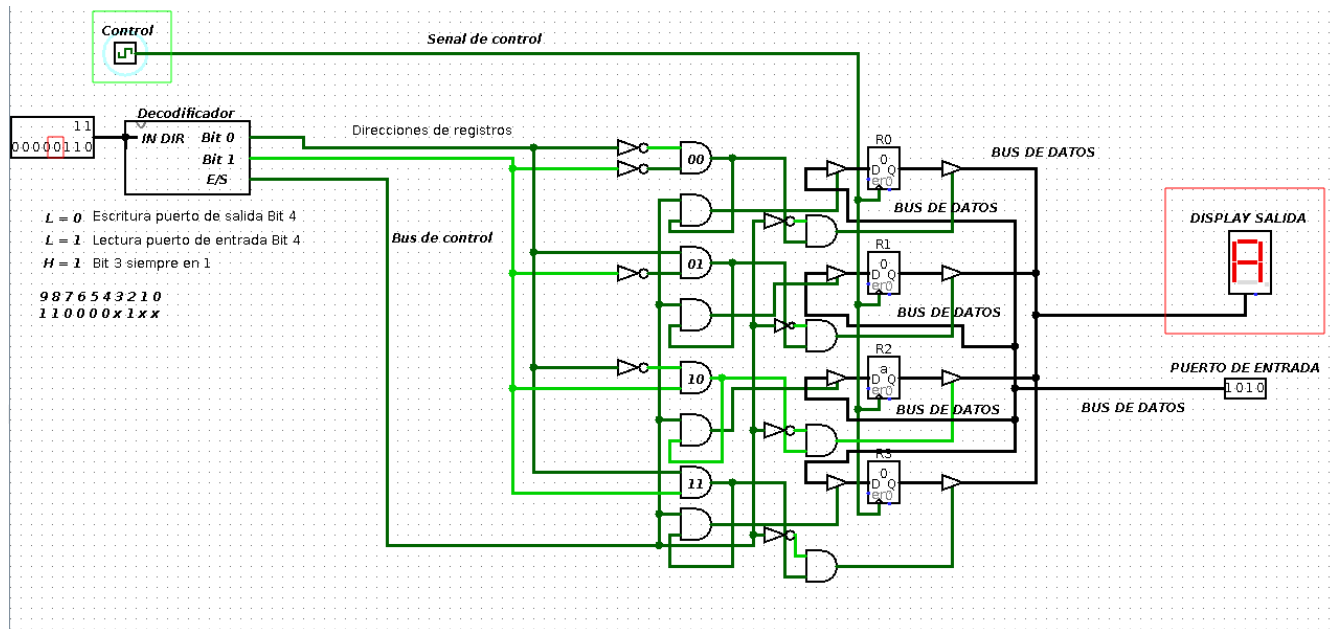
BUS DE DATOS

1 0 1 0

9876543210

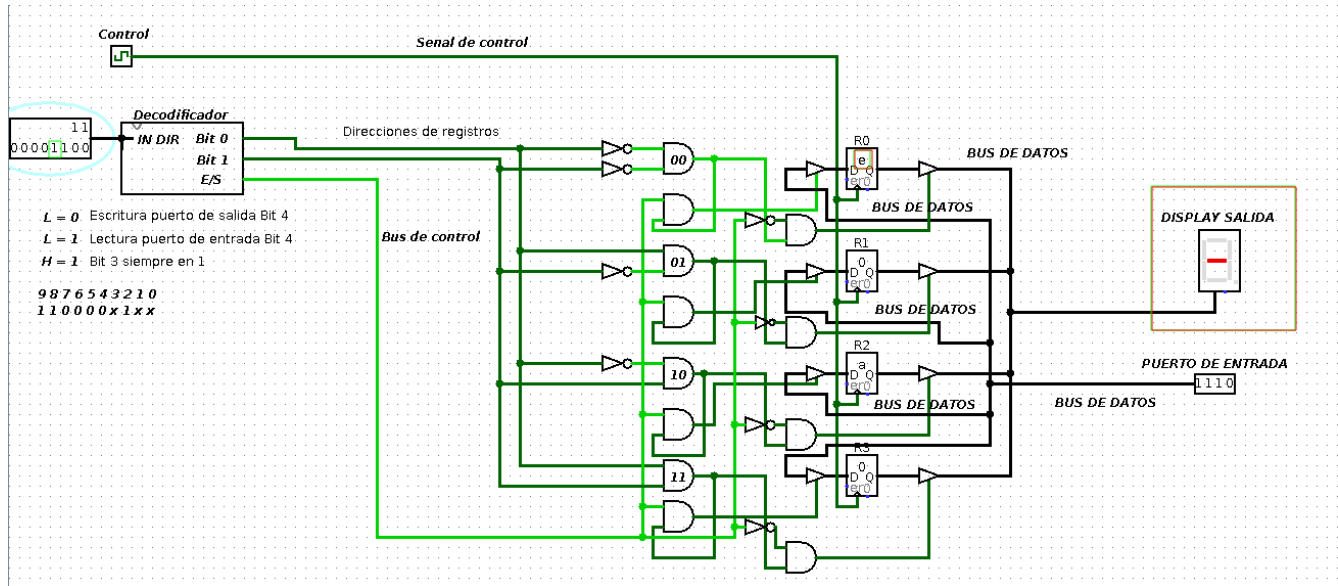
1100000x1xx

Paso 5: Si queremos ver el dato reflejado en la sección de salida tenemos que cambiar el bit de L a 0 para poder desplegar el dato en el puerto de salida y mandar la señal de reloj, en el recuadro de color anaranjado podremos ver el bit que nos activa la sección de salida, en el recuadro verde podremos ver la señal de control y en el recuadro rojo podremos ver el dato desplegado en la sección de salida.

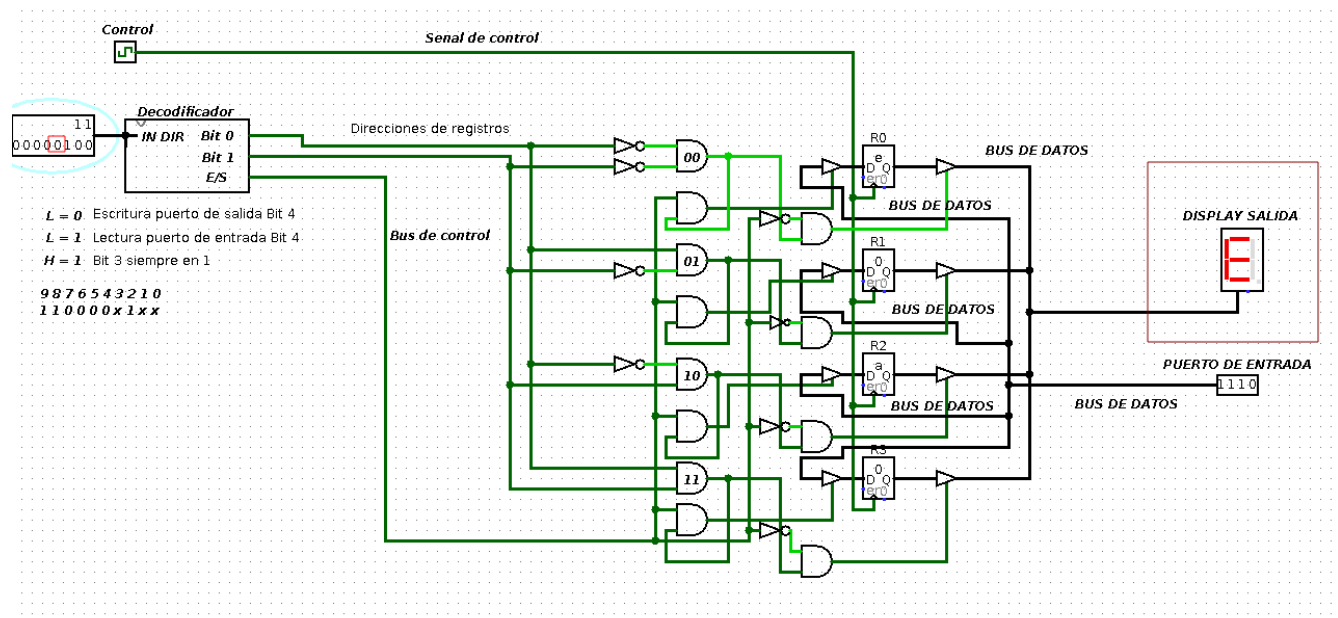


c) Describa paso a paso en el reporte el procedimiento para escribir en el puerto de salida el valor del registro R0. Incluya impresiones de pantalla de su diseño en Logisim.

Suponiendo que ya tenemos el dato almacenado en el registro R0 que se activa con la dirección [0,0], podremos observar en el bit L que esta activado el modo de lectura del puerto el cual tiene como dato el dato E y también podremos observar que en la sección de salida no tenemos desplegado ningún dato de salida.



Ahora lo que vamos a realizar es cambiar el dato del bit L = 0 que seria dejar pasar el dato por al sección de salida por el bus de datos. Y mandaríamos la señal de escritura para que el dato fluya hacia la sección de salida. Como podremos observar el recuadro rojo marca el bit de escritura y en el recuadro café podremos ver el dato desplegado en la sección de salida y es el dato que tenemos almacenado en el registro que estamos utilizando.



Conclusiones

Esta practica me ayudo a lograr comprender mas como es el funcionamiento de una sección de entrada y salida de un sistema computarizado y de como es el papel que juegan los dispositivos a la hora de estar conectados al mismo bus ya que si no están conectados de una manera eficiente los dispositivos podrían hacer un tipo de conflicto con los datos a la hora de leer o escribir un dato.

Dificultades

Al momento de desarrollar los circuitos no conté con alguna dificultad ya que en la clase había escuchado el método de como lograr hacer funcionar los buces sin tener algún tipo de conflicto en el momento de hacer el flujo de datos.

Bibliografías

DSDILECT. (2020). 74HC573. 2020, de DSDILECT Sitio web:
<https://ssdielct.com/cb/serie-74ls-y-74hc/145-compuerta-74hc573.html>

GEEKBOT. (2020). 74HC373. 2020, de GEEKBOT Sitio web:
<http://www.geekbotelectronics.com/producto/74hc373-registro-octal-transparene/>