

Eşleşen JFET'ler – Yeniden Ziyaret Edildi

Yazan SmudgerD | 2 Aralık 2014 0 Yorum

Güncelleme: Buradaki dükkanda bulunan kitler.

Sonunda manuel JFET eşleştirici projesini yeniden gözden geçirmeye başladım. Lütfen önceki makaleye bir göz atın ve JFET'leri eşleştirmeye yardımcı olmak için yapabileceğimiz üç testin ayrıntıları konusunda kendinizi yenileyin:

- Vgs(kapalı) 10M Ohm'luk kapı-kaynak direnciyle yaklaştığımız
- Vgs(10k) boşaltma kaynağı direnci 10k olduğunda geçit kaynağı voltajı
- Idss Vgs = sıfır olduğunda boşaltma kaynağı kanalında akan akım

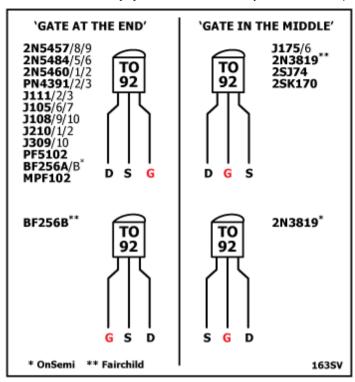
https://stompville.co.uk/?p=601



Devre kartı, yalıtkan sütunlar üzerinde durur ve çalışma tezgahında olduğu gibi (yani bir muhafaza olmadan) kullanılmak üzere tasarlanmıştır. Test cihazı, 9V pil veya harici bir güç paketi ile çalıştırılabilir. Ünite, 9 ve 18V dc arasında voltaja sahip 2,1 mm dc güç fişli (uç/merkez negatif) bir güç kaynağını kabul eder. Standart (Electro-Harmonix/Boss/Pearl/Ibanez) efekt pedalı PSU'su uygun olacaktır.

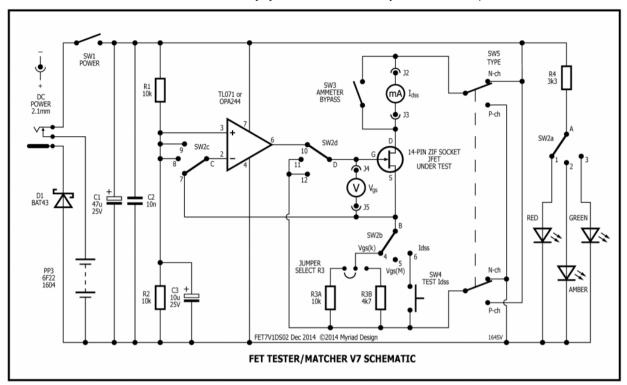
İki metrenin bağlantısı için 4 mm'lik muz soketleri vardır - biri akımı ölçmek için, diğeri voltajı ölçmek için. Ids'leri bir voltmetre olmadan ölçebilirsiniz, ancak yerinde bir ampermetre olmadan veya ampermetre terminallerini kısa devre yapmadan Vgs'yi ölçemezsiniz. Devre içi ampermetre olup olmadığını seçmek için bir anahtar vardır.

Diğer kontroller arasında bir güç anahtarı; n-kanallı veya p-kanallı JFET'ler arasında seçim yapmak için bir polarite anahtarı; Vgs(M), Vgs(k) ve Idss arasında seçim yapmak için bir seçme anahtarı; Vgs(k) için iki direnç değeri arasında seçim yapmak için bir jumper (aşağıdaki Not 1'e bakın); ve Idss akımını etkinleştirmek için bir basmalı anahtar. Sıfır yerleştirme kuvveti (ZIF) soketi, test edilen JFET'i kabul eder.



Yaygın TO92 JFET'lerin genellikle iki pin çıkışından birine (DSG veya DGS) sahip olduğu ortaya çıktı. Bazen pin çıkışı GSD veya SGD'dir - ancak bu, cihazın sokete arkadan öne takılabileceği anlamına gelir. Ayrıca aşağıdaki Not 2'ye bakın.

Idss akımı, JFET'in drenaj-kaynak kanalı üzerinde bir ısıtma etkisine sahiptir - direncini arttırır ve böylece Idss'yi azaltır. 20-30mA'da Idss için manuel olarak bir değer elde etmek neredeyse imkansızdır çünkü akım, ortalama bir multimetrenin ekranını güncellemesinden daha hızlı düşer. Daha düşük Idss değerlerinde, okuma birkaç saniye boyunca kararlıdır. Her iki durumda da, JFET'ten bir akım geçirmek için 'TEST Idss' düğmesine basılmalıdır.



Note that the schematic shows either TL071 or OPA244 for the op-amp. The TL071 could be any general purpose op-amp (e.g. half of an RC4558, TL072, LM833, etc). The OPA244 has the advantage of rail-to-rail output voltage swing. This means that you can characterise a wider range of JFETs with only battery power or a 9V supply. The OPA244 is the cheapest suitable rail-to-rail op-amp I could find in Farnell. If anyone has any other suggestions please leave a comment below. If you raise the supply voltage then the need for a rail-to-rail op-amp is reduced.

Finally, it is worth noting that when matching JFETs, we are not trying to measure absolute values for Vgs(M), Vgs(k) and Idss. We are merely trying to find pairs or sets of JFETs that give similar (and preferably identical) results to each other when measured at the same time under the same test conditions.

Kits are available in the shop here.



Note 1. In the previous article, we use RG Keen's circuit to find the value of Vgs when the drain-source resistance is 10k. This is important for some phaser designs. Whilst designing the pcb for the new matcher, I decided to allow for two different resistance values, selected by a jumper. The second resistor could be anywhere between (say) 1k and 1M to suit a particular design. I currently have no idea whether this feature will be of any utility to anyone. On my prototype, I arbitrarily chose 4k7 for the alternative resistor.

Note 2. Sometimes different manufacturers will show S and D swapped for the same part number but usually this occurs when S and D are interchangeable (i.e. the internal structure of the JFET is symmetrical and labelling the ends of the drain-source channel is arbitrary).



Kategori: Elektronik Tasarım Projesi

İkonik Bir Tema | WordPress tarafından desteklenmektedir

https://stompville.co.uk/?p=601