

《计算机组成课程设计》方案

一、选题

设计一套指令系统，用累加器实现乘法运算：8*8 位

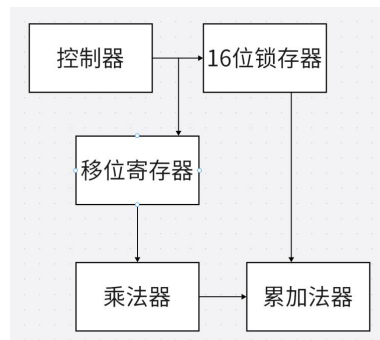
二、背景

在很多情况下，计算机或电子设备需要进行大量的乘法运算。例如，在算术逻辑单元（ALU）中，乘法是基本运算之一。为了处理乘法操作，需要一个高效且可靠的乘法器。乘法是相对复杂和耗时的运算，特别是在传统的电子电路中。设计一个快速的乘法器是为了提高计算速度，尤其在对大量数据进行处理时尤为重要。8 位乘 8 位乘法器意味着输入为两个 8 位的数字。这需要一个电路结构来将这两个 8 位数字进行乘法运算，并产生一个 16 位的输出，这个输出是乘法结果的展开形式。在很多计算任务中，需要处理小规模的数据。8 位乘法器提供了一种针对这种规模数据进行乘法运算的方法。

三、设计原理

乘法通过逐项移位相加原理来实现，从被乘数的最低位开始，若为 1，则乘数左移后与上一次的和相加；若为 0，左移后以全零相加，直至被乘数的最高位。

四、设计框图



五、框图原理

此电路由五部分组成它们，分别是控制器，锁存器，寄存器，乘法器，累加法器。

1. 控制器是一个乘法器的控制模块，用来接受实验系统上的连续脉冲。
2. 锁存器起锁存的作用，它可以锁存 8 位乘数。
3. 移位寄存器起移位的作用，便于被乘数可以逐位移出。
4. 乘法器功能类似一个特殊的与非门。
5. 累加法器用于 8 位乘数和高 8 位相加。

六、仿真软件

1. 使用 Quartus II 和 Modelsim 的联合仿真功能
2. 用 VHDL 语言描述单元电路。
3. 利用软件对单元电路进行编译、仿真调试。



Model*Sim*

七、总结

对设计结果进行分析，寻找优化方案，并且撰写课程设计报告。