

Homework 2 (Due date: 10/04)

HW2.1: (30%)

請參考課本，解釋 CMOS 製程發展(通道長度變小)中，

- (a) Constant-Field Scaling 對元件模型的影響。
- (b) Constant-Voltage Scaling 對元件模型的影響。
- (c) 上述兩種製程微縮(Scaling)準則對類比電路設計的影響。

HW2.2: (40%)

- (a) 請寫出課本提到的造成 Threshold Voltage 變化是受到那些效應的影響，並用文字或數學式輔助說明其原因？
- (b) 請利用網路上找到的資源作為參考資料(並非是教科書或是上課講義)，寫出 output impedance variation (r_{DS} 會因為 V_{DS} 的大小而改變)是基於那些效應？本題可以直接抄寫參考資料，但請註明出處。

HW2.3: (30%)

利用課本 Eq. (17.30)，計算一個金氧半場效電晶體(MOSFET) 的轉導 (Transconductance)。證明下式為轉導之表示式。

$$g_m = \frac{I_D}{V_{GS} - V_{TH}} \left[1 + \frac{1}{1 + \left(\frac{\mu_0}{2v_{sat}L} + \theta \right) (V_{GS} - V_{TH})} \right]$$

Eq. (17.30)

$$I_D = \frac{1}{2} \mu_0 C_{ox} \frac{W}{L} \frac{(V_{GS} - V_{TH})^2}{1 + \left(\frac{\mu_0}{2v_{sat}L} + \theta \right) (V_{GS} - V_{TH})}$$