Introduction to Analog Integrated Circuits (112), DECE, NTUST

Homework 1 (Due date: 09/26)

NMOS Model LEVEL = 1	VTO = 0.7	GAMMA = 0.45	PHI = 0.9
NSUB = 9e+14	LD = 0.08e-6	UO = 350	LAMBDA = 0.1
TOX = 9e-9	PB = 0.9	CJ = 0.56e-3	CJSW = 0.35e-11
MJ = 0.45	MJSW = 0.2	CGDO = 0.4e-9	JS = 1.0e-8
PMOS Model			
$\begin{aligned} \text{LEVEL} &= 1 \\ \text{NSUB} &= 5\text{e}{+}14 \\ \text{TOX} &= 9\text{e}{-}9 \\ \text{MJ} &= 0.5 \end{aligned}$	VTO = -0.8	GAMMA = 0.4	PHI = 0.8
	LD = 0.09e-6	UO = 100	LAMBDA = 0.2
	PB = 0.9	CJ = $0.94e-3$	CJSW = 0.32e-11
	MJSW = 0.3	CGDO = $0.3e-9$	JS = 0.5e-8

HW1.1: (30%)

- (a) 請寫出通道長度調變(channel length modulation, CLM)效應之成因。
- (b) 請解釋為何通道長度調變效應會使電晶體之電流公式修改為與 V_{DS} 有關(如下式)。

$$I_{D} = \frac{1}{2} \mu_{n} Cox \left(\frac{W}{L}\right) (V_{GS} - V_{TH})^{2} (1 + \lambda V_{DS})$$

HW1.2: (20%)

請利用網路上找到的資源作為參考資料(並非是教科書或是上課講義),寫出 FinFET 的電流公式。 並針對一項非理想效應闡述對電流的影響。本題可以直接抄寫參考資料,但請註明出處。

HW1.3: (20%)

請畫出 pMOST 的小訊號模型。其中的電路參數需要描述,並考慮通道長度調變效應、基底效應 與寄生電容,愈完整愈好。(Note: 電路參數可根據電流公式得出。)

HW1.4: (30%)

Fig1.4 展示兩種 NMOS 的設計與布局方式。其中, Channel width (W) is 10μm, and diffusion width (E) is 0.8μm。請利用上方的 spice model table,寫出 C_{DB}與 C_{SB} 的電容值是多少?

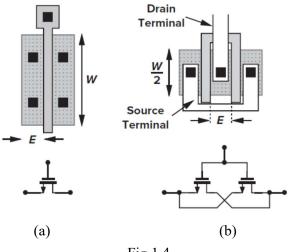


Fig 1.4