

## Homework 1 (Due date: 09/26)

## NMOS Model

LEVEL = 1	VTO = 0.7	GAMMA = 0.45	PHI = 0.9
NSUB = 9e+14	LD = 0.08e-6	UO = 350	LAMBDA = 0.1
TOX = 9e-9	PB = 0.9	CJ = 0.56e-3	CJSW = 0.35e-11
MJ = 0.45	MJSW = 0.2	CGDO = 0.4e-9	JS = 1.0e-8

## PMOS Model

LEVEL = 1	VTO = -0.8	GAMMA = 0.4	PHI = 0.8
NSUB = 5e+14	LD = 0.09e-6	UO = 100	LAMBDA = 0.2
TOX = 9e-9	PB = 0.9	CJ = 0.94e-3	CJSW = 0.32e-11
MJ = 0.5	MJSW = 0.3	CGDO = 0.3e-9	JS = 0.5e-8

HW1.1: (30%)

- (a) 請寫出通道長度調變(channel length modulation, CLM)效應之成因。
- (b) 請解釋為何通道長度調變效應會使電晶體之電流公式修改為與  $V_{DS}$  有關(如下式)。

$$I_D = \frac{1}{2} \mu_n C_{ox} \left( \frac{W}{L} \right) (V_{GS} - V_{TH})^2 (1 + \lambda V_{DS})$$

HW1.2: (20%)

請利用網路上找到的資源作為參考資料(並非是教科書或是上課講義), 寫出 FinFET 的電流公式。並針對一項非理想效應闡述對電流的影響。本題可以直接抄寫參考資料, 但請註明出處。

HW1.3: (20%)

請畫出 pMOST 的小訊號模型。其中的電路參數需要描述, 並考慮通道長度調變效應、基底效應與寄生電容, 愈完整愈好。(Note: 電路參數可根據電流公式得出。)

HW1.4: (30%)

Fig1.4 展示兩種 NMOS 的設計與布局方式。其中, Channel width (W) is  $10\mu\text{m}$ , and diffusion width (E) is  $0.8\mu\text{m}$ 。請利用上方的 spice model table, 寫出  $C_{DB}$  與  $C_{SB}$  的電容值是多少?

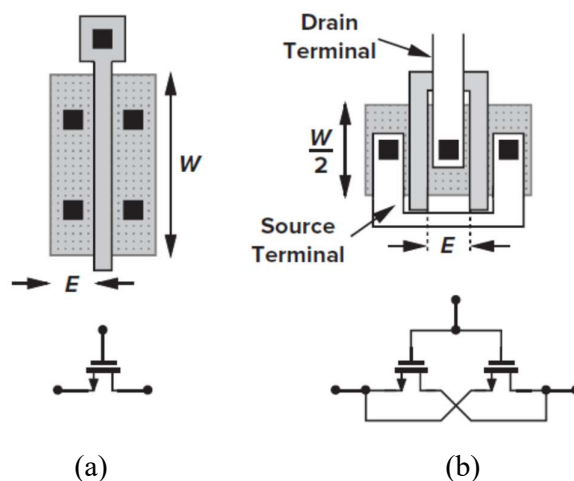
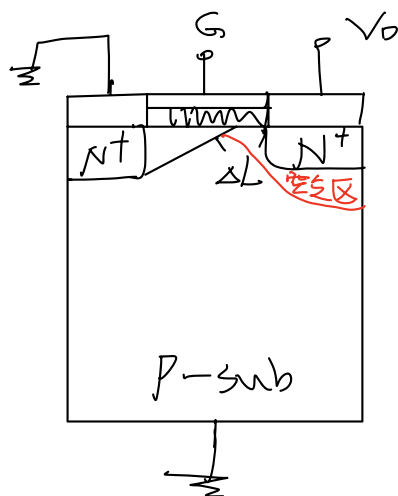


Fig 1.4

# HW 1.1

①

當MOSFET操作於saturation region時，當 $V_{DS}$ 上升時，將會讓Drain端附近的空乏區變寬，進而擠壓到通道，使得通道的有效長度變短，造成電流上升。



b. 由①題可知當 $V_{DS}$ 上升時，將使得 $\Delta L$ 變大  
因此在考慮CLM後的電流公式變為

$$I_D = \frac{1}{2} \mu C_{ox} \frac{W}{L - \Delta L} V_{OV}^2$$

$$\Rightarrow I_D = \frac{1}{2} \mu C_{ox} \frac{W}{L} V_{OV}^2 \left( \frac{1}{1 - \frac{\Delta L}{L}} \right)$$

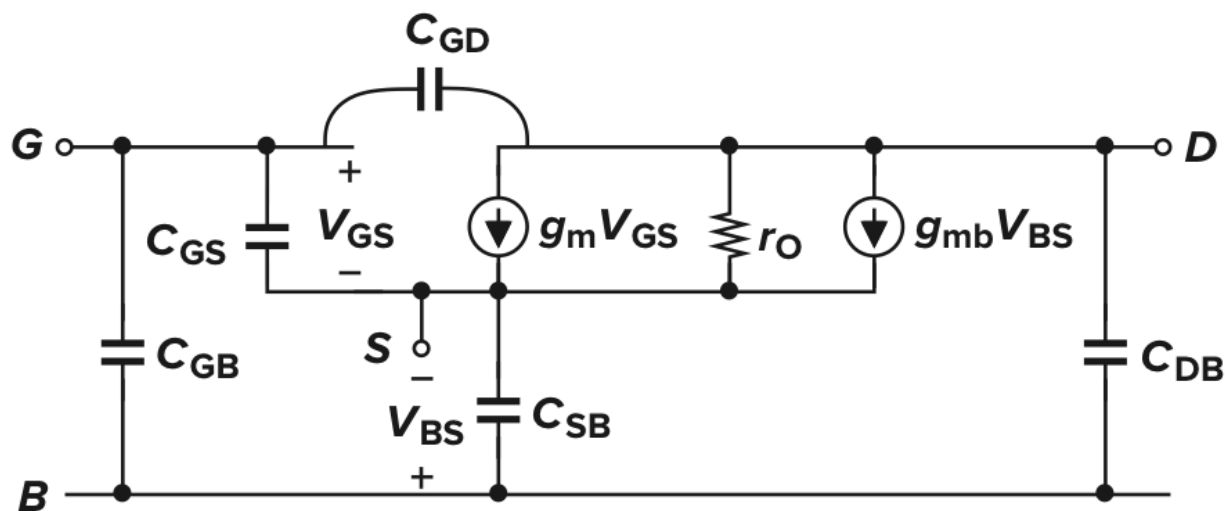
$$\approx \frac{1}{2} \mu C_{ox} \frac{W}{L} V_{OV}^2 \left( 1 + \frac{\Delta L}{L} \right)$$

$\rightarrow \lambda V_{DS}$   
 (以 $V_{DS}$ 乘上CLM係數來做表示)

$$= \frac{1}{2} \mu C_{ox} \frac{W}{L} V_{OV}^2 (1 + \lambda V_{DS})$$

HW1.3

當  $v_{gs} \ll 2V_{ov}$  時，才可近似為線性小訊號模型



$$g_m = \frac{\partial I_D}{\partial V_{GS}} = \mu C_{ox} \frac{W}{L} V_{ov}$$

表示小訊號模型中的電流比值電壓的轉導

$$g_{mb} = \frac{\partial I_D}{\partial V_{BS}} = \frac{\partial I_D}{\partial V_{th}} \left( - \frac{\partial V_{th}}{\partial V_{SB}} \right)$$

$$= - \mu C_{ox} \frac{W}{L} (V_{GS} - V_{th}) \left( \frac{-\gamma}{2\sqrt{2\phi_F + V_{SB}}} \right)$$

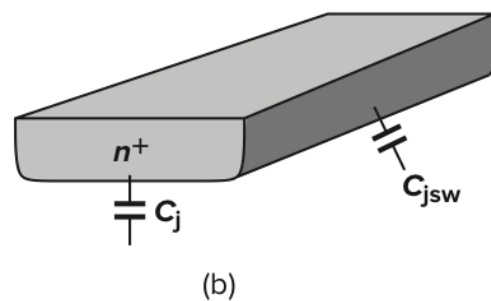
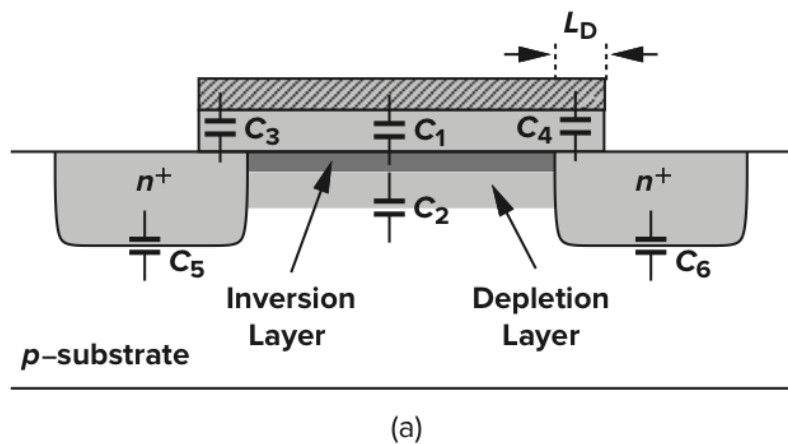
$$= \left( \frac{\gamma}{2\sqrt{2\phi_F + V_{SB}}} \right) \mu C_{ox} \frac{W}{L} (V_{GS} - V_{th}) = \eta g_m$$

令為  $\eta$

表示 Body effect 造成的影響

$$r_0 = \left( \frac{\partial I_D}{\partial V_{DS}} \right)^{-1} = \frac{1 + \lambda V_{DS}}{\lambda I_D}$$

表示 CLM 所造成的等效电阻



$C_1 = W L C_{ox}$  表示 poly gate 与 oxide 間的氧化層电容  
 $C_2 = W L \sqrt{\frac{2 \epsilon_s N_{sub}}{4 \phi_f}}$  表示 channel 与 substrate 間的耗尽电容

$$C_3, C_4 = W L_D C_{ox} = W C_{ov}$$

表示 poly gate 与 s/d 間的 overlap 氧化層电容

$C_5, C_6$  由  $C_j$  及  $C_{jsw}$  共同组成的空乏电容

$$C_j = \frac{C_{j0}}{\left( 1 + \frac{V_R}{\phi_B} \right)^{m_j}}$$

$$C_{jsw} = \frac{C_{jsw0}}{\left( 1 + \frac{V_R}{\phi_B} \right)^{m_{jsw}}}$$

在飽和區下的寄生電容

$$C_{GS} = \underline{C_{ox} L_D W} + \frac{2}{3} W (L - L_D) C_{ox}$$

實際上還需要考慮閘際電容

$$= W \underline{C_{GS0}} + \frac{2}{3} W (L - L_D) C_{ox}$$

考慮閘際電容後

$$C_{GD} = C_{GD0} W$$

$$C_{DB} = \underline{A_D} \times C_{js} + \underline{P_D} \times C_{jsw}$$

Drain的面積

Drain的周長

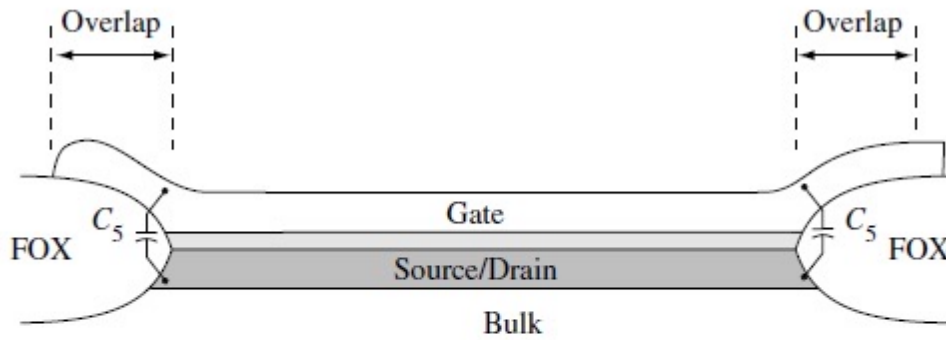
$$C_{SB} = A_S \times C_{js} + P_S C_{jsw}$$

實際上在反轉層形成後  $C_{jsw}$  會改變。

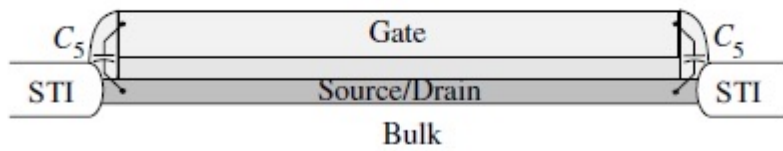
$$C_{GB} = C_{GB0} (L - L_D)$$

poly gate 和 Field oxide 間的氧化層電容

# CGS 示意图

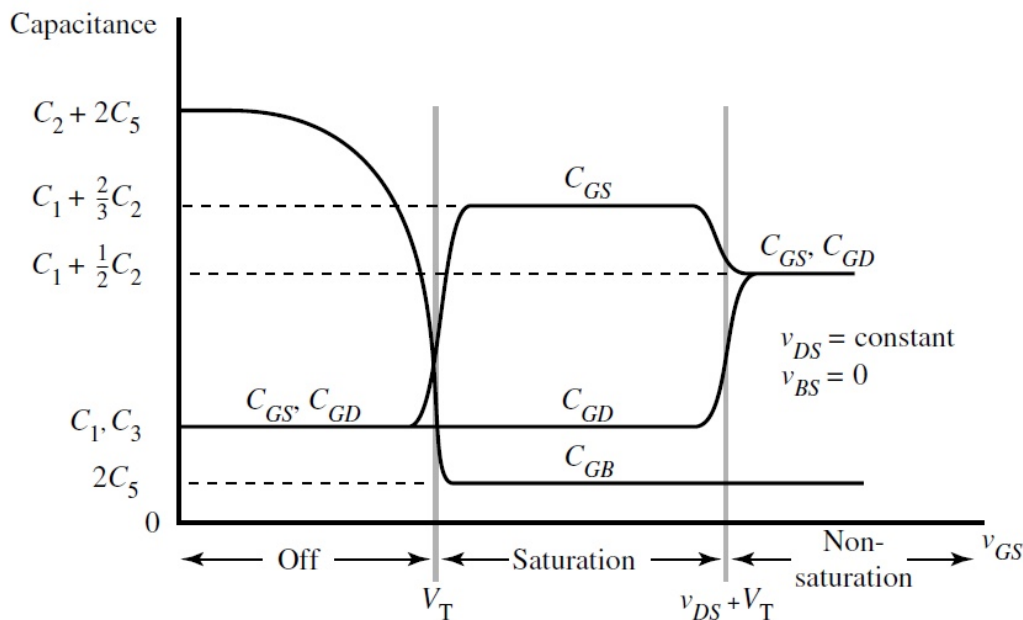


(a)



(b)

在不同操作區下的電容大小



**Figure 3.2-7** Voltage dependence of  $C_{GS}$ ,  $C_{GD}$ , and  $C_{GB}$  as a function of  $V_{GS}$  with  $V_{DS}$  constant and  $V_{BS} = 0$ .

## CMOS Analog Circuit Design

Phillip E. Allen

Professor Emeritus, Georgia Institute of Technology

Douglas R. Holberg

Consultant

有興趣可以自己去看看  
Phillip E.Allen 對於電容  
的描述。

HW 1.4

a.

$$\begin{aligned} C_{SB} = C_{DB} &= W \times E \times C_j + 2(W + E) C_{jsw} \\ &= 4.48f + 0.075f = 4.555fF \end{aligned}$$

b.

$$\begin{aligned} C_{DB} &= \frac{W}{2} \times E \times C_j + 2\left(\frac{W}{2} + E\right) C_{jsw} \\ &= 2.24f + 0.04f = 2.28fF \end{aligned}$$

$$\begin{aligned} C_{SB} &= 2 \left[ \frac{W}{2} \times E \times C_j + 2\left(\frac{W}{2} + E\right) C_{jsw} \right] \\ &= 4.56fF \end{aligned}$$