

考試規則：

- Close book。
- 可以使用計算機，但不能用手機或其他電子產品。請關閉手機。
- 考試時間：13:20~15:10
- 沒有過程不給分

表 2.1 NMOS 和 PMOS 元件的第一層 SPICE 模型。

NMOS 模型			
LEVEL = 1	VTO = 0.7	GAMMA = 0.45	PHI = 0.9
NSUB = 9e+14	LD = 0.08e-6	UO = 350	LAMBDA = 0.1
TOX = 9e-9	PB = 0.9	CJ = 0.56e-3	CJSW = 0.35e-11
MJ = 0.45	MJSW = 0.2	CGDO = 0.4e-9	JS = 1.0e-8
PMOS 模型			
LEVEL = 1	VTO = -0.8	GAMMA = 0.4	PHI = 0.8
NSUB = 5e+14	LD = 0.09e-6	UO = 100	LAMBDA = 0.2
TOX = 9e-9	PB = 0.9	CJ = 0.94e-3	CJSW = 0.32e-11
MJ = 0.5	MJSW = 0.3	CGDO = 0.3e-9	JS = 0.5e-8

$V_{DD}=3V$ for all questions if not mentioned.

$\epsilon_0 = 8.85 \times 10^{-14} \text{ F/cm}$; $\epsilon_{SiO2} = 3.9 \times \epsilon_0$; $\epsilon_{Si} = 11.7 \times \epsilon_0$

Q1: (20%)

- (a) Fig. 1a：請寫出轉導(g_m , transconductance)的小訊號表示式，當 nMOST 操作在飽和區(saturation region)。(5%)
- (b) Fig. 1a 中，nMOST 的汲極有一個寄生電容(C_{DB})，請描述這個電容與汲極電壓的關係。(10%)
- (c) Fig. 1b：請寫出 nMOST 被用來當電阻時的電阻表示式 ($R = \dots$)。(5%)

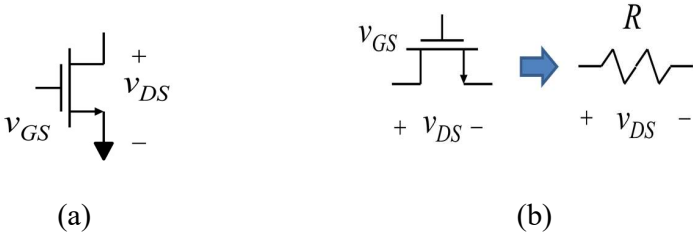


Fig. 1

Q2: (20%)

- (a)請寫出 Fig. 2 電流源(i_o)的優缺點(各兩個)。(10%)
- (b) Fig. 2 是一個簡單的 current mirror 電路。請綜合所有可能的非理想效應(寄生電容不考慮)，請寫出 "輸出電流(i_o)與輸入電流(I_{REF})之間的關係式"。(10%)

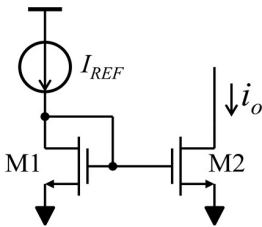


Fig. 2

Q3: (20%)

(a) 請寫出 Fig. 3a 中的等效輸出電阻 (R_{out})與等效轉導(I_{out}/V_{in}). (10%)

(b) 請寫出 Fig. 3b 中的電壓增益 (V_{out}/V_{in}) 與等效輸出電阻. (10%)

Note: All MOSTs are modeled as (g_{mi} , r_{oi}) for M_i

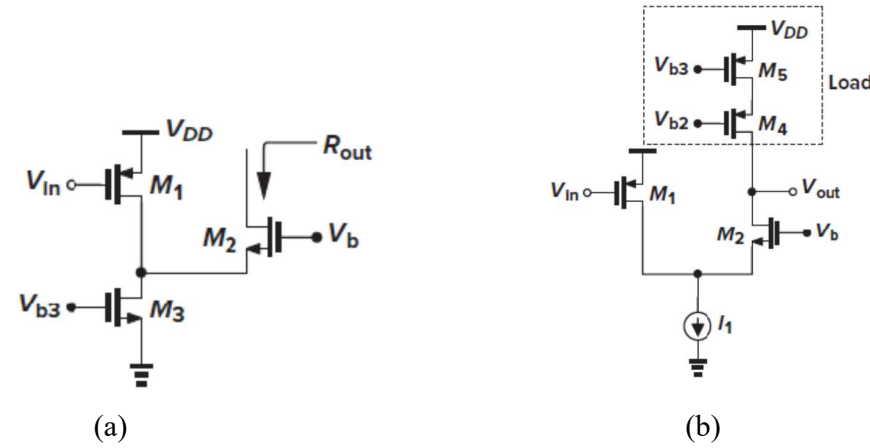


Fig. 3

Q4: (20%)

(a) 假設 $R_s = 0$, I_{SS} 之跨壓為 V_x ，請寫出輸入共模電壓的範圍。(10%)

(b) 假設 $R_s \neq 0$ ，請寫出使用 R_{s1} and R_{s2} 的優缺點。(10%)

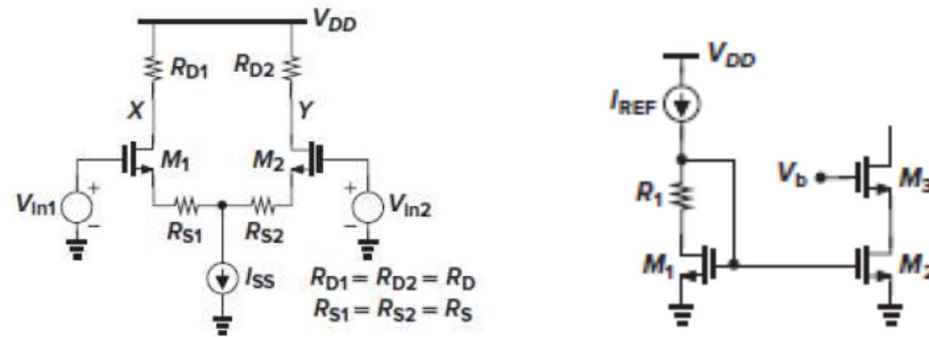


Fig. 4

Fig. 5

Q5: (20%)

(a) 請利用 Table 2.1 設計 Fig. 5 的電流源電路，輸出電流是 M_3 的 drain current (I_o)。假設 V_b 是一個電壓源， V_{D3} 的最小值是 400mV。 $\lambda=0$ and $\gamma=0$ (10%)

(b) 如果要設計 V_b ，請畫出這個 V_b 偏壓電路，並解釋其工作方式。(10%)

(c)

Q6: (20%)

在忽視其他電容之下，請計算 Fig. 6 所展示電路的輸入阻抗。

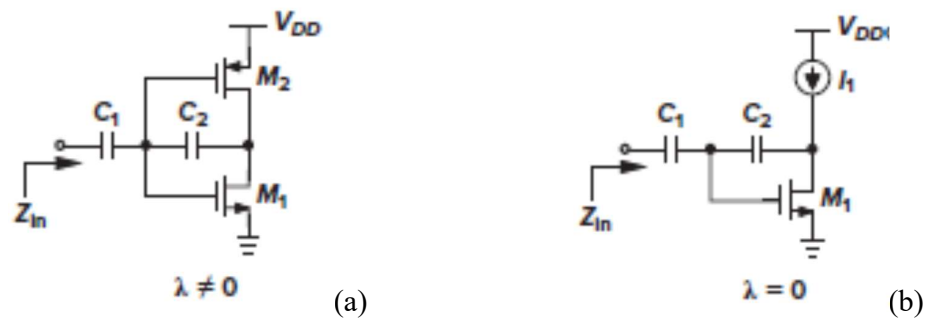
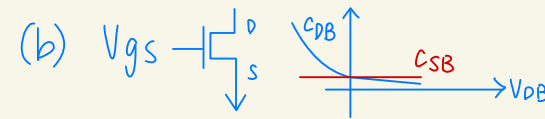


Fig. 6

Q1: (a) $g_m = \mu C_{ox} \frac{W}{L} (V_{GS} - V_{th})$ # V_{ov}



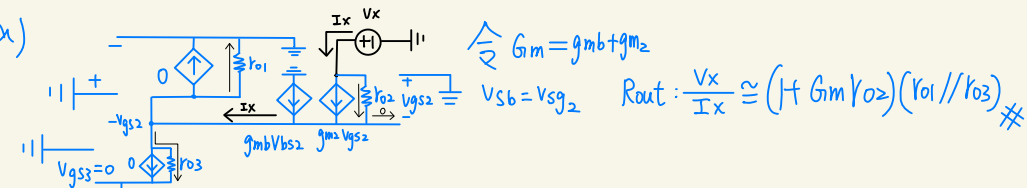
(c) $R_{on} = \frac{1}{\mu_n C_{ox} \frac{W}{L} (V_{GS} - V_{th})}$ #

Q2: (a) pros: ① 比起直接用一BIAS在Gate端用 current mirror 較能抵抗溫度變化帶來的影響
② V_{th} 隨溫度改變調整 i_o 而 V_{th} 由 BIAS 固定則 i_o 會動
③ 而且用 current mirror 可以產生多組偏壓節省 IC 設計所要出的 PIN

Cons: ① 由於 MOSFET 有 CLM 的效應在, 其實以 Fig.2 方式接, i_o 並沒有辦法很完美地複製
② M_2 在 Saturation 時, M_2 Drain 端會有一最小壓降 V_{ov} , 這會使接在 M_2 D 端上的 NMOS 使用上有額外的限制

(b) $\frac{I_{out}}{I_{REF}} = \frac{\frac{1}{2} \mu_n C_{ox} \frac{W_2}{L_2} (V_{GS} - V_{th})^2 (1 + \lambda V_{DS2})}{\frac{1}{2} \mu_n C_{ox} \frac{W_1}{L_1} (V_{GS} - V_{th})^2 (1 + \lambda V_{DS1})} \Rightarrow i_o = I_{REF} \cdot \frac{(W/L)_2 (1 + 0.1 V_{DS2})}{(W/L)_1 (1 + 0.1 V_{DS1})}$ #

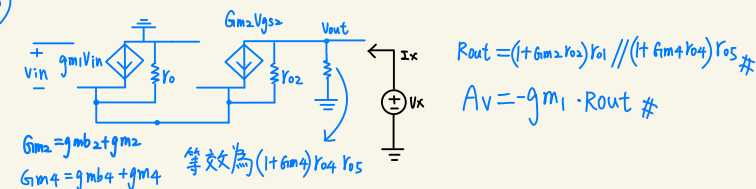
Q3: (a)



令 $G_m = g_{mb} + g_{m2}$
 $V_{S2} = V_{S1}$ $R_{out} = \frac{V_X}{I_X} \cong (1 + G_m r_{o2}) (r_{o1} // r_{o3})$ #
 $I_X = g_{mb} V_{S2} + g_{m2} V_{S2} + \frac{V_X + V_{S2}}{r_{o2}} = \frac{-V_{S2}}{(r_{o1} // r_{o3})}$
 $I_X (r_{o1} // r_{o3}) = -V_{S2}$ 乘 r_{o2} 通分
 $I_X [r_{o2} + r_{o2} (g_{mb} + g_{m2}) (r_{o1} // r_{o3}) + (r_{o1} // r_{o3})] = V_X$

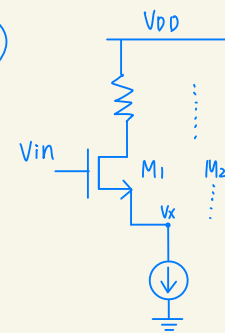
$I_{out} = g_{m1} V_{in} \cdot \frac{r_{o3}}{r_{o3} + \frac{1}{g_{m2}}}$ $I_{out} \cong g_{m1} V_{in}$
 等效轉導 $\frac{I_{out}}{V_{in}} \cong g_{m1}$ or $g_{m1} \left(\frac{g_{m2} r_{o3}}{1 + g_{m2} r_{o3}} \right)$ #

(b)



$R_{out} = (1 + g_{m2} r_{o2}) r_{o1} // (1 + g_{m4} r_{o4}) r_{o5}$ #
 $A_v = -g_{m1} \cdot R_{out}$ #

Q4: (a)



使 $M_{1,2}$ turn on 最小壓降 $V_{ov} > 0$

$$V_{in} - V_{th} - V_x > V_{ov} \quad V_{in} > V_{th1} + V_x + V_{ov1}$$

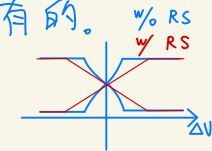
而使 $M_{1,2}$ 在 saturation, $V_{os} > V_{ov}$

$$V_D = V_{DD} - I_D R_D \quad I_D = \frac{I_{SS}}{2} \quad V_D = V_{DD} - \frac{I_{SS} \cdot R_D}{2}$$

$$V_{DD} - \frac{I_{SS} \cdot R_D}{2} + V_{th} > V_{in,cm} > V_{th1} + V_x + V_{ov1} \quad \#$$

(b)

$R_{S1,2}$ 的優點在於可以提升 V_{in} 對 V_{out} 的線性度, 當 V_{in} 有些微的變動量時, I_D (或者說 V_{out}) 會有大幅度 (非線性) 的變化, 這是我們不希望有的。而缺點是增益會下降 ($g_m R_D \Rightarrow \frac{R_D}{\frac{1}{g_m} + R_S} \#$)



Q5: (a)

$$M_1 \text{ Gate} = M_2 \text{ Gate} = I_{REF} \cdot R_1 + V_{ov}$$

$$V_{DS2} > V_{OV2}$$

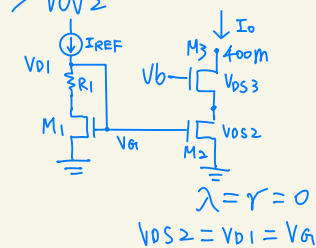
$$\Rightarrow V_{DS2} = I_{REF} \cdot R_1 + V_{th} \quad \text{or} \quad 400mV - V_{DS3}$$

$$I_{REF} = \frac{1}{2} \mu_n C_{ox} \frac{W}{L_1} (V_G - V_{th})^2$$

$$\frac{W}{L_1} = \frac{I_{REF} \cdot 2 \mu_n C_{ox}}{(I_{REF} \cdot R_1)^2} = \frac{2 \mu_n C_{ox}}{R_1^2} \quad \# \quad \text{但 } L \text{ 要略大} \quad \text{一點點才會 Saturation}$$

$$\frac{W}{L_2} = \frac{W}{L_1} \quad \# \quad I_D = I_{REF} \quad I_D = \frac{1}{2} \mu_n C_{ox} \frac{W}{L_3} (V_G - V_{DS2} - V_{th})^2$$

$$\frac{W}{L_3} = \frac{2 I_{REF} \mu_n C_{ox}}{(V_G - I_{REF} \cdot R_1)^2} \quad \#$$



$$\lambda = \gamma = 0 \quad V_{DS2} = V_{D1} = V_G$$

(b)

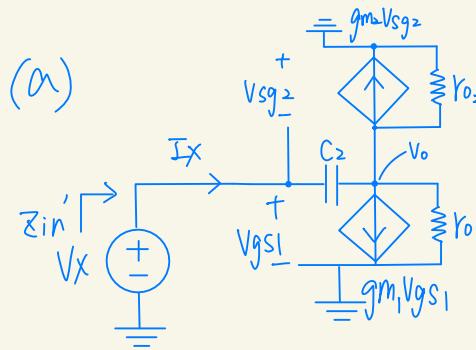
$$V_G = M_3 \text{ Gate} \quad V_G - V_{DS2} > V_{th} \quad \text{①} \quad V_{DS3} > V_{GS3} - V_{th} \quad \text{②}$$

①是 M_3 turn on 的最低限度 ②是使 M_3 進 Saturation 的條件

$$400mV + V_{th} > V_G > V_{DS2} + V_{th} \quad \#$$

Q 6 : (a)

先
別
看
C₁
，
後
續
再
加



$$V_o = I_x r_o - g_m r_o V_{gs} \quad \text{代①}$$

$$V_{gs} (1 + g_m r_o) = I_x (r_o + \frac{1}{sC_2})$$

$$\frac{V_x}{I_x} = \frac{r_o + \frac{1}{sC_2}}{1 + g_m r_o}$$

$$\text{②) } \bar{Z}_{in} = \frac{1}{sC_1} + \frac{R_o + \frac{1}{sC_2}}{1 + g_m R_o} \quad \#$$

↳ 可省略

$$V_{gs1} = V_{gs2} = V_{gs} = V_x$$

$$I_x = (V_{gs} - V_o) \cdot sC_2 \quad \dots \text{①}$$

$$I_x = \frac{V_o}{r_{o1} // r_{o2}} + (g_{m1} + g_{m2}) V_{gs}$$

$$\text{設 } r_{o1} // r_{o2} = R_o \quad g_{m1} + g_{m2} = g_m$$

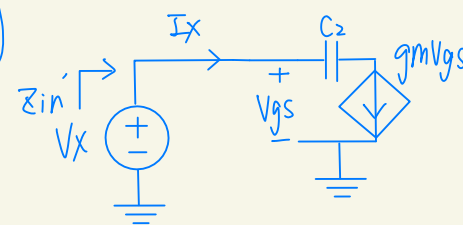
$$V_{gs} - I_x r_o + g_m r_o V_{gs} = \frac{I_x}{sC_2}$$

$$\frac{1}{sC_1} + \frac{sC_2 R_o + 1}{sC_2 (1 + g_m R_o)} \quad \# \quad \frac{1}{sC_1} + \frac{R_o}{1 + g_m R_o} + \frac{1}{sC_2 (1 + g_m R_o)} \quad \#$$

$$\frac{\frac{1}{sC_1} + \frac{1}{sC_2} + \frac{g_m R_o}{sC_1} + R_o}{1 + g_m R_o} \quad \#$$

$$\frac{C_1 + C_2 + C_2 g_m R_o}{sC_1 C_2 (1 + g_m R_o)} + \frac{R_o}{1 + g_m R_o} \quad \# \quad \frac{C_1 + C_2 + C_2 g_m R_o + sC_1 C_2 R_o}{sC_1 C_2 (1 + g_m R_o)} \quad \#$$

(b)



$$\bar{Z}_{in} = \frac{1}{sC_1} + \frac{1}{g_m} \quad \text{or} \quad = \frac{g_m + sC_1}{g_m sC_1} \quad \#$$

$$V_{gs} = V_x$$

$$I_x = g_m V_{gs} = g_m V_x$$

$$\bar{Z}_{in}' = \frac{V_x}{I_x} = \frac{1}{g_m}$$