

La conversion analogique numérique

Définition, Échantillonnage



CAN à approximations successives

CAN algorithmiques

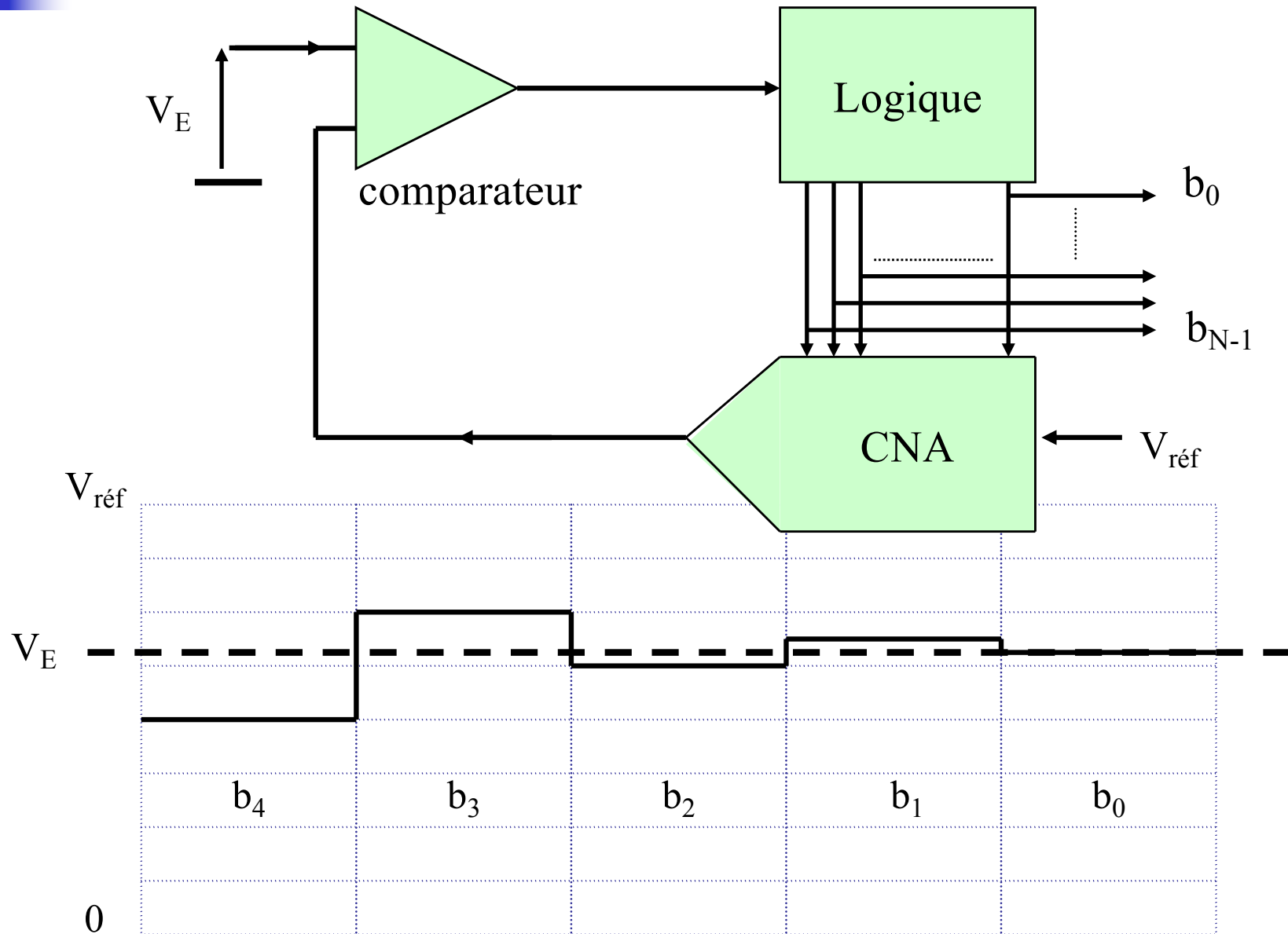
CAN flash

Conversion à largeur d'impulsion modulée

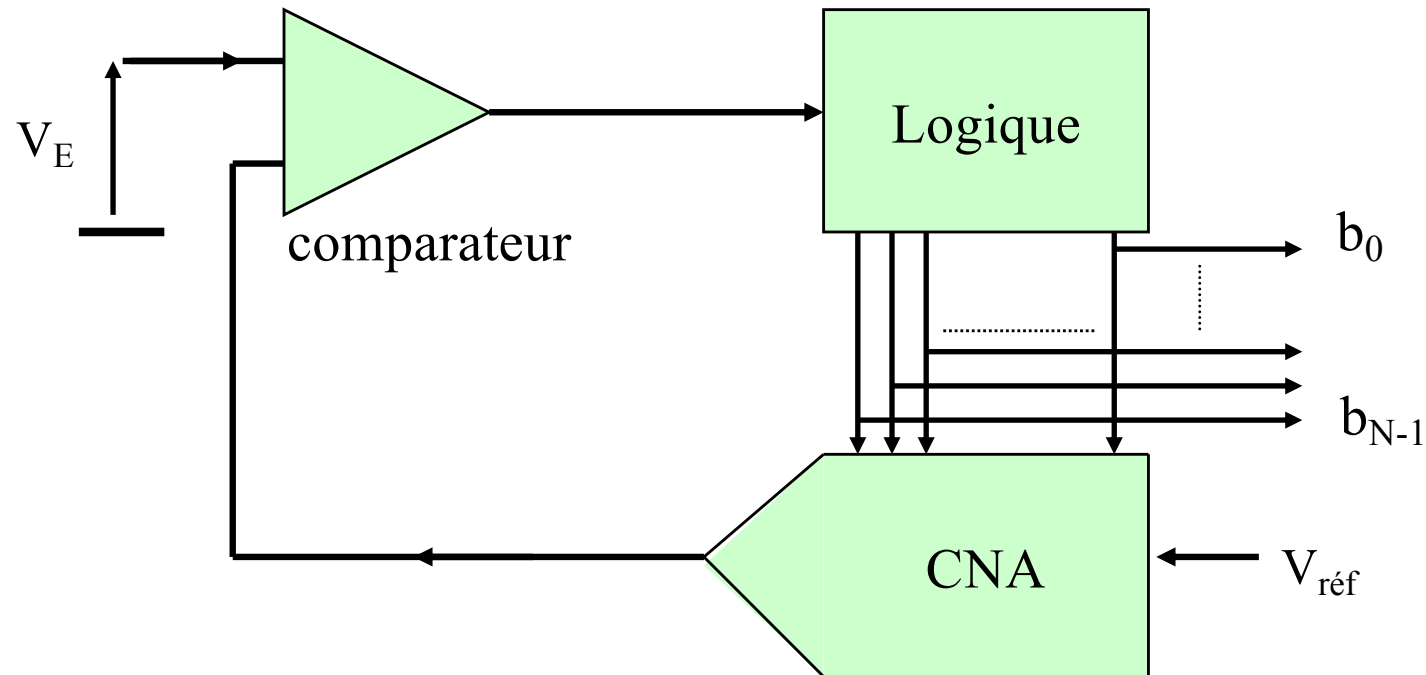
Technique du sur échantillonnage et conversion $\Sigma\Delta$

ADC performance: State-of-the-art

CAN à approximations successives



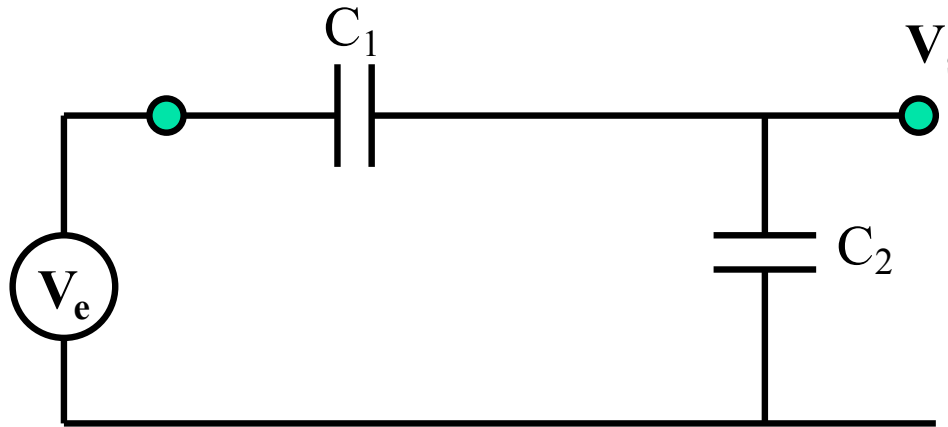
CAN à approximations successives



Inconvénient : convertisseurs lents

Avantages : bonnes performances
prix peu élevé

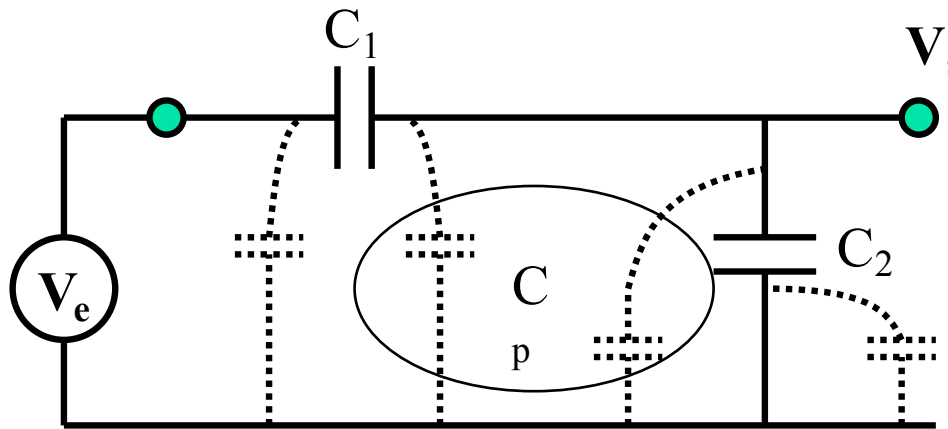
Le diviseur capacitif



$$\frac{V_s}{V_e} = \frac{C_1}{C_1 + C_2}$$

- Avantages :*
- ➔ La consommation est fortement réduite puisque aucun courant DC ne circule dans le diviseur.
 - ➔ Les comportements DC et AC peuvent être contrôlés indépendamment.

Le diviseur capacitif



$$\frac{V_s}{V_e} = \frac{C_1}{C_1 + C_2}$$

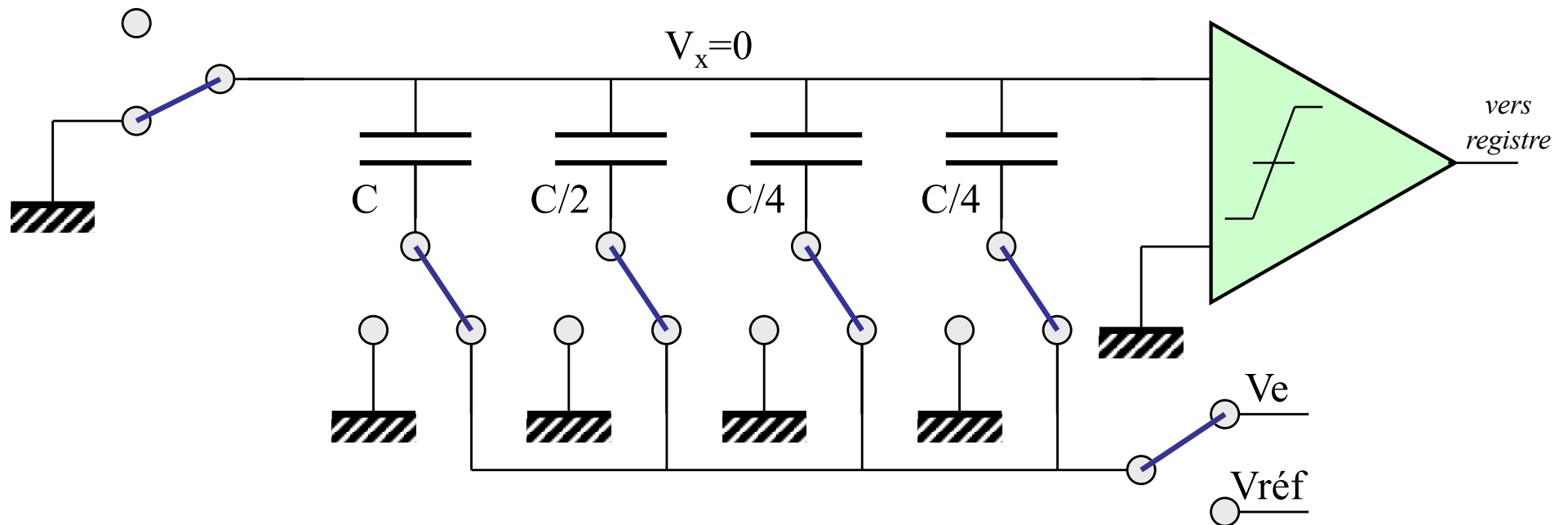
- Avantages :* ➔ La consommation est fortement réduite puisque aucun courant DC ne circule dans le diviseur.
- ➔ Les comportements DC et AC peuvent être contrôlés indépendamment.

Inconvénient : Les diviseurs capacitifs sont fortement sensibles aux capacités parasites

$$\frac{V_s}{V_e} = \frac{C_1}{C_1 + C_2 + C_p}$$

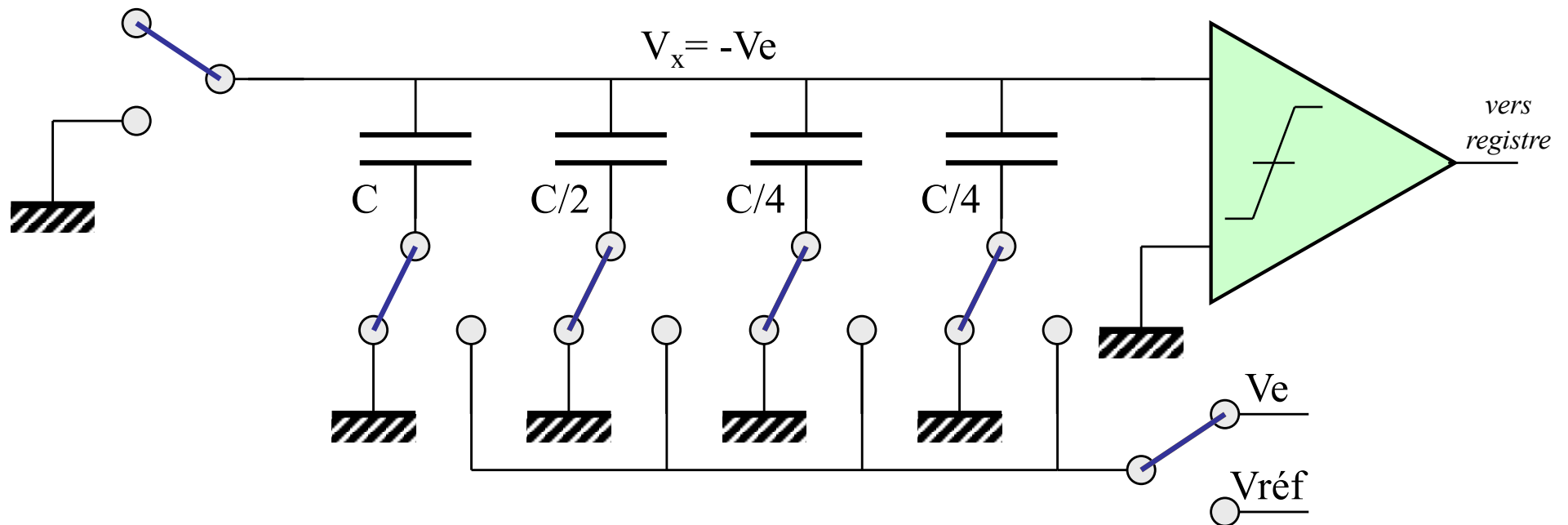
CAN à redistribution de charges

1. Mode échantillonnage



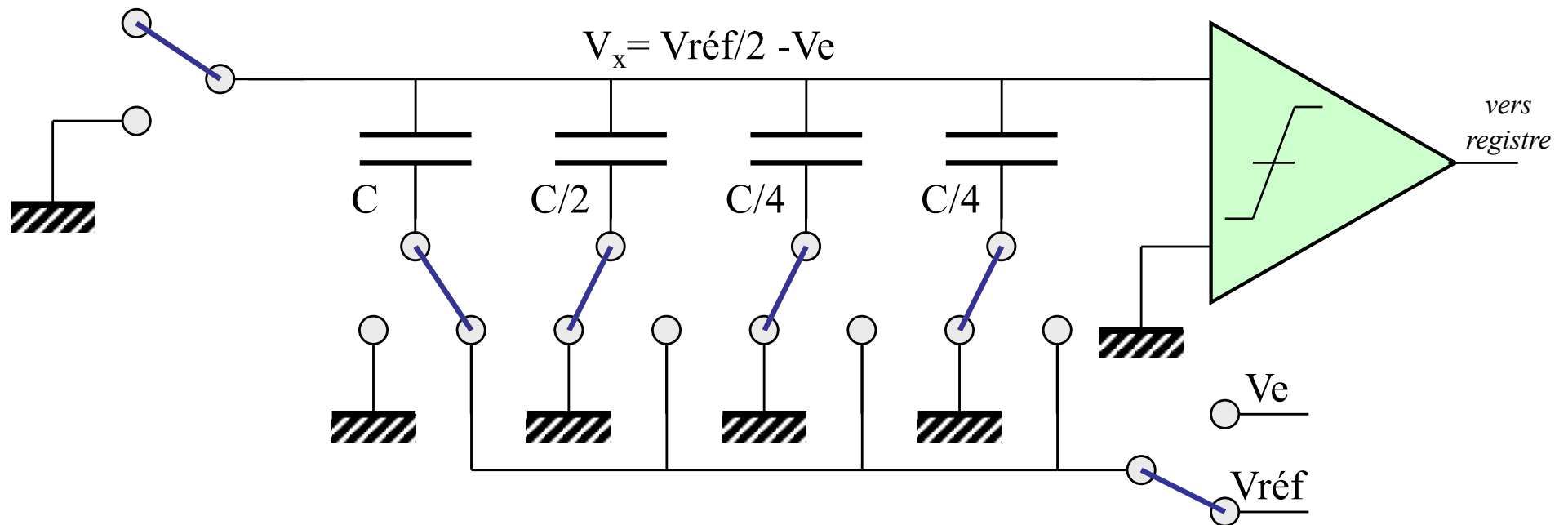
CAN à redistribution de charges

2. Mode maintien



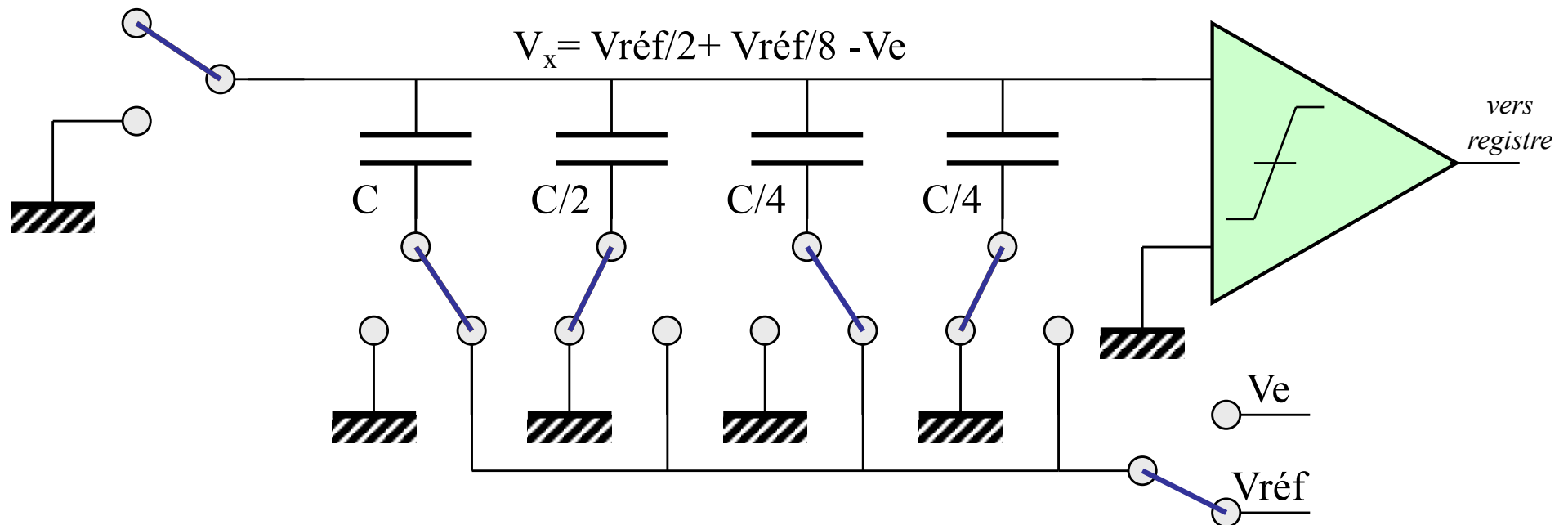
CAN à redistribution de charges

3. Test MSB vers LSB



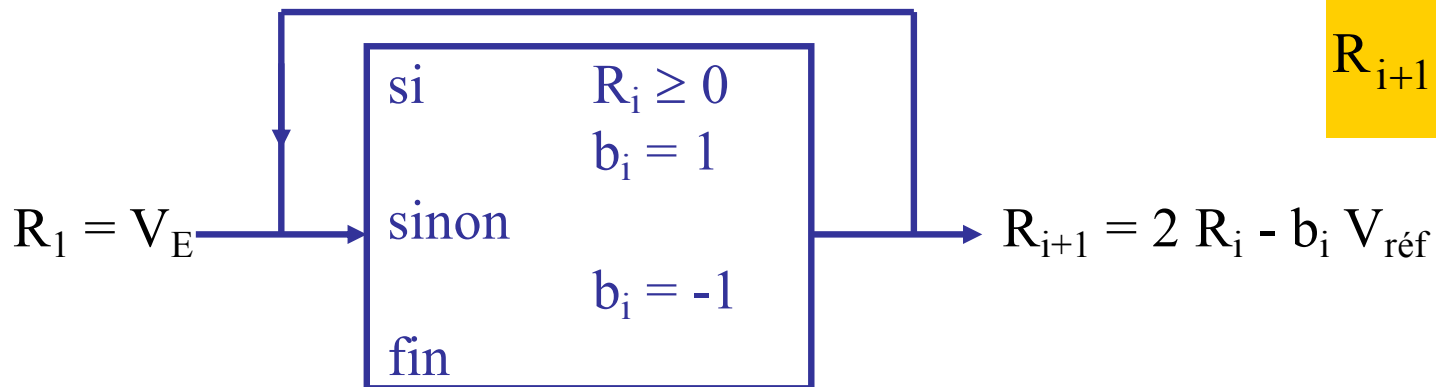
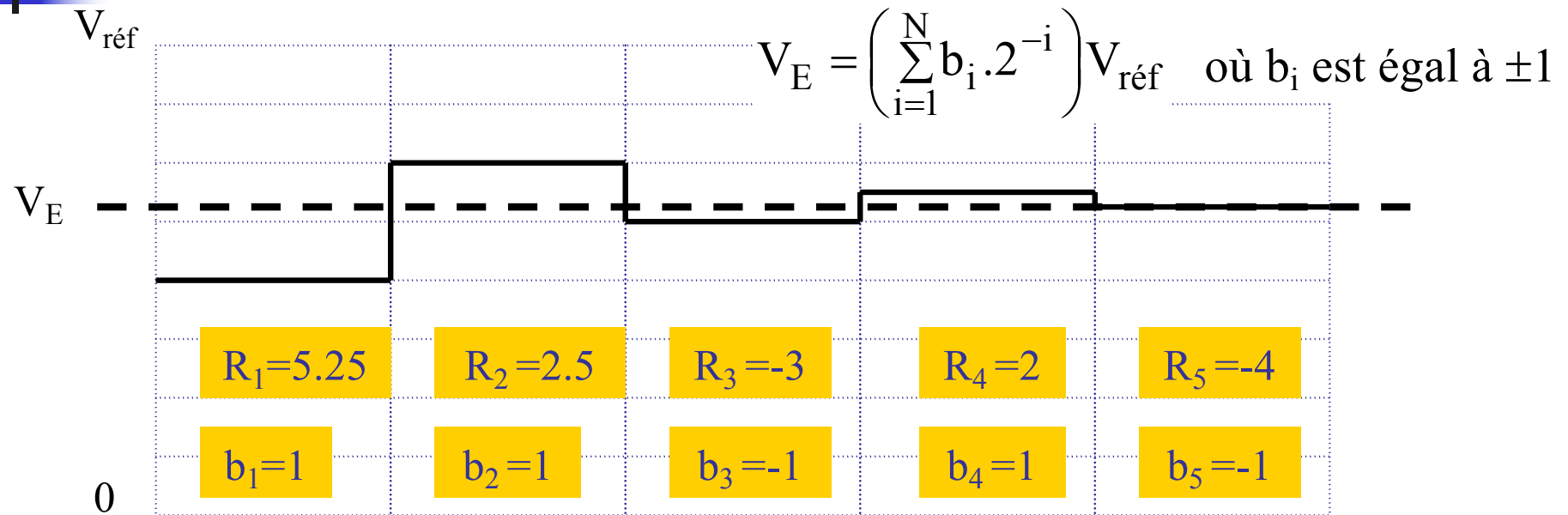
CAN à redistribution de charges

A la fin, V_x est plus petite qu'un LSB



- ➔ Convertisseur insensible aux capacités parasites
- ➔ La charge $2CV_e$ initialement distribuée sur toutes les capacités a été 'redistribuée' sur les seules capacités reliées à $V_{réf}$.

CAN algorithmique



$$R_{i+1} = 2^i \left[R_1 - \sum_{j=1}^i (2^{-j} b_j) V_{\text{réf}} \right]$$

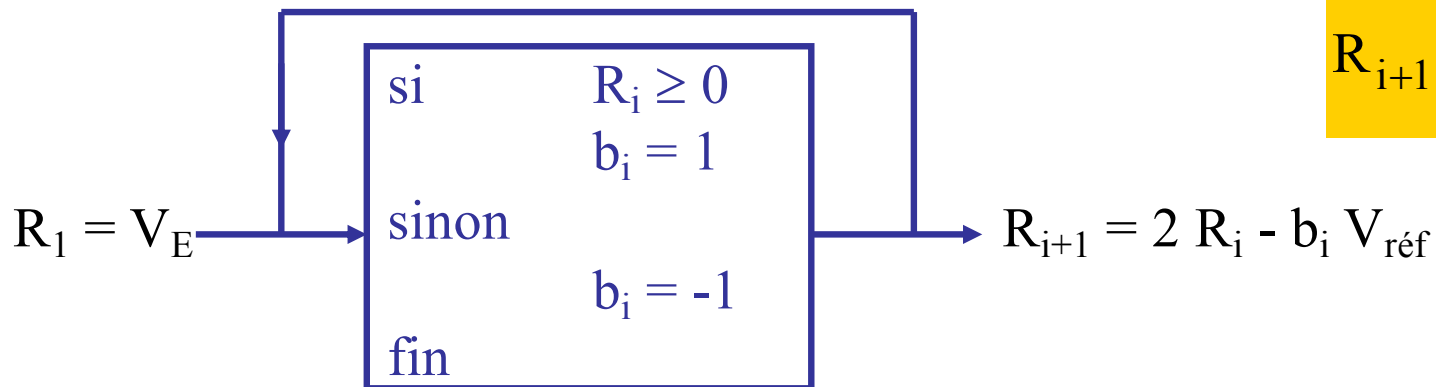
$$\lim_{i \rightarrow \infty} \left\{ \sum_{j=1}^i (2^{-j} b_j) \right\} = \frac{R_1}{V_{\text{réf}}}$$

CAN algorithmique

Avantages : faible consommation
faible surface occupée

Inconvénient : faible vitesse de conversion

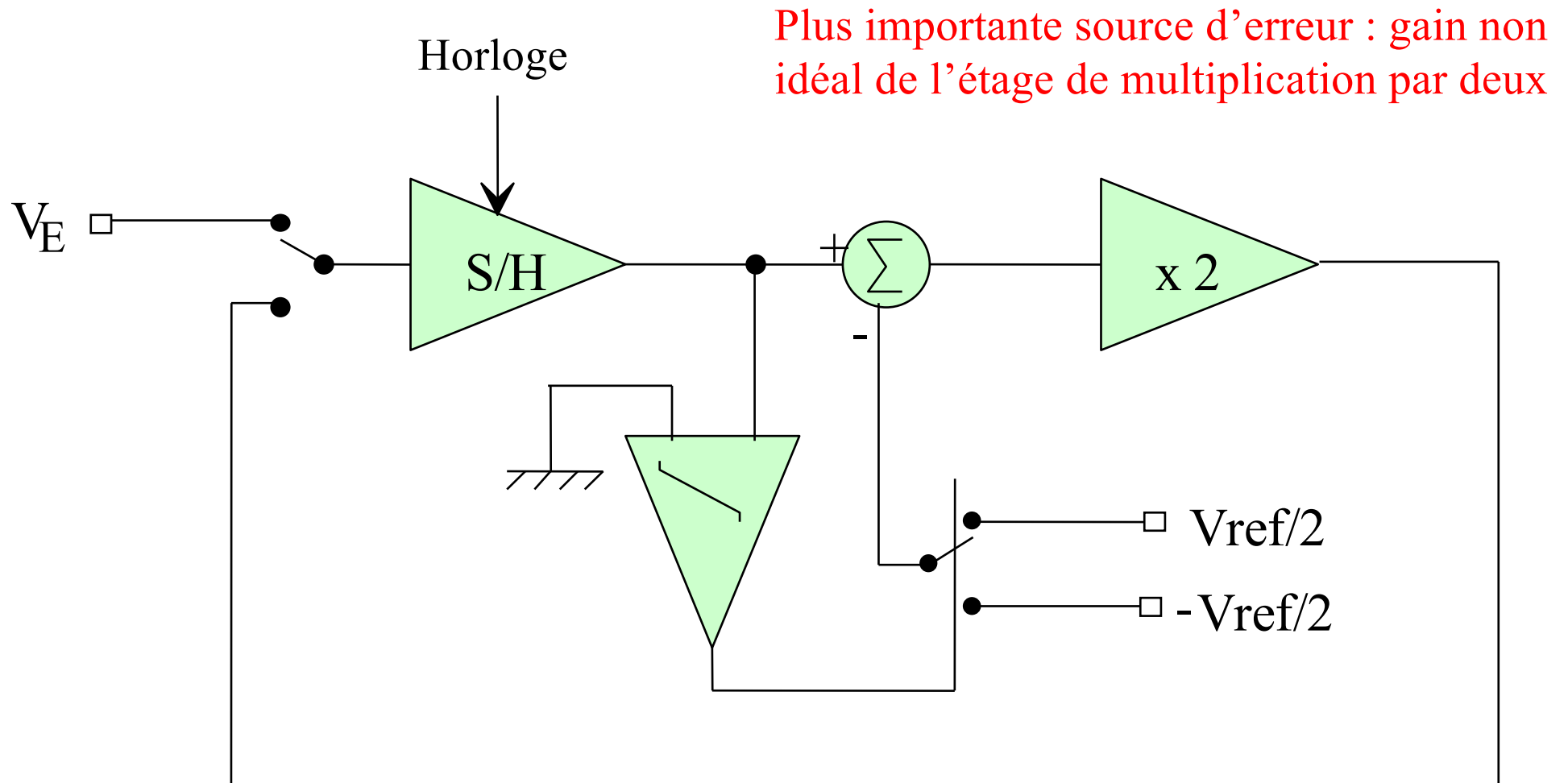
Résolution : 13 à 14 bits

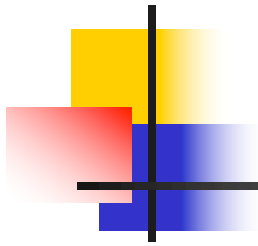


$$R_{i+1} = 2^i \left[R_1 - \sum_{j=1}^i (2^{-j} b_j) V_{\text{réf}} \right]$$

$$\lim_{i \rightarrow \infty} \left\{ \sum_{j=1}^i (2^{-j} b_j) \right\} = \frac{R_1}{V_{\text{réf}}}$$

CAN algorithmique





La conversion analogique numérique

Définition, Échantillonnage

CAN à approximations successives

CAN algorithmiques



CAN flash

Conversion à largeur d'impulsion modulée

Technique du sur échantillonnage et conversion $\Sigma\Delta$

ADC performance: State-of-the-art



Conversion AN rapide

Fréquences d'échantillonnage recherchées : qq. MS/s à qq. **100 MS/s** (à qq. GS/s)

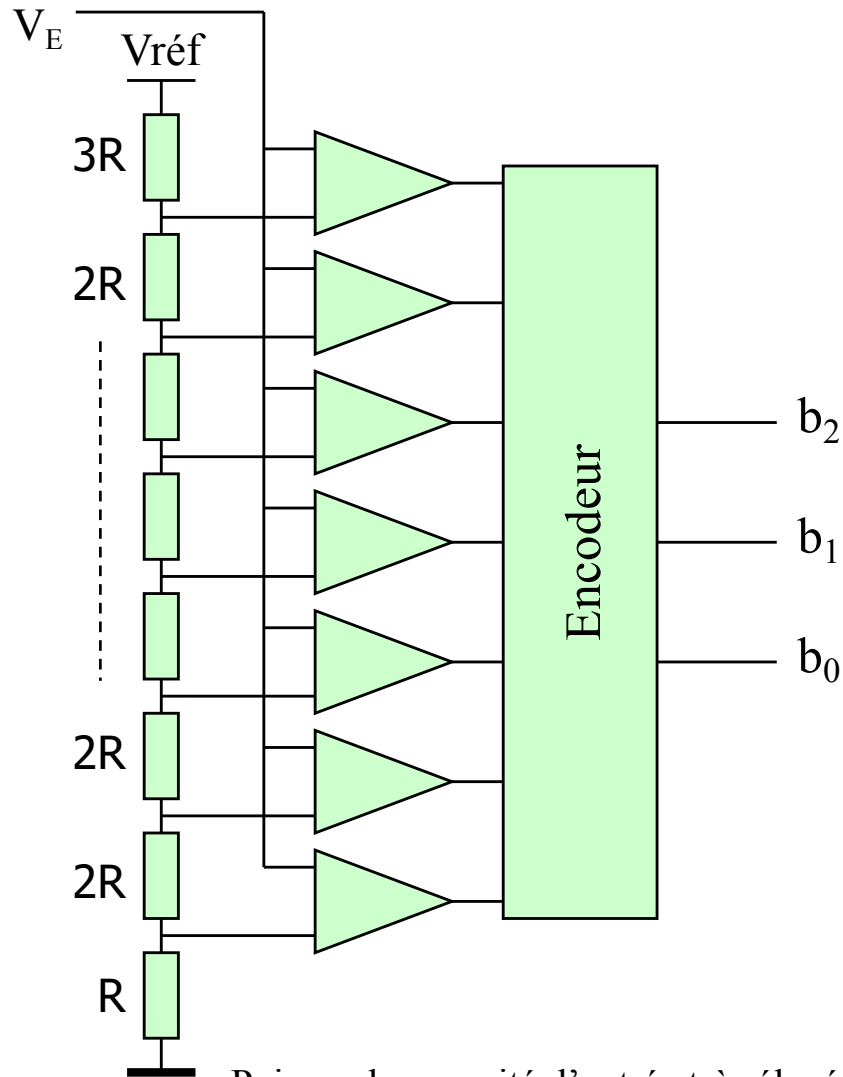
Applications : télécommunications, vidéo, imagerie médicale, radars, analyseurs de réseaux.

➡ nécessité d'une conversion parallèle en un seul cycle d'horloge

Les seuls convertisseurs qui fonctionnent vraiment en un cycle d'horloge sont **les convertisseurs flash**.

D'autres convertisseurs (convertisseurs semi-flash, convertisseurs pipeline) combinent des convertisseurs flash faible résolution et des architectures algorithmiques pour diminuer la consommation au prix de 2 ou 3 cycles d'horloges.

CAN flash



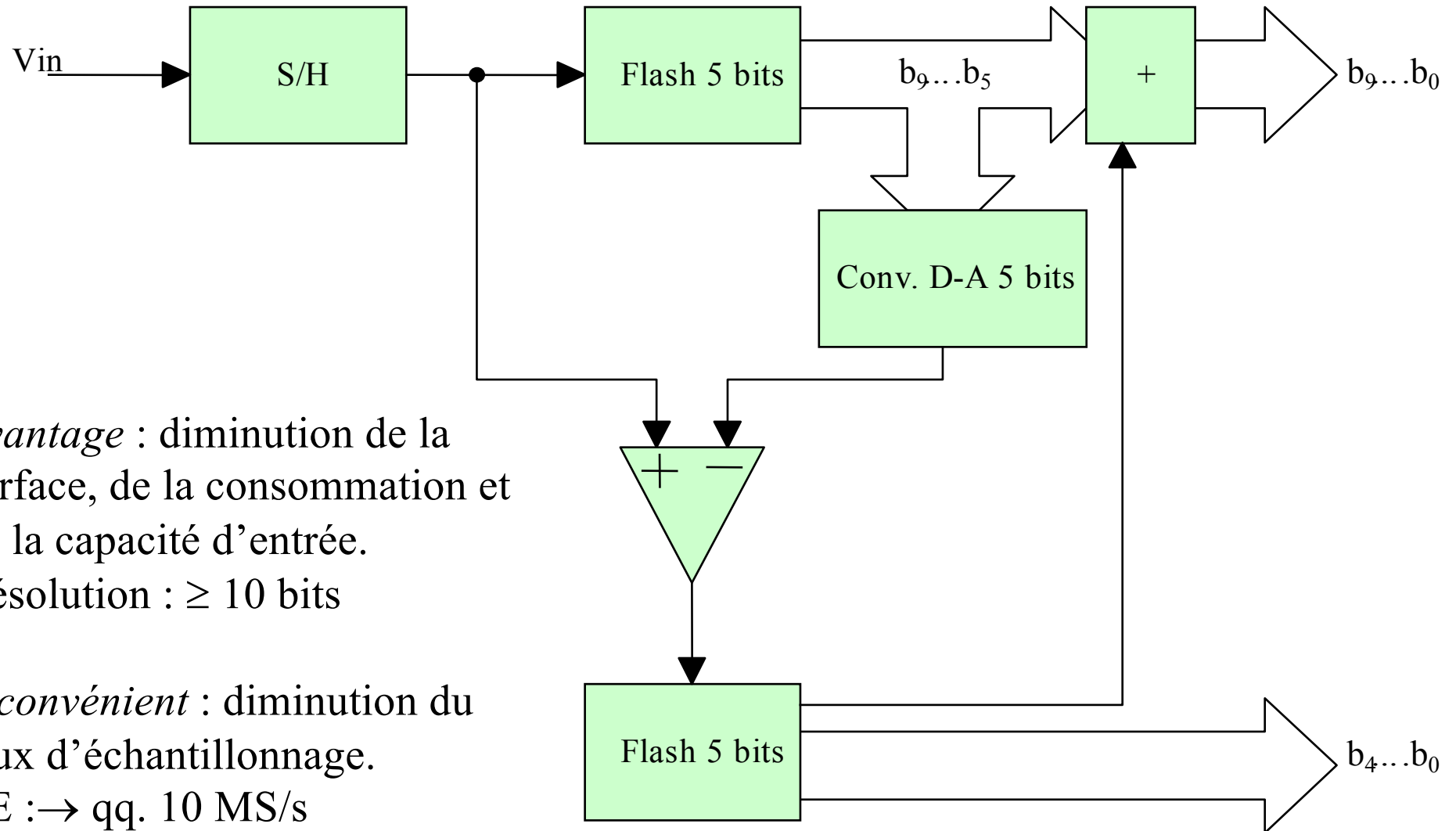
V_E	N
$13V_{\text{réf}}/16$	111
$11V_{\text{réf}}/16$	110
$9V_{\text{réf}}/16$	101
$7V_{\text{réf}}/16$	100
$5V_{\text{réf}}/16$	011
$3V_{\text{réf}}/16$	010
$V_{\text{réf}}/16$	001
	000

Avantage : pas d'échantillonneur bloqueur
→ plus de rapidité.

Inconvénient : un banc de comparateurs
→ consommation et distorsion non linéaire.

Puisque la capacité d'entrée très élevée (qq. 10 pF) des comparateurs est couplée à l'impédance du générateur d'entrée et que la fréquence du signal d'entrée est élevée, des courants importants circulent dans les terminaux d'entrée des comparateurs.

CAN semi-flash



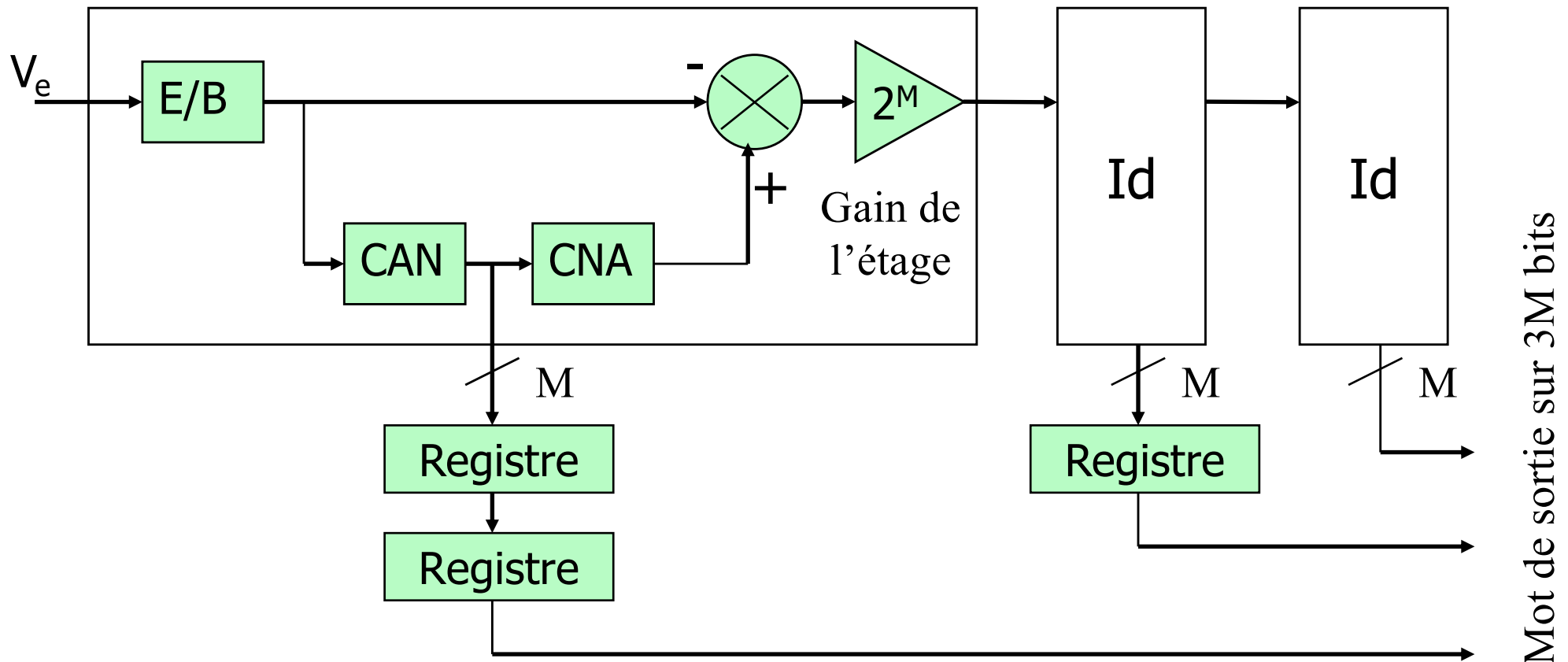
Avantage : diminution de la surface, de la consommation et de la capacité d'entrée.

Résolution : ≥ 10 bits

Inconvénient : diminution du taux d'échantillonnage.

TE \rightarrow qq. 10 MS/s

Architecture Pipeline



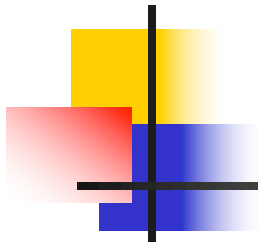
Avantage : augmentation de la résolution (14-16 bits) sans diminution du taux de conversion (qq. 10 MS/s) en limitant surface occupée et consommation



Architectures à résolution limitée

Type de CAN	Performances	avantages	inconvénients
Approximations successives	10 à 12 bits qq. 10 MHz	Faible coût, Faible consommation	Faible vitesse de conversion
Algorithmique ou cyclique	12 à 14 bits qq. 10 MHz	Faible consommation Faible surface occupée	Faible vitesse de conversion
Flash	5 à 6 bits qq. 10 GHz	Très rapide	Forte consommation
Semi-flash	12 à 14 bits qq. 100 MHz	Consommation, surface occupée et vitesse de conversion moyennes	
Pipeline	14 à 16 bits qq. 100 MHz	Bonne résolution, conso élevée Consommation réduite pour 10 bits	

Pour tous ces types de convertisseurs, la précision est limitée par la dispersion sur les composants. Avec une technologie CMOS standard, la dispersion sur les capacités ou résistances intégrées limitent la précision à 10-12 bits (+2 si ajustement laser).



La conversion analogique numérique

Définition, Échantillonnage

CAN à approximations successives

CAN algorithmiques

CAN flash



Conversion à largeur d'impulsion modulée

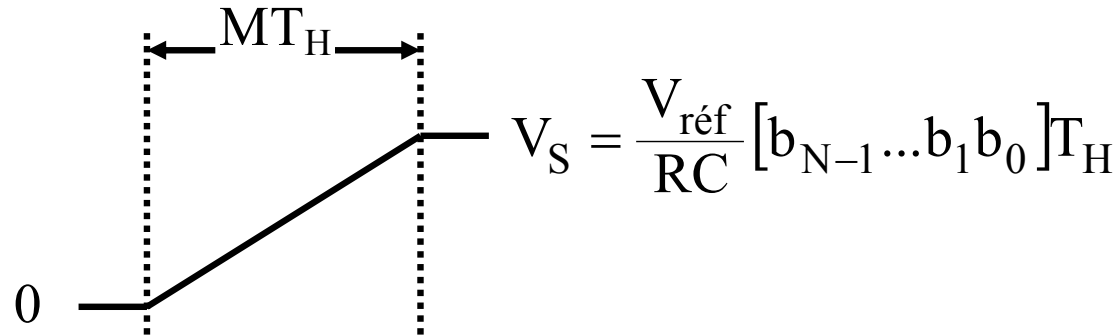
Technique du sur échantillonnage et conversion $\Sigma\Delta$

ADC performance: State-of-the-art

La conversion à largeur d'impulsion modulée

Les convertisseurs à rampe exploitent la relation linéaire qui existe entre l'amplitude et le temps via la constante de temps caractéristique des intégrateurs.

CNA



Avantage :

- La linéarité peut être élevée (18 bits)

Inconvénients :

- Les résistances et les capacités linéaires ne sont pas intégrables.
- Le temps de conversion est trop long

Exemple : résolution 16 bits $\rightarrow 2^{16}=65536$ cycles d'horloges
audio stéréo 44 kHz $\rightarrow F_H = 2,88$ GHz

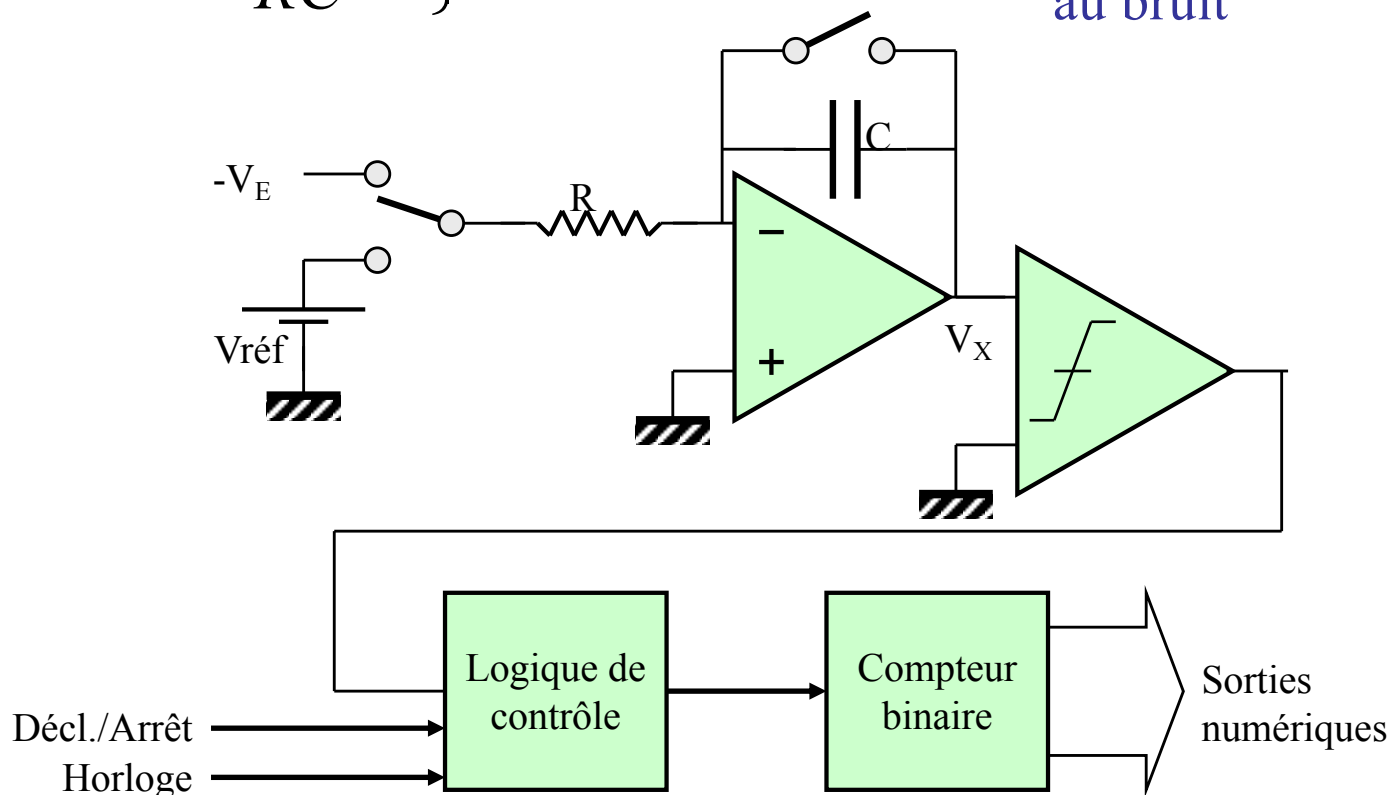
CAN à double rampe

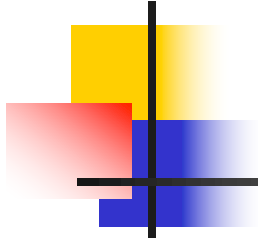
$$\left. \begin{aligned} V_M &= \frac{V_E}{RC} \cdot T_1 \\ V_M &= \frac{V_{réf}}{RC} \cdot T_2 \end{aligned} \right\} V_E = \frac{N_2}{N_1} V_{réf}$$

→ Insensibilité à la valeur de RC

→ Insensibilité à l'offset du comparateur

→ Filtrage passe-bas de V_E : insensibilité au bruit





La conversion analogique numérique

Définition, Échantillonnage

CAN à approximations successives

CAN algorithmiques

CAN flash

Conversion à largeur d'impulsion modulée

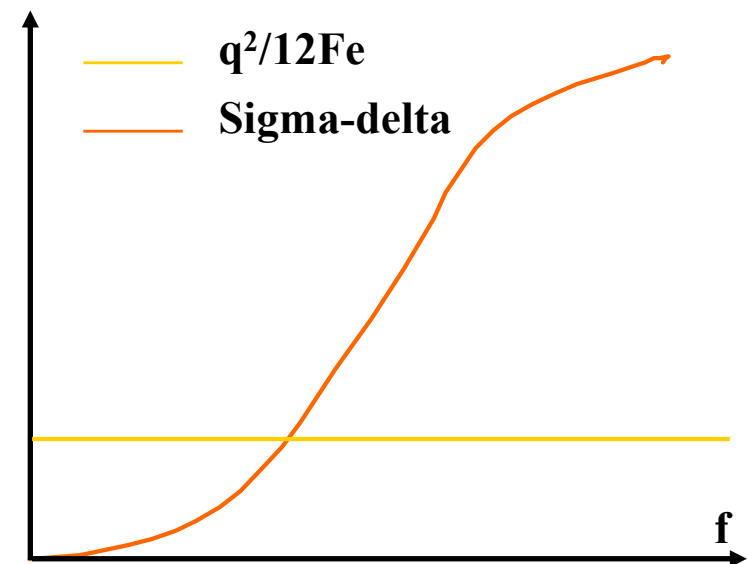
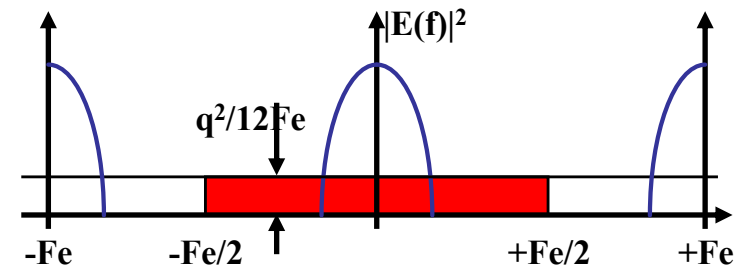
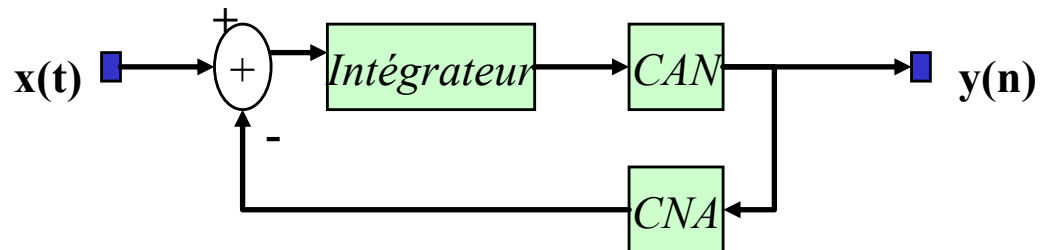


Technique du sur échantillonnage et conversion $\Sigma\Delta$

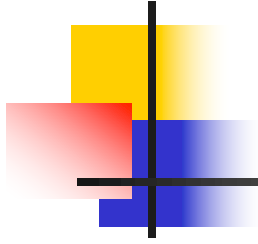
ADC performance: State-of-the-art

CAN à modulation Sigma-Delta

- Technique du sur-échantillonnage
 - $SNR_{dB} = 6,02 N + 1,76 + 10 \log M$
 - avec $M = F_e / 2F_s$ le taux de sur-échantillonnage.
- Modulation sigma-delta
 - séparation spectrale du signal et du bruit



- Filtrage numérique passe-bas ou décimateur



La conversion analogique numérique

Définition, Échantillonnage

CAN à approximations successives

CAN algorithmiques

CAN flash

Conversion à largeur d'impulsion modulée

Technique du sur échantillonnage et conversion $\Sigma\Delta$



ADC performance: State-of-the-art



Performance parameters

■ Speed :

- Nyquist sampling rate : F_N
 - Bandwidth : BW
 - Over Sampling Ratio : OSR
- $$F_N = 2BW$$
- $$OSR = \frac{F_s}{2BW}$$

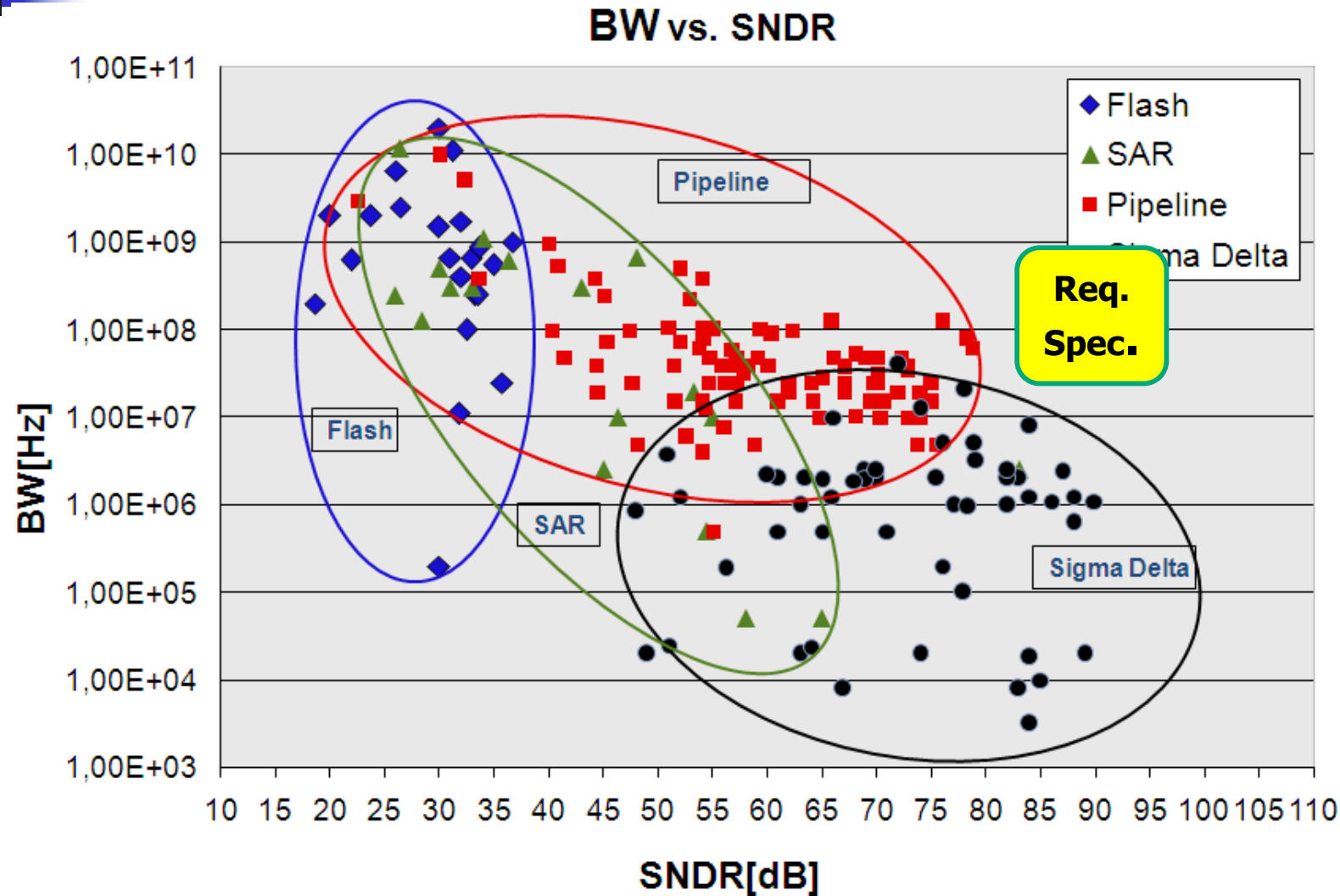
■ Accuracy :

- Stated resolution : N
 - Signal to Noise and Distortion Ratio : $SNDR$
 - Effective number of bits : $ENOB$
 - Spurious Free Dynamic Range : $SFDR$
- $$ENOB = \frac{SNDR - 1.76}{6.02}$$

■ Power :

- Power consumption : P_{diss}
 - Figure of Merit : FoM
- $$FoM = \frac{P_{diss}}{2^{ENOB} \cdot 2BW} \quad [\text{pJ/step}]$$

Bandwidth versus SNDR overview



Overview of the last decade ADCs published in ISSCC, VLSI and CICC conferences



Conclusion

- Le CAN (ou ADC en anglais) est un élément clé dans les systèmes d'acquisition
- Principales spécifications: f_e , PE, résolution, interfaces d'entrée de sortie ...
- Plusieurs architectures sont disponibles, le choix se fait en fonction des spécifications
- La technique des capacités commutées est très répandue pour l'implantation des CANs
- Le principe des Convertisseurs Numériques Analogiques (ou DAC en anglais) est similaire mais avec des contraintes différentes