

一、

1. (1) 电子管 (2) 晶体管 (3) ~~半导体~~ ^{半导体} (4) 微处理器

2. (5) 光刻 (6) ~~海道~~ ^{栅极} (7) 摩尔

3. (8) 程序和数据存储器分离 (9) 程序控制 (10) 寄存器 (11) 控制单元

4. (12) 逻辑门 (13) 微代码 (14) 指令集架构 (15) 汇编

5. (16) 发现错误 (17) 纠正错误 (18) 冗余 (19) 码距 (20) 4

(21) 2 (22) 1 (23) 2 (24) 检错

6. (25) 行选 (26) 先行 (27) 生成 (28) 传递

7. (29) 信息量 (30) 时间 (31) 位宽

8. (32) 易失 (33) 负载 (34) 双端选 (35) 行选通 (36) 列选通

9. (37) 电容 (38) 预充 (39) 访问 (40) 检测 (41) 恢复 (42) 再生放大

10. (43) 开关S (44) 熔丝 (45) 1 (46) 浮栅型 (47) 紫外线 (48) 某一
(49) 闪存

11. (50) 多字 (51) 顺序 (52) 流水~~线~~

12. (53) 调入 (54) 一致性 (55) 写回 (56) 最近最少使用(LRU)

13. (57) ~~AAA~~ 存储管理控制 (58) 容量较小的cache (59) 全相联
(60) 页表块

二、

1. (1) 方法: 根据操作数和运算结果的符号位是否一致进行检测

公式: $V = X_f Y_f \bar{S}_f + \bar{X}_f \bar{Y}_f S_f$ (V 为标志位, X_f 为操作数符号位, S_f 为结果符号位)

$V=0$ 无溢出, $V=1$ 有溢出

(2) 方法: 根据运算过程中最高有效位的进位与符号位的进位是否一致检测

公式: $V = C_f \oplus C_d$

(其中 C_f 为符号位产生的进位信号, C_d 为最高有效位产生的信号)

(3) 方法: 利用变形补码的符号位检测

公式: $V = S_{f1} \oplus S_{f2}$

(S_{f1}, S_{f2} 分别表示运算结果的第1, 2个符号位)

2. (1) 直接相联映射:

地址 $ABCDEH = \underline{1010} \underline{1011} \underline{1100} \underline{1101} \underline{1110}$

划分: 块内地址: 块长16字节, 需4位

cache 块号: cache 容量16KB, 块数16KB/16B=1024, 需10位

标记位: $20 - 10 - 4 = 6$ 位

故得 cache 块号 1111001101 , ~~二进制~~ (3CDH) ^{偏移量EH} 对应 ~~地址~~ 即存储单元位置

(2) 组相联映射:

划分: 块内地址: 仍为4位

Cache 组数: $1024 \text{ 组} / 4 \text{ 路} = 256 = 2^8$ 组, 需8位

标记位: $20 - 8 - 4 = 8$ 位

地址 $ABCDEH = \underline{1010} \underline{1011} \underline{1100} \underline{1101} \underline{1110}$

故得 组号 $11001101 = CDH$, 其中一路即存储单元所在位置
~~偏移量EH~~ 对应的

3. (1) 意义: 使乘数低位位值固定, 便于乘数最低位判断操作, 避免复杂右移电路, 提升运算效率

(2) 根据最低位 y_n 选择输入支持原码一位乘。即 $y_n=1$ 时选 x , $y_n=0$ 时选 0 , 通过控制加法器输入, 实现按位相加。

(3) 运算开始: R_0 存乘积初值为 0 , R_1 存乘数

运算结束: R_0 存乘积高位, R_1 存乘积低位

(4) $P_{i+1} = (P_i + y_{n-i} \cdot x) \cdot 2^{-1} \quad (i=0, 1, 2, \dots, n-1)$

(5) ① C_{in} 是加进位输入, 用于补码乘法的加减控制

$C_{in} = y_n \overline{y_{n+1}}$, 决定 $[x]_{补}$, 0 或 $[-x]_{补}$

② 图中补码采用算术右移, 符号位需保持不变, C_{out} 参与移位给进位符号位
~~图中~~ 图中乘数右移 C_{out} 不影响符号

4. (1) TLB命中: CPU 给出 VA 在 TLB 中找到对应 PTEA 可快速读取 PPN,

实现 VA 到 PA 转换, 无需访问主存表。

cache 命中: 转换后 PA 对应的数据内容存在于 cache 中可直接从 cache 读取数据

页命中: VA 对应的 PT 已存在于主存页表中, 表明该页已调入主存

(2) TLB 命中 ~~很快~~ 很快 cache 也命中时

(3) 存在。TLB 缺失仅表示页项不在 TLB 中缓存, 但该页可能已在主存中 (命中)

其对应 PA 的数据可能已在 cache 中 (cache 命中)

(4) 同: 若主要将缺失数据调入目标存储结构

异: 缺页需从磁盘读取页面到主存更新 TLB 和页表

cache 缺失仅从主存读取数据到 cache, 不涉及磁盘和页表更新

8 位数据

6. 需要 4 个校验位 位数为 1, 2, 4, 8

$P_1, P_2, d_1, P_4, d_2, d_3, d_4, P_8, d_5, d_6, d_7, d_8$

$d_1 \sim d_8$ 分别对应 "0110110" 各位

$P_1 = d_8 \oplus d_7 \oplus d_5 \oplus d_4 \oplus d_2 = 0 \oplus 1 \oplus 1 \oplus 0 \oplus 1 = 1$

$P_2 = d_8 \oplus d_6 \oplus d_5 \oplus d_3 \oplus d_1 = 0$

$P_3 = d_7 \oplus d_6 \oplus d_5 = 1, P_4 = d_7 \oplus d_3 \oplus d_2 \oplus d_1 = 0$

最终 12 位码字 100111100110

$$\text{校验位 } S_1 = p_1 \oplus d_8 \oplus d_7 \oplus d_5 \oplus d_4 \oplus d_2 = 1$$

$$S_2 = p_2 \oplus d_8 \oplus d_6 \oplus d_5 \oplus d_3 \oplus d_1 = 0$$

$$S_3 = p_3 \oplus d_7 \oplus d_6 \oplus d_5 = 0$$

$$S_4 = p_4 \oplus d_4 \oplus d_3 \oplus d_2 \oplus d_1 = 1$$

$S_4 S_3 S_2 S_1 = 1001$, 表示第9位出错, 即 d_4 出错, 将其取反 ($1 \rightarrow 0$)

纠错为 0111 0110