

《数字逻辑》

（第4章习题答案）

厦门大学信息学院软件工程系 曾文华

2024年10月21日

课程内容

- 全书共9章：

第1章 基本知识

第2章 逻辑代数基础

第3章 集成门电路与触发器

第4章 组合逻辑电路

第5章 同步时序逻辑电路

第6章 异步时序逻辑电路

第7章 中规模通用集成电路及其应用

第8章 可编程逻辑器件

第9章 综合应用举例



第4章 组合逻辑电路

- 4.1 组合逻辑电路分析
- 4.2 组合逻辑电路设计
- 4.3 组合逻辑电路的险象

习题 (P114)

- 4.1
- 4.3
- 4.4
- 4.5
- 4.8
- 4.9
- 4.10
- 4.12

习题 (P114)

4.1 分析图 4.27 所示的组合逻辑电路,说明电路功能,并画出其简化逻辑电路图。

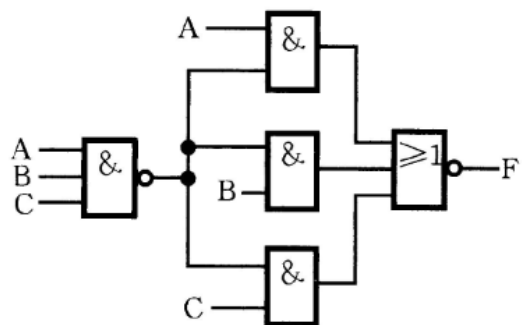


图 4.27 组合逻辑电路

- 答：
 - 在Logisim上画出该电路，并得到真值表。

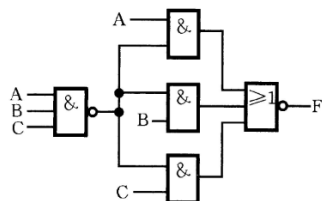
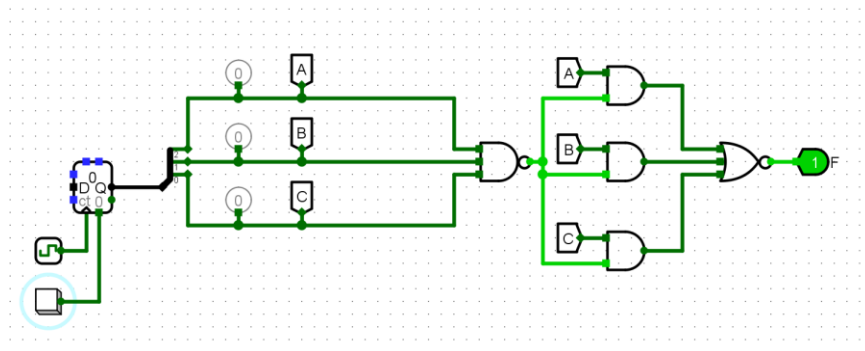
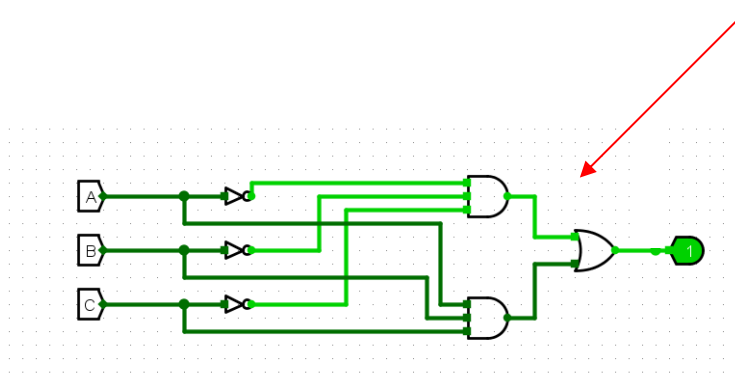


图 4.27 组合逻辑电路



A	B	C	F
0	0	0	1
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	1

- 根据真值表，可知该电路为“判断ABC是否一致”的电路。如果A=B=C=0（或A=B=C=1），则F=1；否则，F=0。
- 根据真值表，可以得到该电路的简化逻辑公式： $F = \neg A \cdot \neg B \cdot \neg C + A \cdot B \cdot C$ 。其简化逻辑电路如下：



习题 (P114)

4.2 分析图 4.28 所示的组合逻辑电路:(1) 指出在哪些输入取值下,输出 F 的值为 1;
(2) 改用异或门实现该电路的逻辑功能。

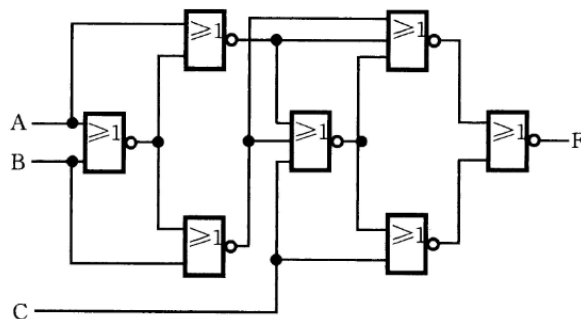


图 4.28 组合逻辑电路

- 答：
 - 在Logisim上画出该电路，并得到真值表。

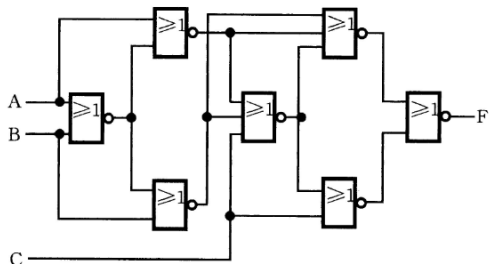
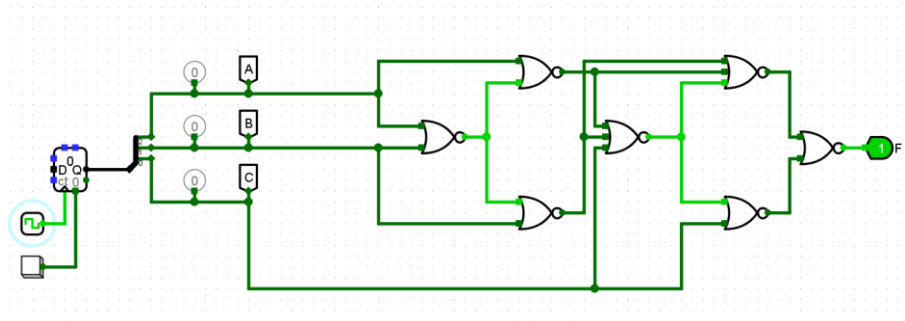
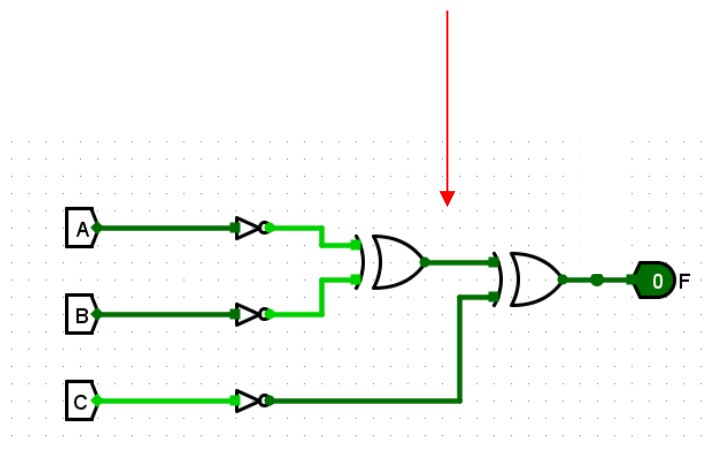


图 4.28 组合逻辑电路



A	B	C	F
0	0	0	1
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	0

- (1) 根据真值表，可知该电路在ABC=000、011、101、110的取值下，F=1。
- (2) 根据真值表，得到： $F = \overline{A} \cdot \overline{B} \cdot \overline{C} + \overline{A} \cdot B \cdot C + A \cdot \overline{B} \cdot C + A \cdot B \cdot \overline{C} = \overline{A} \cdot (\overline{B} \cdot \overline{C} + B \cdot C) + A \cdot (\overline{B} \cdot C + B \cdot \overline{C}) = \overline{A} \cdot \overline{(B \oplus C)} + A \cdot (B \oplus C) = \overline{(A \oplus B \oplus C)} = \overline{A \oplus B \oplus C}$ 。异或门实现的逻辑电路如下：



习题 (P114)

4.3 分析图 4.29 所示组合逻辑电路,列出真值表,说明该电路的逻辑功能。

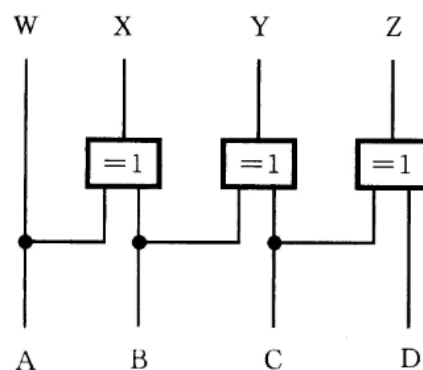


图 4.29 组合逻辑电路

• 答：

- 在Logisim上画出该电路，并得到真值表。由真值表可知，该电路为将“4位二进制码转换为典型格雷码”的电路。

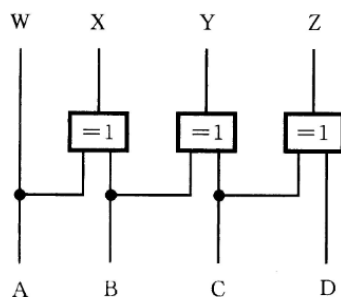
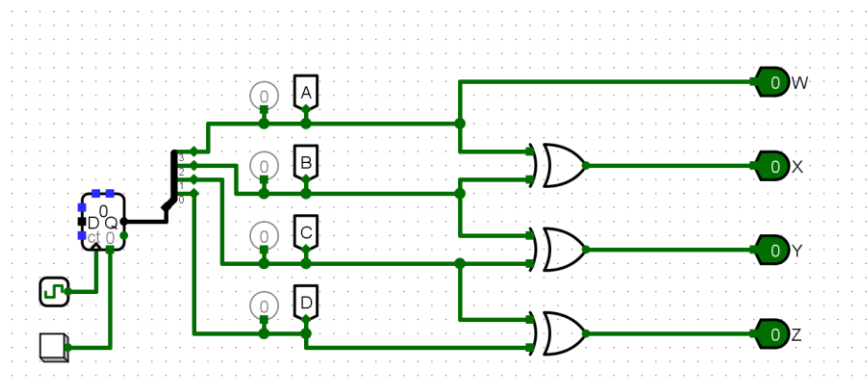


图 4.29 组合逻辑电路



A	B	C	D	W	X	Y	Z
0	0	0	0	0	0	0	0
0	0	0	1	0	0	0	1
0	0	1	0	0	0	1	1
0	0	1	1	0	0	1	0
0	1	0	0	0	1	1	0
0	1	0	1	0	1	1	1
0	1	1	0	0	1	0	1
0	1	1	1	0	1	0	0
1	0	0	0	1	1	0	0
1	0	0	1	1	1	0	1
1	0	1	0	1	1	1	1
1	0	1	1	1	1	1	0
1	1	0	0	1	0	1	0
1	1	0	1	1	0	1	1
1	1	1	0	1	0	0	1
1	1	1	1	1	0	0	0

表 1.4 与 4 位二进制码对应的典型格雷码

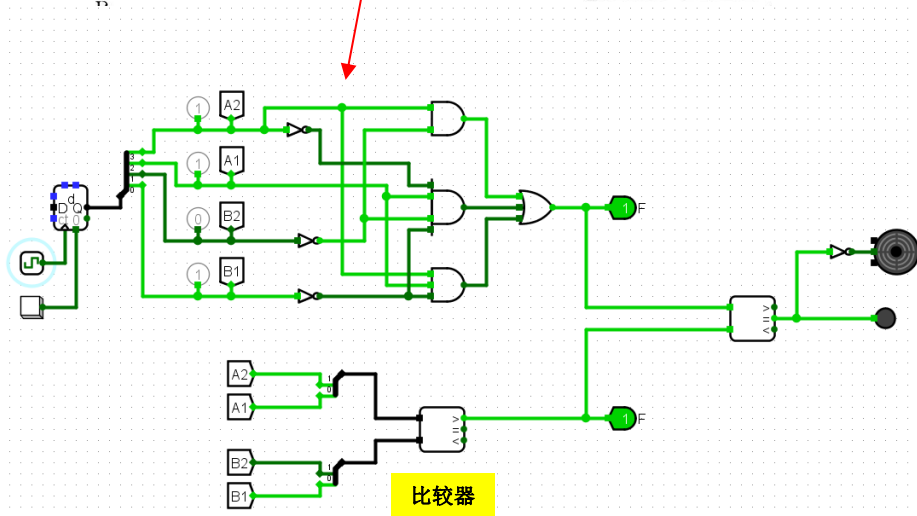
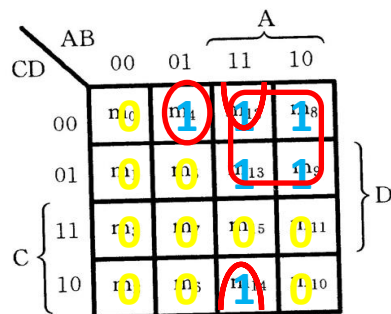
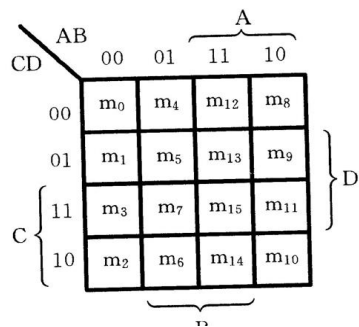
十进制数	4 位二进制码	典型格雷码	十进制数	4 位二进制码	典型格雷码
0	0000	0000	8	1000	1100
1	0001	0001	9	1001	1101
2	0010	0011	10	1010	1111
3	0011	0010	11	1011	1110
4	0100	0110	12	1100	1010
5	0101	0111	13	1101	1011
6	0110	0101	14	1110	1001
7	0111	0100	15	1111	1000

习题 (P114)

4.4 设计一个组合逻辑电路,该电路输入端接收两个 2 位二进制数 $A=A_2A_1, B=B_2B_1$ 。当 $A>B$ 时,输出 $Z=1$,否则 $Z=0$ 。

• 答:

- 首先给出输出Z与输入 A_2 、 A_1 、 B_2 、 B_1 的真值表。
- 根据真值表，可以画出卡诺图；由卡诺图，得到该电路的逻辑公式：
 - $F = A_2 \cdot \neg B_2 + A_2 \cdot A_1 \cdot \neg B_1 + \neg A_2 \cdot A_1 \cdot \neg B_2 \cdot B_1$
- 根据逻辑公式，画出组合逻辑电路图。



A>B	Z=1	A<=B	Z=0
-----	-----	------	-----

A_2	A_1	B_2	B_1	Z
0	0	0	0	0
0	0	0	1	0
0	0	1	0	0
0	0	1	1	0
0	1	0	0	1
0	1	0	1	0
0	1	1	0	0
0	1	1	1	0
1	0	0	0	1
1	0	0	1	1
1	0	1	0	0
1	0	1	1	0
1	1	0	0	1
1	1	0	1	1
1	1	1	0	1
1	1	1	1	0

习题 (P114)

4.5 设计一个代码转换电路,将 1 位十进制数的余 3 码转换成 2421 码。

• 答:

- 用ABCD定义余3码（输入），用WXYZ定义2421码（输出）。根据第1章的表1.3，得到输入与输出的真值表。

表 1.3 常用的 3 种 BCD 码

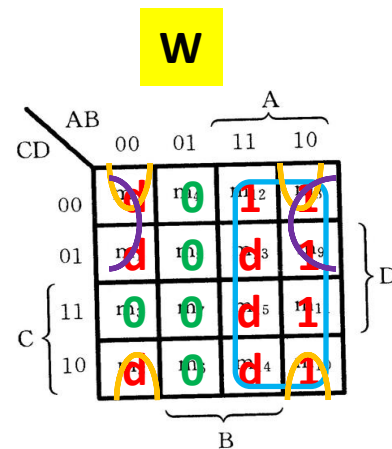
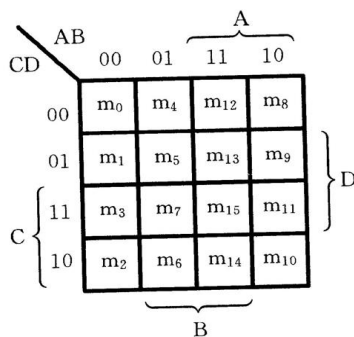
十进制字符	8421 码	2421 码	余 3 码
0	0000	0000	0011
1	0001	0001	0100
2	0010	0010	0101
3	0011	0011	0110
4	0100	0100	0111
5	0101	1011	1000
6	0110	1100	1001
7	0111	1101	1010
8	1000	1110	1011
9	1001	1111	1100

余3码

2421码

A	B	C	D			W	X	Y	Z
0	0	1	1	3		0	0	0	0
0	1	0	0	4		0	0	0	1
0	1	0	1	5		0	0	1	0
0	1	1	0	6		0	0	1	1
0	1	1	1	7		0	1	0	0
1	0	0	0	8		1	0	1	1
1	0	0	1	9		1	1	0	0
1	0	1	0	10		1	1	0	1
1	0	1	1	11		1	1	1	0
1	1	0	0	12		1	1	1	1

- 根据真值表，首先得到W的卡诺图。
- 由卡诺图，得到W的逻辑公式：
- $W = A + /B \cdot /C + /B \cdot D$



– 根据真值表，得到X的卡诺图。

– 由卡诺图，得到X的逻辑公式：

– $X = A \cdot B + A \cdot D + A \cdot C + B \cdot C \cdot D$

– 根据真值表，得到Y的卡诺图。

– 由卡诺图，得到Y的逻辑公式：

– $Y = A \cdot C \cdot D + B \cdot C \cdot D + A \cdot C \cdot D + B \cdot C \cdot D$

– 根据真值表，得到Z的卡诺图。

– 由卡诺图，得到Z的逻辑公式：

– $Z = B \cdot D + A \cdot D$

余3码

2421码

A	B	C	D			W	X	Y	Z
0	0	1	1	3		0	0	0	0
0	1	0	0	4		0	0	0	1
0	1	0	1	5		0	0	1	0
0	1	1	0	6		0	0	1	1
0	1	1	1	7		0	1	0	0
1	0	0	0	8		1	0	1	1
1	0	0	1	9		1	1	0	0
1	0	1	0	10		1	1	0	1
1	0	1	1	11		1	1	1	0
1	1	0	0	12		1	1	1	1

X

AB	00	01	11	10
CD	m ₀	m ₄	m ₁₂	m ₈
01	m ₁	m ₅	m ₁₃	m ₉
11	m ₃	m ₇	m ₁₅	m ₁₁
10	m ₂	m ₆	m ₁₄	m ₁₀

AB	00	01	11	10
CD	d	0	1	0
01	d	0	d	1
11	0	1	d	1
10	d	0	d	1

Y

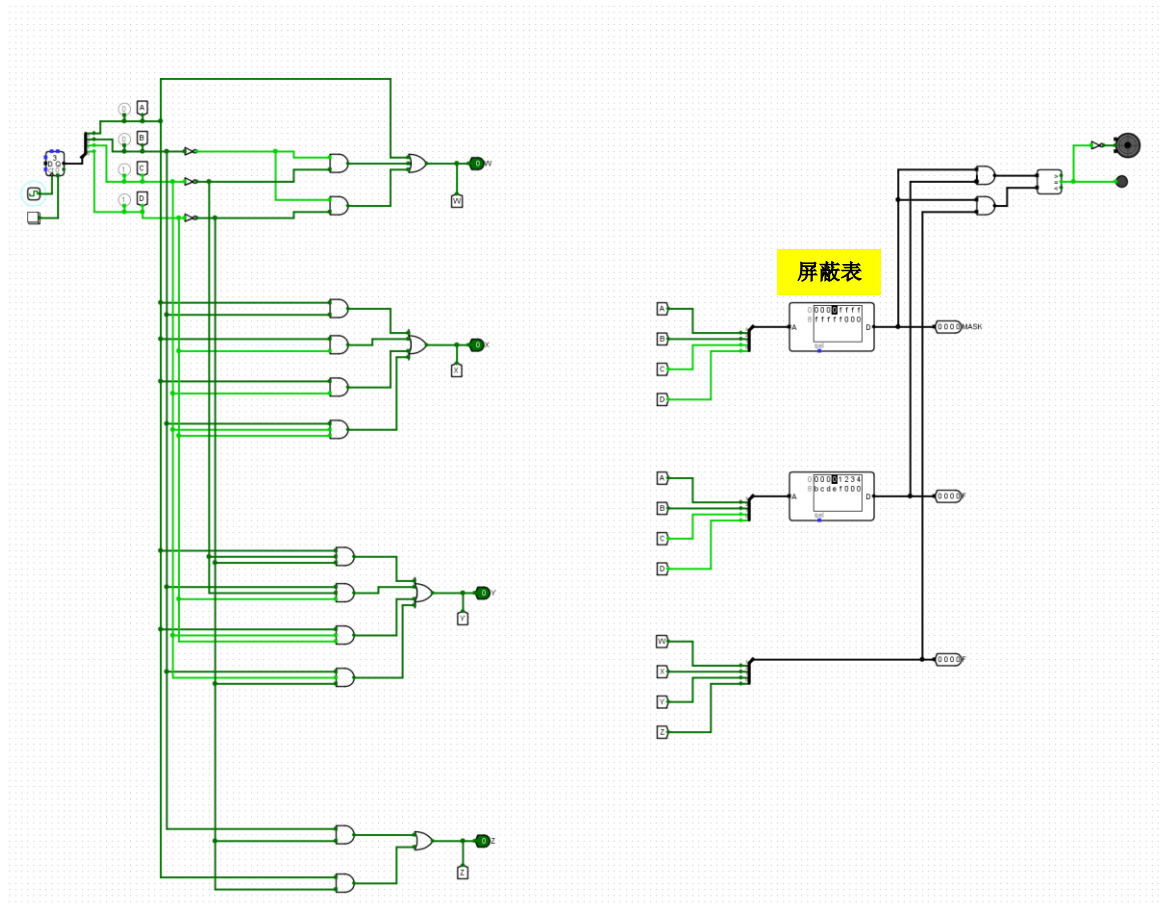
AB	00	01	11	10
CD	d	0	1	1
01	d	0	d	0
11	0	0	d	1
10	d	1	d	0

Z

AB	00	01	11	10
CD	d	1	1	1
01	d	0	d	0
11	0	0	d	0
10	d	1	d	1

— 由逻辑公式，得到逻辑电路：

- $W = A + \bar{B} \cdot \bar{C} + \bar{B} \cdot D$
- $X = A \cdot B + A \cdot D + A \cdot C + B \cdot C \cdot D$
- $Y = A \cdot \bar{C} \cdot \bar{D} + B \cdot \bar{C} \cdot D + A \cdot C \cdot D + B \cdot C \cdot \bar{D}$
- $Z = B \cdot \bar{D} + A \cdot \bar{D}$



习题 (P114)

4.6 假定 $X=AB$ 代表一个 2 位二进制数, 试设计满足如下要求的逻辑电路(Y 也用二进制数表示):

(1) $Y=X^2$

(2) $Y=X^3$

• 答:

— (1)

- 因为 $X=AB=0\sim 3$, 因此 $Y=X^2=0\sim 9$, Y 需要用4位二进制数表示 ($Y_3Y_2Y_1Y_0$)。
- 可以得到 X 与 Y 的真值表。

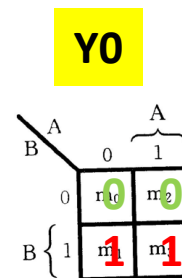
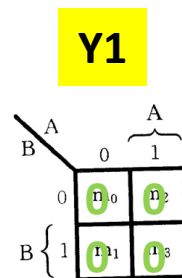
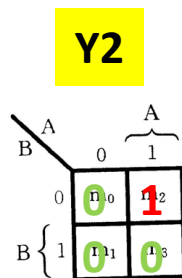
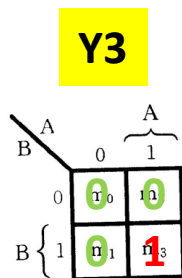
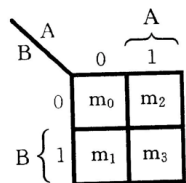
- 根据真值表, 首先得到 Y_3 的卡诺图。由卡诺图, 得到 Y_3 的逻辑公式:
- $Y_3 = A \cdot B$

- 根据真值表, 首先得到 Y_2 的卡诺图。由卡诺图, 得到 Y_2 的逻辑公式:
- $Y_2 = A \cdot /B$

- 根据真值表, 首先得到 Y_1 的卡诺图。由卡诺图, 得到 Y_1 的逻辑公式:
- $Y_1 = 0$

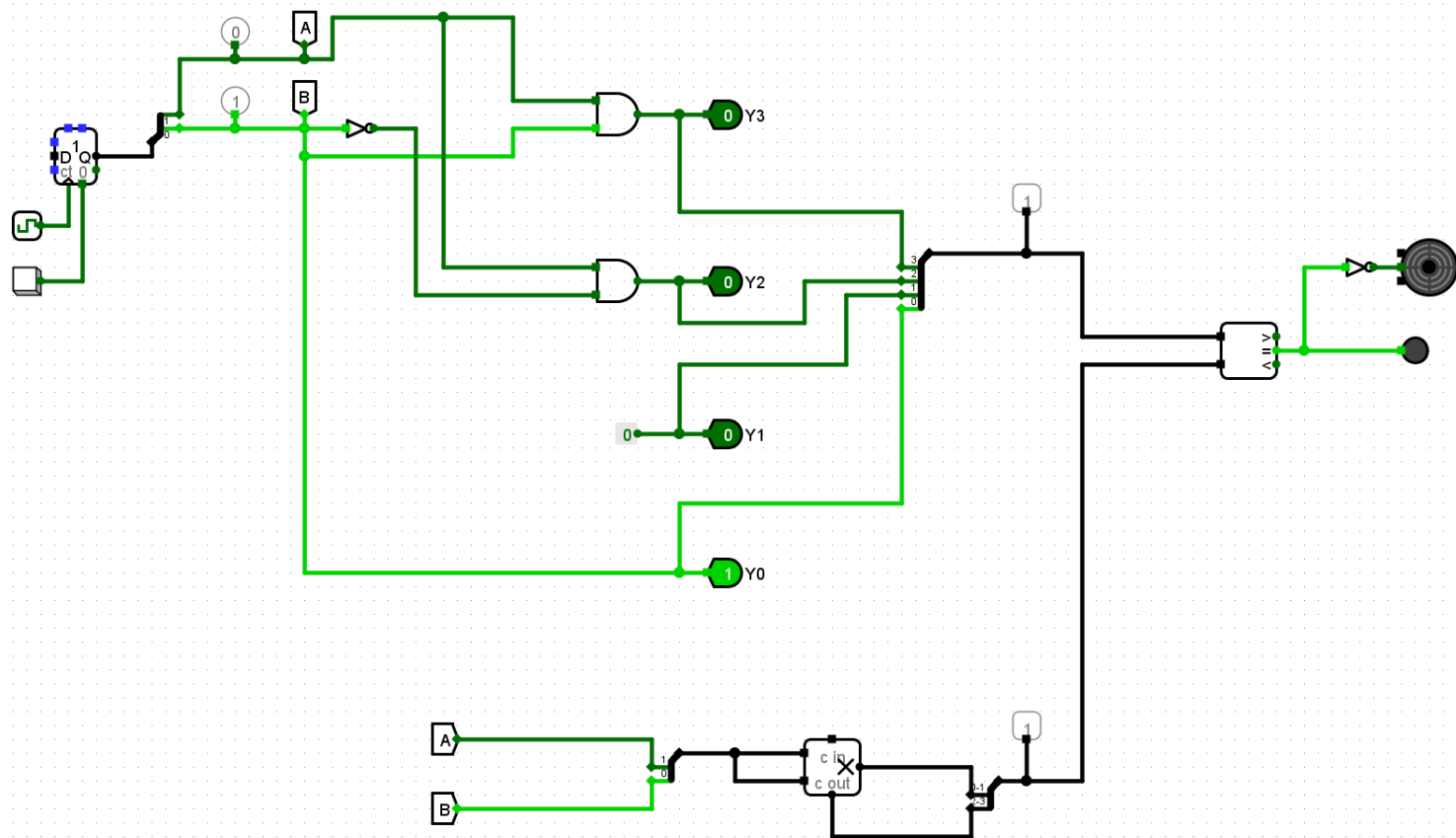
- 根据真值表, 首先得到 Y_0 的卡诺图。由卡诺图, 得到 Y_0 的逻辑公式:
- $Y_0 = B$

A	B			Y_3	Y_2	Y_1	Y_0	
0	0	0		0	0	0	0	0
0	1	1		0	0	0	1	1
1	0	2		0	1	0	0	4
1	1	3		1	0	0	1	9



— 由逻辑公式，得到逻辑电路：

- $Y3 = A \cdot B$
- $Y2 = A \cdot \neg B$
- $Y1 = 0$
- $Y0 = B$



— (2)

- 因为 $X=AB=0 \sim 3$, 因此 $Y=X^3=0 \sim 27$, Y 需要用5位二进制数表示 ($Y_4Y_3Y_2Y_1Y_0$)。
- 可以得到 X 与 Y 的真值表。

- 根据真值表, 首先得到 Y_4 的卡诺图。由卡诺图, 得到 Y_4 的逻辑公式:

- $Y_4 = A \cdot B$

- 根据真值表, 首先得到 Y_3 的卡诺图。由卡诺图, 得到 Y_3 的逻辑公式:

- $Y_3 = A$

- 根据真值表, 首先得到 Y_2 的卡诺图。由卡诺图, 得到 Y_2 的逻辑公式:

- $Y_2 = 0$

- 根据真值表, 首先得到 Y_1 的卡诺图。由卡诺图, 得到 Y_1 的逻辑公式:

- $Y_1 = A \cdot B$

- 根据真值表, 首先得到 Y_0 的卡诺图。由卡诺图, 得到 Y_0 的逻辑公式:

- $Y_0 = B$

A	B			Y4	Y3	Y2	Y1	Y0	
0	0	0		0	0	0	0	0	0
0	1	1		0	0	0	0	1	1
1	0	2		0	1	0	0	0	8
1	1	3		1	1	0	1	1	27

		A	
		0	1
B	0	m ₀	m ₂
	1	m ₁	m ₃

		A	
		0	1
B	0	0	0
	1	0	1

		A	
		0	1
B	0	0	1
	1	0	1

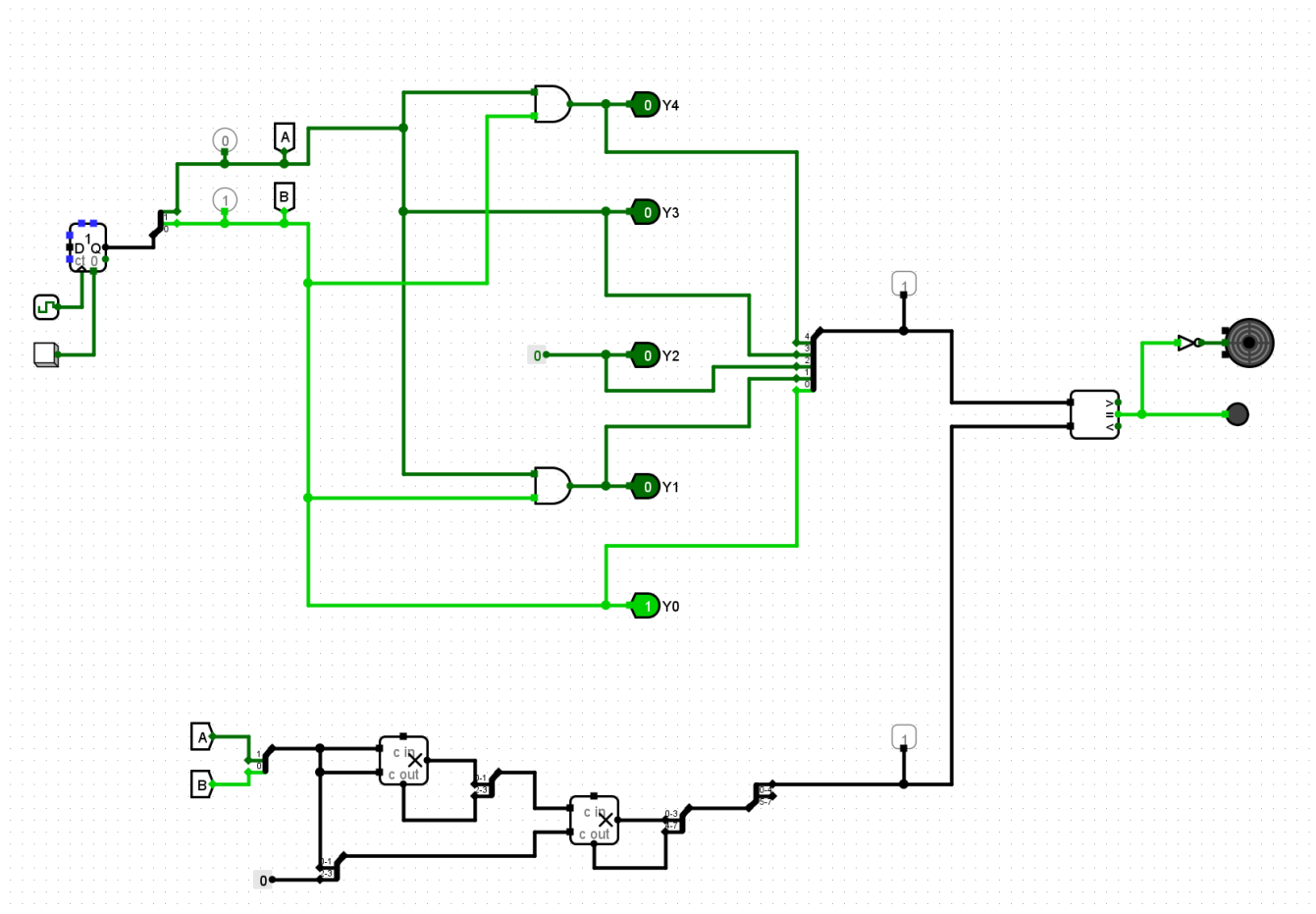
		A	
		0	1
B	0	0	0
	1	0	0

		A	
		0	1
B	0	0	0
	1	0	1

		A	
		0	1
B	0	0	0
	1	1	1

— 由逻辑公式，得到逻辑电路：

- $Y4 = A \cdot B$
- $Y3 = A$
- $Y2 = 0$
- $Y1 = A \cdot B$
- $Y0 = B$



习题 (P114)

4.7 用与非门设计一个组合逻辑电路,该电路输入为 1 位十进制数的 2421 码,当输入的数字为素数时,输出 F 为 1,否则 F 为 0。

• 答:

– 十进制数与2421码（用A、B、C、D表示）的关系见表1.3。0~9的素数（质数）有4个，分别是：**2、3、5、7**。根据表1.3可以得到输出F与输入A、B、C、D的真值表。

– 根据真值表，可以画出卡诺图；由卡诺图，得到该电路的逻辑公式：

• $F = A \cdot B + /A \cdot C + A \cdot /C \cdot D$ 或者 $F = A \cdot B + /B \cdot C + A \cdot /C \cdot D$

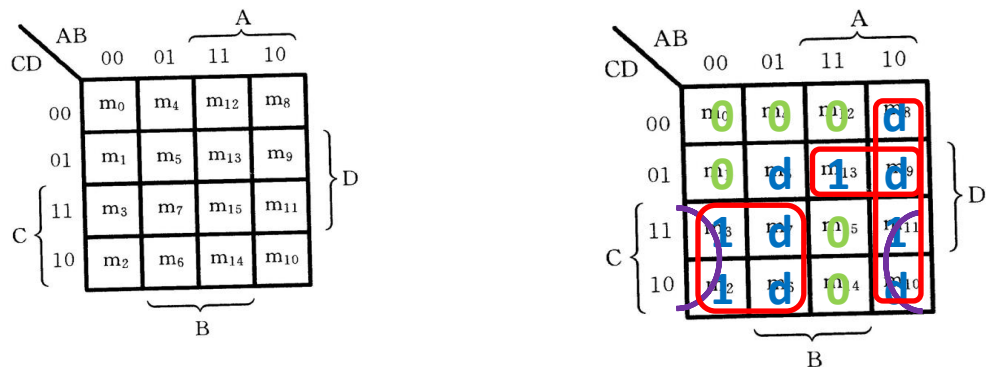


表 1.3 常用的 3 种 BCD 码

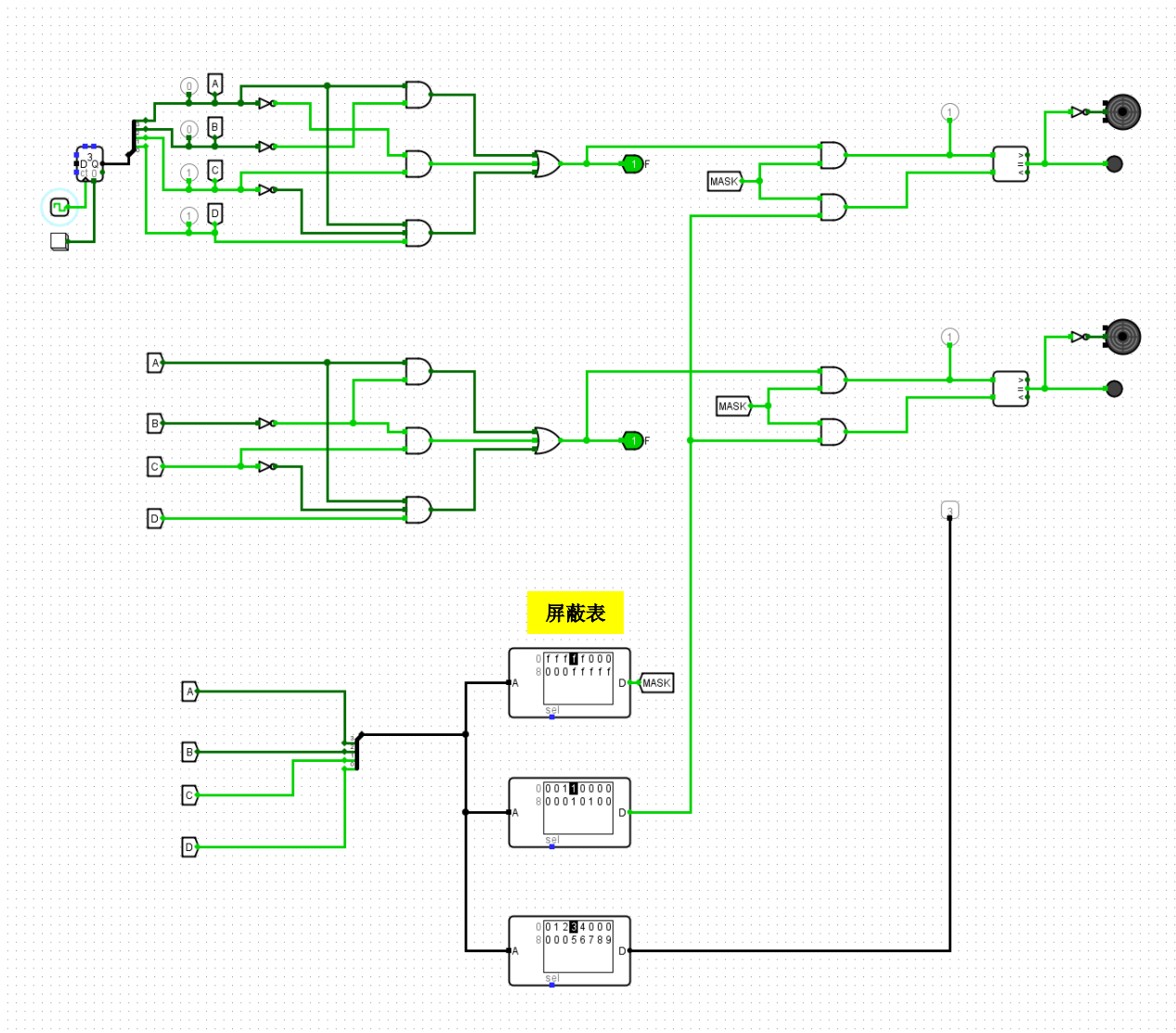
十进制字符	8421 码	2421 码	余 3 码
0	0000	0000	0011
1	0001	0001	0100
2	0010	0010	0101
3	0011	0011	0110
4	0100	0100	0111
5	0101	1011	1000
6	0110	1100	1001
7	0111	1101	1010
8	1000	1110	1011
9	1001	1111	1100

序号	A	B	C	D	十进制字符	F
0	0	0	0	0	0	0
1	0	0	0	1	1	0
2	0	0	1	0	2	1
3	0	0	1	1	3	1
4	0	1	0	0	4	0
5	0	1	0	1	X	d
6	0	1	1	0	X	d
7	0	1	1	1	X	d
8	1	0	0	0	X	d
9	1	0	0	1	X	d
10	1	0	1	0	X	d
11	1	0	1	1	5	1
12	1	1	0	0	6	0
13	1	1	0	1	7	1
14	1	1	1	0	8	0
15	1	1	1	1	9	0

— 由逻辑公式，得到逻辑电路：

• $F = A \cdot B + \neg A \cdot C + A \cdot \neg C \cdot D$

或者 $F = A \cdot B + \neg B \cdot C + A \cdot \neg C \cdot D$

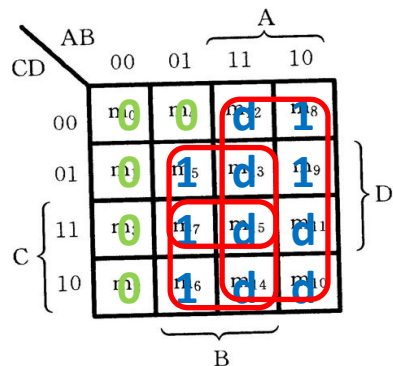
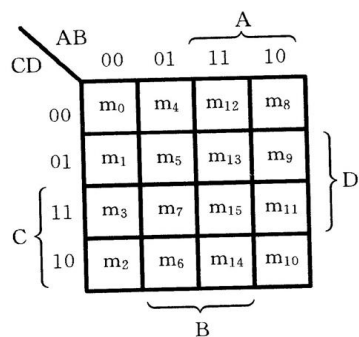


习题 (P114)

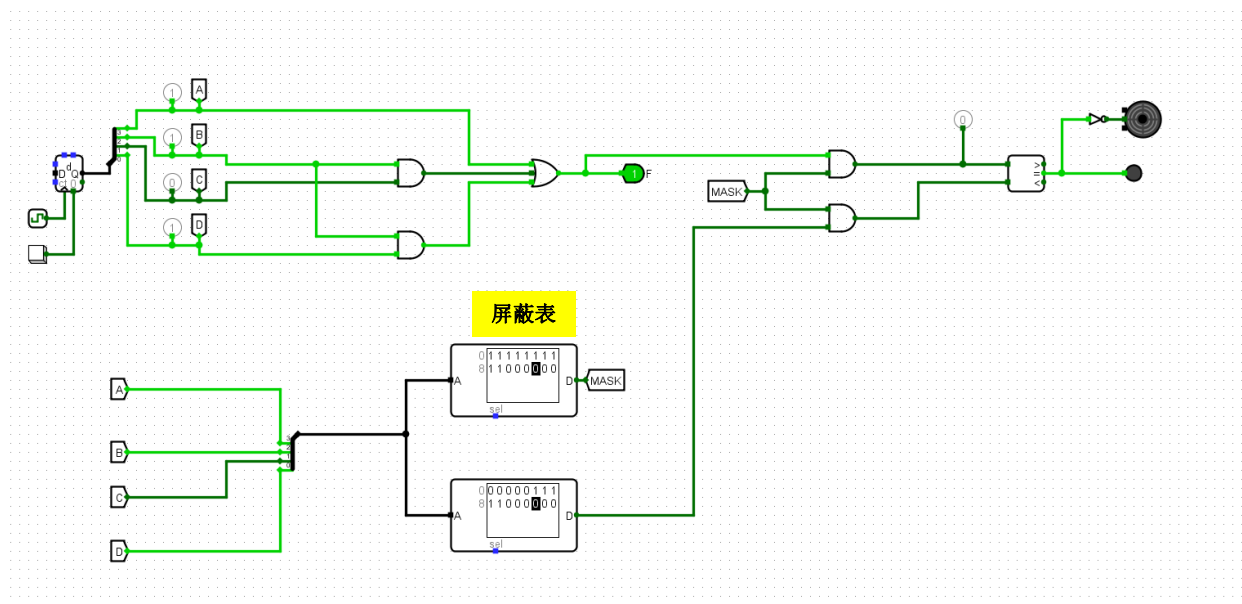
4.8 设计一个“四舍五入”电路。该电路输入为 1 位十进制数的 8421 码,当其值大于或等于 5 时,输出 F 的值为 1,否则 F 的值为 0。

• 答:

- 用A、B、C、D表示1位十进制数的8421码，可以得到输出F与输入A、B、C、D的真值表。
- 根据真值表，可以画出卡诺图；由卡诺图，得到该电路的逻辑公式： $F = A + B \cdot C + B \cdot D$ ；由逻辑公式画出电路。



序号	A	B	C	D	十进制数	F
0	0	0	0	0	0	0
1	0	0	0	1	1	0
2	0	0	1	0	2	0
3	0	0	1	1	3	0
4	0	1	0	0	4	0
5	0	1	0	1	5	1
6	0	1	1	0	6	1
7	0	1	1	1	7	1
8	1	0	0	0	8	1
9	1	0	0	1	9	1
10	1	0	1	0	X	d
11	1	0	1	1	X	d
12	1	1	0	0	X	d
13	1	1	0	1	X	d
14	1	1	1	0	X	d
15	1	1	1	1	X	d

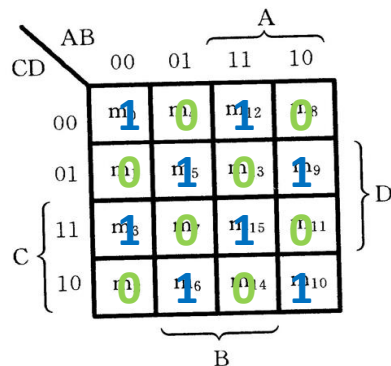
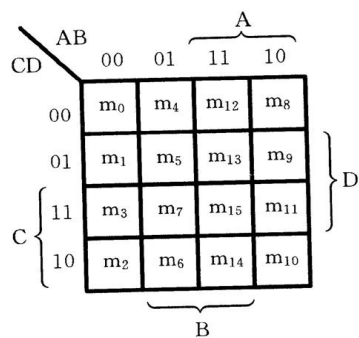


习题 (P114)

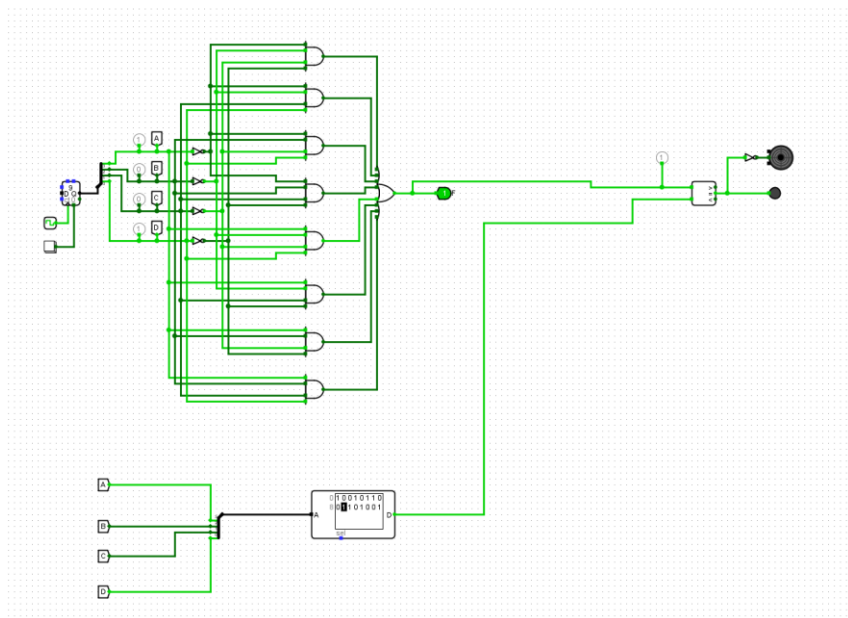
4.9 设计一个检测电路,检测 4 位二进制码中 1 的个数是否为偶数。若为偶数个 1,则输出为 1,否则输出为 0。

• 答：

- 用A、B、C、D表示4位二进制数，可以得到输出F与输入A、B、C、D的真值表。
- 根据真值表，可以画出卡诺图；由卡诺图（无法简化），得到该电路的逻辑公式： $F = \overline{A} \cdot \overline{B} \cdot \overline{C} \cdot \overline{D} + \overline{A} \cdot \overline{B} \cdot C \cdot D + \overline{A} \cdot B \cdot \overline{C} \cdot D + \overline{A} \cdot B \cdot C \cdot \overline{D} + A \cdot \overline{B} \cdot \overline{C} \cdot D + A \cdot \overline{B} \cdot C \cdot \overline{D} + A \cdot B \cdot \overline{C} \cdot \overline{D} + A \cdot B \cdot C \cdot D$ ；由逻辑公式画出电路。



序号	A	B	C	D	F
0	0	0	0	0	1
1	0	0	0	1	0
2	0	0	1	0	0
3	0	0	1	1	1
4	0	1	0	0	0
5	0	1	0	1	1
6	0	1	1	0	1
7	0	1	1	1	0
8	1	0	0	0	0
9	1	0	0	1	1
10	1	0	1	0	1
11	1	0	1	1	0
12	1	1	0	0	1
13	1	1	0	1	0
14	1	1	1	0	0
15	1	1	1	1	1



习题 (P114)

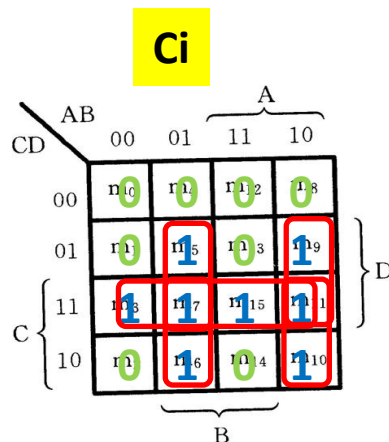
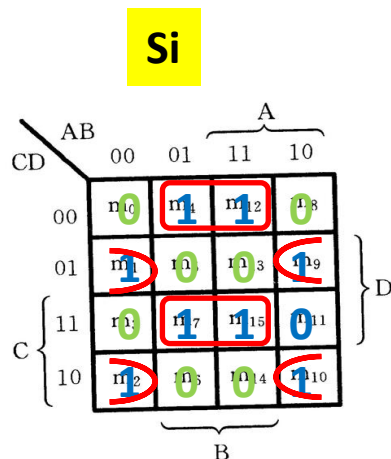
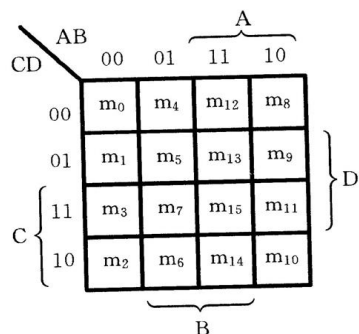
4.10 设计一个加/减法器,该电路在 M 控制下进行加、减运算。当 $M=0$ 时,实现全加器功能;当 $M=1$ 时,实现全减器功能。

• 答:

– 用 M 、 A_i 、 B_i 、 C_{i-1} 表示全加器/全减器的输入， S_i 、 C_i 表示全加器/全减器的输出。可以得到输出与输入的真值表。根据真值表，可以画出卡诺图；由卡诺图，得到该电路的逻辑公式：

$$S_i = B \cdot C / D + B \cdot C \cdot D + /B \cdot C \cdot D + /B \cdot C \cdot /D = B \cdot (C \oplus D) + /B \cdot (C \oplus D) = B \oplus C \oplus D = A_i \oplus B_i \oplus C_{i-1}$$

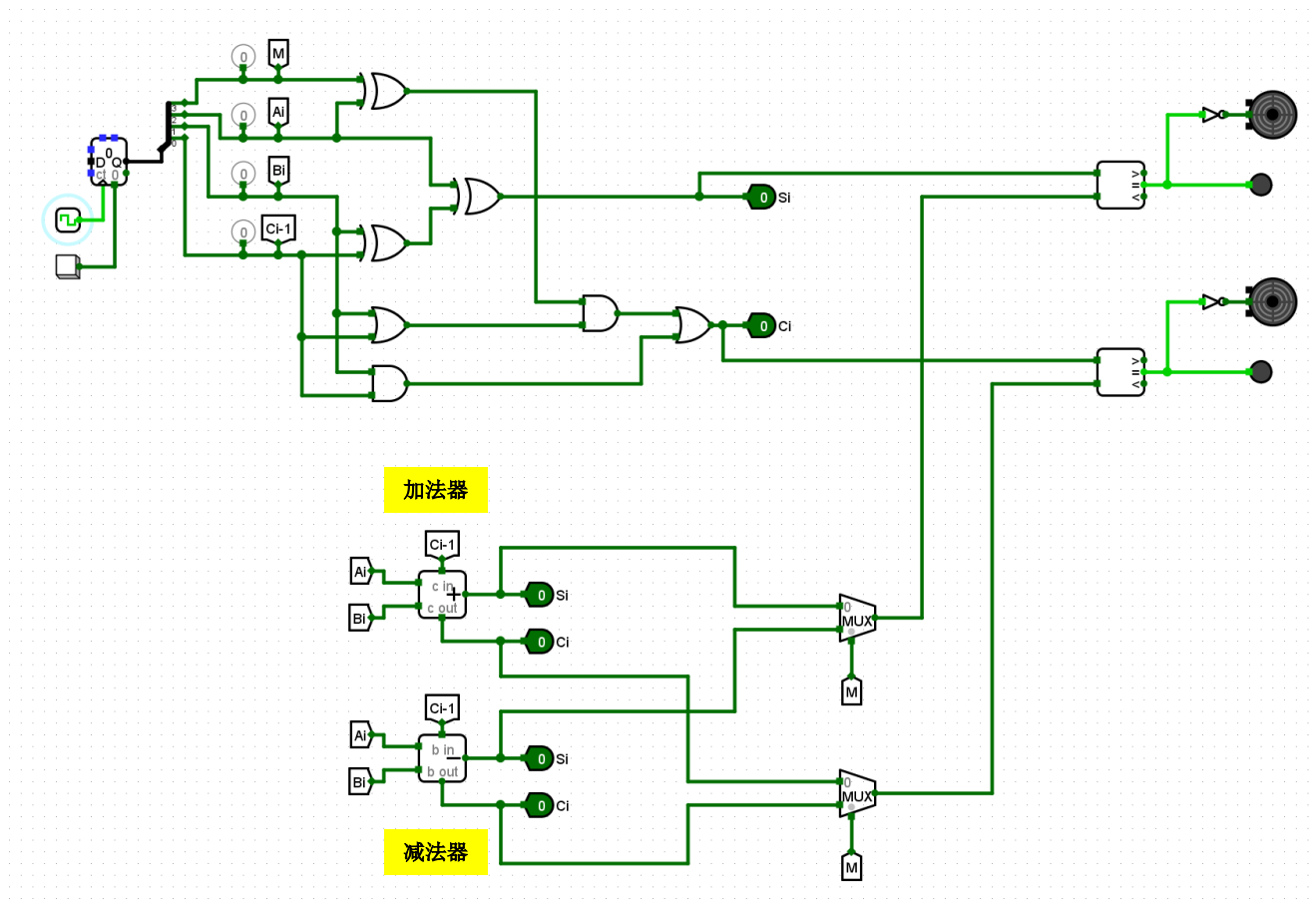
$$C_i = C \cdot D + /A \cdot B \cdot D + /A \cdot B \cdot C + A \cdot /B \cdot D + A \cdot /B \cdot C = C \cdot D + (/A \cdot B + A \cdot /B) \cdot (C + D) = C \cdot D + (A \oplus B) \cdot (C + D) = B_i \cdot C_{i-1} + (M \oplus A_i) \cdot (B_i + C_{i-1})$$



A B C D						
M	Ai	Bi	Ci-1	Si	Ci	
0	0	0	0	0	0	加法
0	0	0	1	1	0	
0	0	1	0	1	0	
0	0	1	1	0	1	
0	1	0	0	1	0	
0	1	0	1	0	1	
0	1	1	0	0	1	
0	1	1	1	1	1	
1	0	0	0	0	0	减法
1	0	0	1	1	1	
1	0	1	0	1	1	
1	0	1	1	0	1	
1	1	0	0	1	0	
1	1	0	1	0	0	
1	1	1	0	0	0	
1	1	1	1	1	1	

— 由逻辑公式，得到逻辑电路：

- $S_i = A_i \oplus B_i \oplus C_{i-1}$
- $C_i = B_i \cdot C_{i-1} + (M \oplus A_i) \cdot (B_i + C_{i-1})$



习题 (P114)

4.11 在输入不提供反变量的情况下,用与非门组成实现下列函数的最简电路。

$$(1) F = A\bar{B} + \bar{A}C + B\bar{C} \quad (2) F = A\bar{B}\bar{C} + BC\bar{D} + A\bar{C}\bar{D} + \bar{B}CD$$

• 答:

– (1)

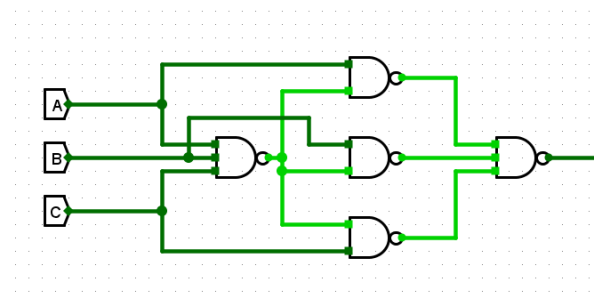
- $F = A \cdot B + A \cdot C + B \cdot C = A \cdot B + A \cdot C + B \cdot C + B \cdot C + A \cdot C + A \cdot B = A \cdot (B + C) + B \cdot (A + C) + C \cdot (A + B) = A \cdot (B \cdot C) + B \cdot (A \cdot C) + C \cdot (A \cdot B)$

- 因为: $A \cdot B = A \cdot (A \cdot B)$ 证明: $A \cdot (A \cdot B) = A \cdot (A + B) = A \cdot B$

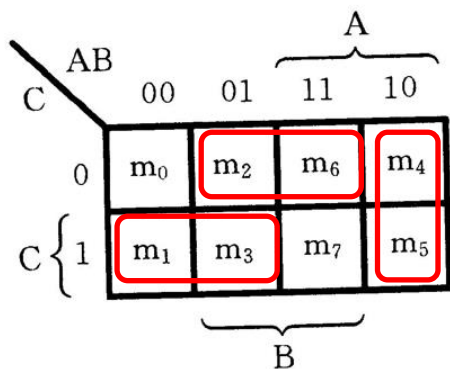
- 因此: $F = A \cdot (A \cdot B \cdot C) + B \cdot (B \cdot A \cdot C) + C \cdot (C \cdot A \cdot B)$

- 因为: $A \cdot S + B \cdot S + C \cdot S = S \cdot (A \cdot S) \cdot (B \cdot S) \cdot (C \cdot S)$

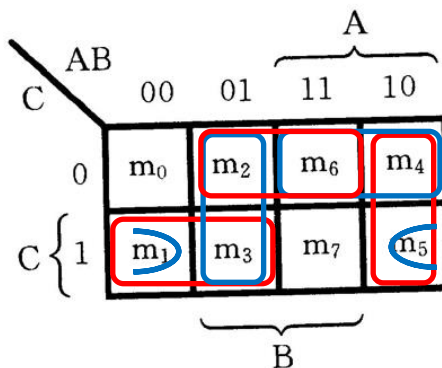
- 因此: $F = S \cdot (A \cdot (A \cdot B \cdot C)) \cdot (B \cdot (B \cdot A \cdot C)) \cdot (C \cdot (C \cdot A \cdot B))$



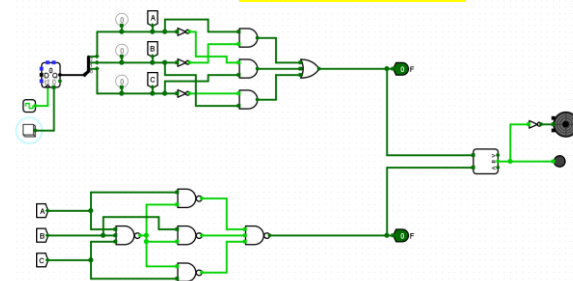
$$F = A \cdot B + A \cdot C + B \cdot C$$



$$F = A \cdot B + A \cdot C + B \cdot C + B \cdot C + A \cdot C + A \cdot B$$



$$F = A \cdot B + A \cdot C + B \cdot C$$

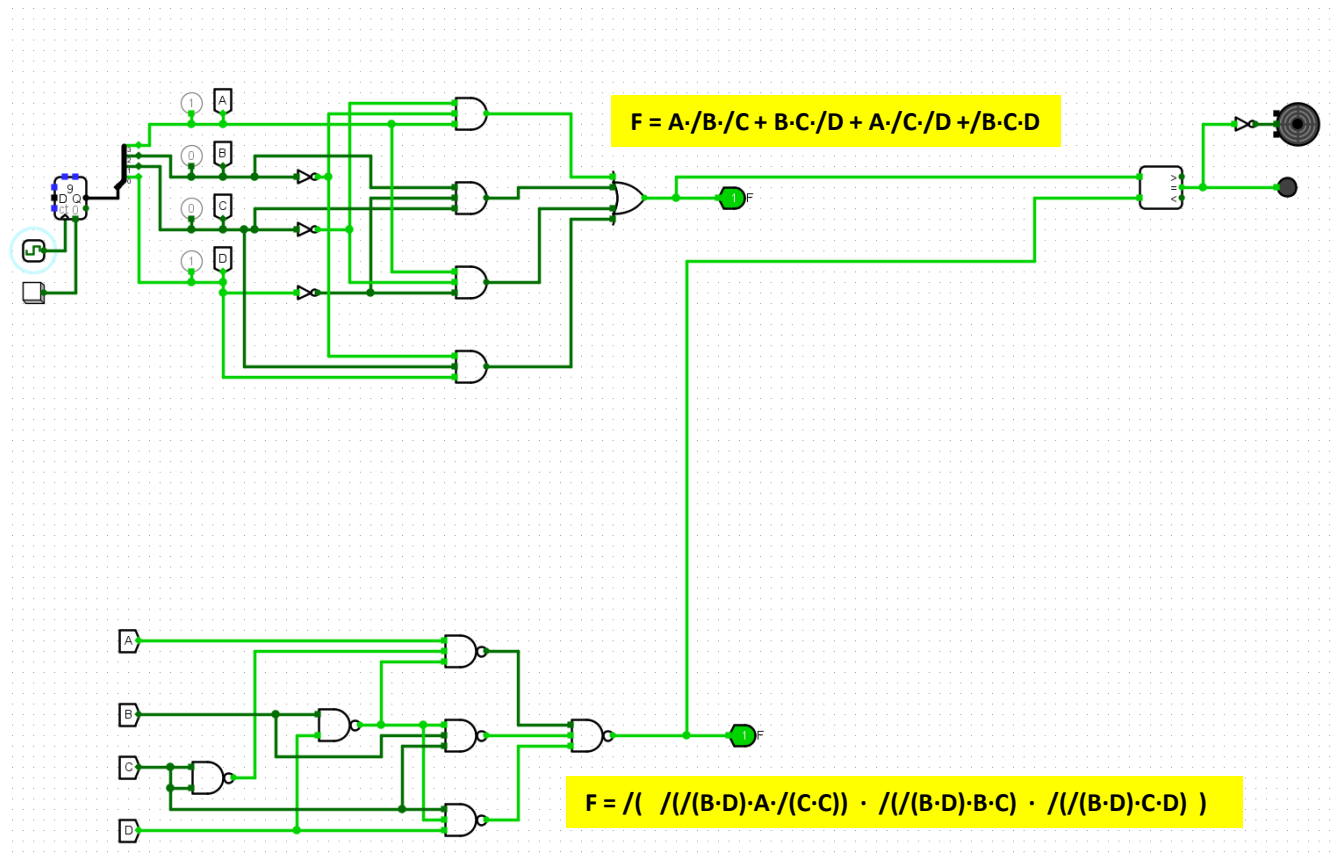


$$F = S \cdot (A \cdot (A \cdot B \cdot C)) \cdot (B \cdot (B \cdot A \cdot C)) \cdot (C \cdot (C \cdot A \cdot B))$$

• 答:

— (2)

- $F = A \cdot B \cdot C + B \cdot C \cdot D + A \cdot C \cdot D + B \cdot C \cdot D$
- $F = A \cdot C \cdot (B + D) + B \cdot C \cdot D + B \cdot C \cdot D$
- $F = A \cdot C \cdot (B \cdot D) + B \cdot C \cdot D + B \cdot C \cdot B + B \cdot C \cdot D + D \cdot C \cdot D$
- $F = A \cdot C \cdot (BD) + B \cdot C \cdot (B + D) + C \cdot D \cdot (B + D)$
- $F = A \cdot C \cdot (BD) + B \cdot C \cdot (B \cdot D) + C \cdot D \cdot (B \cdot D)$
- $F = (((B \cdot D) \cdot A \cdot C) \cdot ((B \cdot D) \cdot B \cdot C) \cdot ((B \cdot D) \cdot C \cdot D))$
- $F = (((B \cdot D) \cdot A \cdot C) \cdot ((B \cdot D) \cdot B \cdot C) \cdot ((B \cdot D) \cdot C \cdot D))$



习题 (P114)

4.12 下列函数描述的电路是否可能产生险象？在什么情况下产生险象？若产生险象，试用增加冗余项的方法消除。

$$(1) F_1 = AB + A\bar{C} + \bar{C}D \quad (2) F_2 = AB + \bar{A}CD + BC \quad (3) F_3 = (A + \bar{B})(\bar{A} + \bar{C})$$

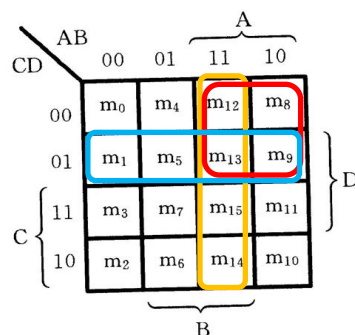
- 答:

- (1)

- $F1 = A \cdot B + A \cdot /C + /C \cdot D$

- ①采用代数法判断该逻辑电路是否会产生险象：因为逻辑函数中没有A、/A，或者B、/B，或者C、/C，或者D、/D，因此该逻辑电路不会产生险象。

- ②采用卡诺图法判断该逻辑电路是否会产生险象：该逻辑函数的卡诺图如下，可见，卡诺图中没有相切的卡诺圈，因此该逻辑电路不会产生险象。



• 答:

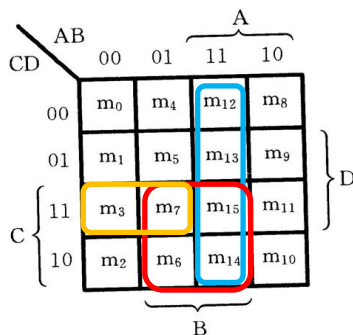
• (2)

– $F_2 = A \cdot B + \bar{A} \cdot C \cdot D + B \cdot C$

– ①采用代数法判断该逻辑电路是否会产生险象：该逻辑函数中有A、 \bar{A} ，因此该逻辑电路有可能会产生险象。但是，经过考察，该电路**不会产生险象**：

- BCD=000时， $F_2=0$
- BCD=001时， $F_2=0$
- BCD=010时， $F_2=0$
- BCD=011时， $F_2=\bar{A}$
- BCD=100时， $F_2=A$
- BCD=101时， $F_2=A$
- BCD=110时， $F_2=A+1=1$
- BCD=111时， $F_2=A+\bar{A}+1=1$

– ②采用卡诺图法判断该逻辑电路是否会产生险象：该逻辑函数的卡诺图如下，可见，卡诺图中没有相切的卡诺圈，因此该逻辑电路**不会产生险象**。



• 答:

• (3)

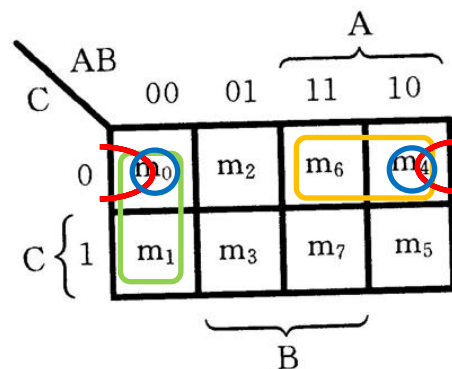
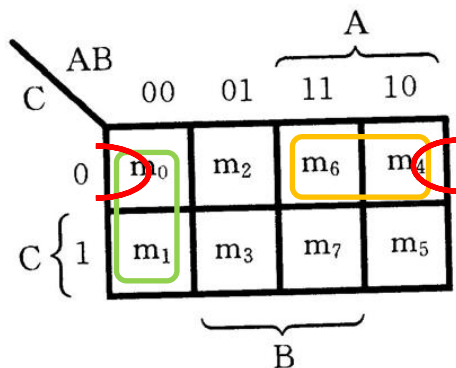
– $F3 = (A+/B) \cdot (/A+/C)$

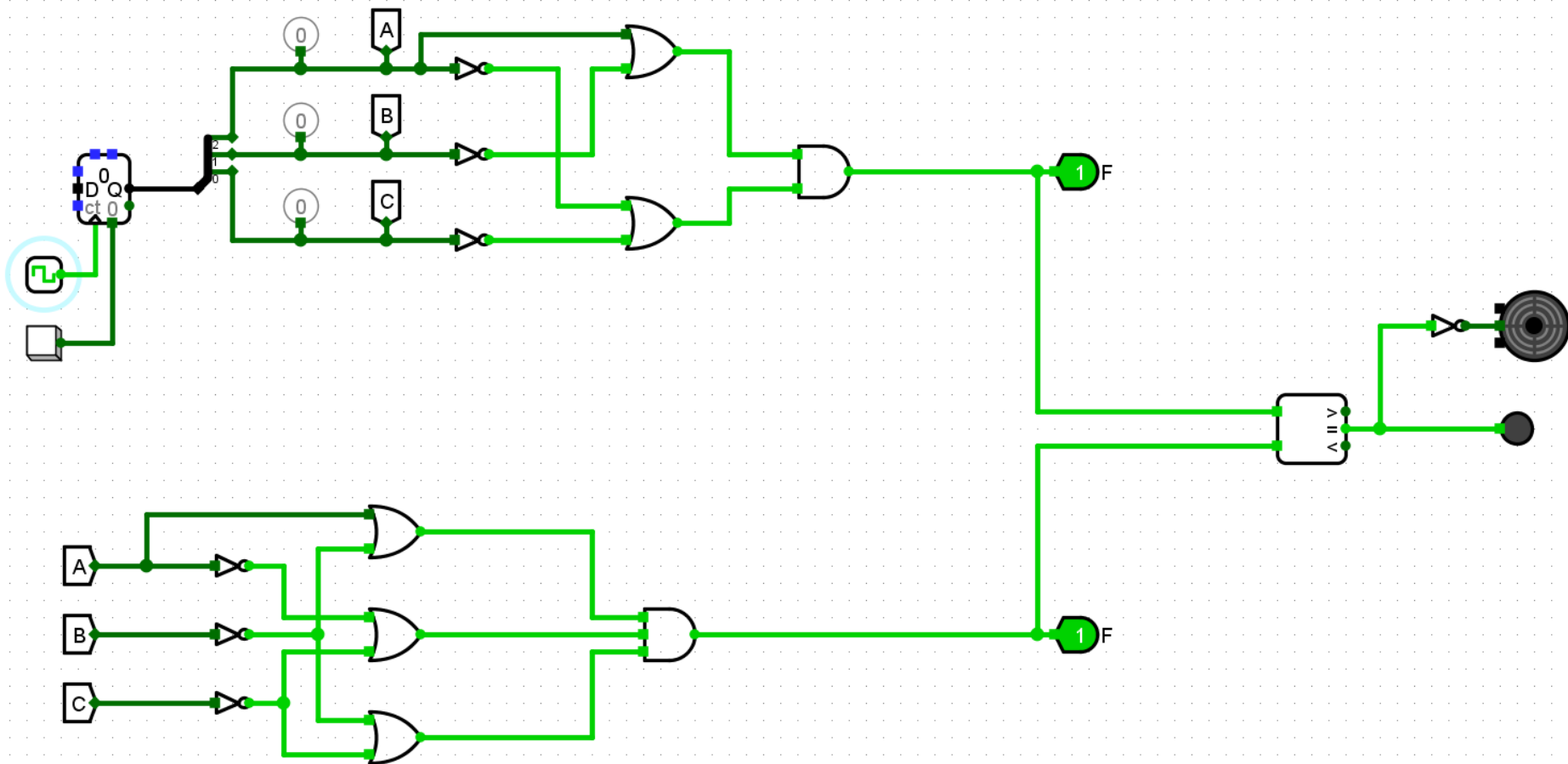
– ①采用代数法判断该逻辑电路是否会产生险象：该逻辑函数中有A、/A，因此该逻辑电路有可能会产生险象。但是，经过考察，该电路在BC=11时会产生险象：

- BC=00时， $F3=(A+1) \cdot (/A+1)=1$
- BC=01时， $F3=(A+1) \cdot /A=/A$
- BC=10时， $F3=A \cdot (/A+1)=A$
- BC=11时， $F3=A \cdot /A$

– ②采用卡诺图法判断该逻辑电路是否会产生险象： $F3 = (A+/B) \cdot (/A+/C) = A \cdot /C + A \cdot /B + B \cdot /C$ ，该逻辑函数的卡诺图如下，可见，卡诺图中存在相切的卡诺圈，因此该逻辑电路会产生险象。

– 增加冗余项消除险象： $F3 = A \cdot /C + A \cdot /B + B \cdot /C + /A \cdot /B \cdot /C + A \cdot /B \cdot /C = (A+/B) \cdot (/A+/C) \cdot (/B+/C)$





Thanks