

Sequentielle Schaltungen

Versuch ES 4

	Name	Vorname
Teilnehmer 1		
Teilnehmer 2		
Teilnehmer 3		

Datum	
Versuchsbetreuer	

Hinweis: Drucken Sie sich bitte die komplette Versuchsanleitung in Originalgröße (DIN A4) aus.

05.05.2017

1. Zielstellung des Versuches

In diesem Laborversuch lernen Sie grundlegende Flipflop-Schaltungen kennen

- Entprellen von mechanischen Schaltern
- Asynchrone Zählerschaltungen
- Synchrone Zählerschaltungen
- Schieberegister
- Ringzähler

2. Hausaufgaben

Entwerfen Sie einen synchronen Zähler nach Aufgabe 4. mittels Karnaugh-Verfahren (jede Versuchsgruppe einen anderen Zähler, siehe Aufgabenstellung 4.3.1.....4.3.8)
Der Entwurf ist die Grundlage für die Versuchsdurchführung! Gruppeneinteilung siehe Aufg. 4.
Im Anhang finden Sie Vorlagen für das Karnaugh-Verfahren.

Simulieren Sie diese Zähler mit PSPICE.

3. Vorbereitungsaufgaben

- 3.1. Was versteht man unter „Schalterprellen“?
Erläutern Sie die physikalischen Vorgänge.
Welche Möglichkeiten zur „Schalterentprellung“ gibt es?
- 3.2. Was sind taktzustandsgesteuerte und was taktflankengesteuerte Flipflops?
- 3.3. Geben Sie die Schalttabellen folgender Flipflop-Typen an:
 - RS - Flipflop (statisch)
 - RS - Flipflop (taktzustandsgesteuert)
 - RS - Flipflop (taktflankengesteuert)
 - D – Flipflop (transparent)
 - JK – Flipflop (taktflankengesteuert)
 - JK – Master-Slave - Flipflop
- 3.4. Was ist ein asynchroner und was ein synchroner Zähler?
- 3.5. Erläutern Sie einen 4-Bit-Binär-Vor-Rückwärtszähler.
- 3.6. Was versteht man unter einem Modulo-6 Zähler?
- 3.7. Was versteht man unter einem BCD-Code? Erläutern Sie einen 4-Bit-Dekadenzähler.
- 3.8. Was ist ein Ringzähler?
- 3.9. Was ist ein Johnson – Zähler? Nennen Sie besondere Eigenschaften.
- 3.10. Wie unterscheiden sich Ring-, Johnson- und Binärzähler hinsichtlich der Anzahl von Zuständen, die mit gleicher FF – Anzahl realisierbar ist?
Wie unterscheiden sich die Zähler hinsichtlich der Zustände – Codierung?
- 3.11. Welche Entwurfsmethoden für Zählerschaltungen kennen Sie?

4. Versuchsaufgaben

Hinweise zur Versuchsdurchführung

Für die Dokumentation benutzen Sie bitte die File Quick Print – Funktion des Logikanalysators. Dabei werden die Bilddaten auf eine Diskette geschrieben. Fotos vom Oszillografenbildschirm sind ebenso möglich.

4.1 Prellfreier Schalter

Zeigen Sie oszillografisch das Prellen eines mechanischen Schalters und bauen Sie anschließend ein RS-Flipflop aus NAND-Gattern (7400) zur Schalterentprellung auf. Testen Sie die Wirkungsweise und oszillografieren die Eingangs- und Ausgangssignale.

Hinweise zur Versuchsdurchführung

Schließen Sie den Versuchsaufbau an das Netzteil ($U = 5V$) an.
Verbinden Sie zunächst mit Hilfe der weißen Steckbrücken Schließer und Öffner des Schalters mit den Gattereingängen. (noch keine Rückführungen stecken!)
Am BNC-Ausgang ist bei Betätigung des Schalters nun das Prellen zu sehen. (neg.)
Achtung: Am Oszillograf den Singlemode einstellen!
Stecken Sie jetzt die beiden Brücken für die Rückführung – es entsteht nun ein RS-Flipflop - und zeigen Sie die Funktion der Entprellung.

4.2 Asynchrone Zähler

Hinweise zur Versuchsdurchführung

Schließen Sie den Versuchsaufbau an das Netzteil ($U = 5V$) an.
Einstellung des Funktionsgenerators:

- Abschlußwiderstand 50 Ohm an den Ausgang anschließen
- Square
- Freq = 1kHz
- LowLevel = 0V
- HihgLevel = 5V

4.2.1 Bauen Sie mit 7472-Flip-Flops einen asynchronen 4-Bit-Dezimalzähler (vorwärts) mit dem Zählumfang $m=16$ auf.

Verwenden Sie dabei die gemeinsame Reset-Leitung des Versuchsaufbaus.
Zur Anzeige des Zählerstandes wird eine 7-Segment-Anzeige eingesetzt.
Testen Sie die Schaltung mit dem entprellten Taster von 4.1.

- 4.2.2 Ergänzen Sie den 4-Bit-Binärzähler nach 4.2.1 so, dass er mit einem Schalter zwischen Vorwärts- und Rückwärtsbetrieb umgeschaltet werden kann. Die Schaltung für die Umschaltung ist mit NAND – Gattern zu realisieren.
- 4.2.3 Entfernen Sie bitte die Vor-Rück-Umschaltung wieder und ergänzen Sie die Schaltung für einen Zählumfang von 0...9, m=10 (Resetleitung verwenden). Testen Sie den Zähler mit dem prellfreien Taster.
- 4.2.4 Ergänzen Sie den asynchronen Zähler nach Aufg. 4.2.3 für einen Zählumfang von 0..99. (2x aufbauen)
Das Zählergebnis soll über eine zweistellige 7-Segment-Anzeige angezeigt werden. (Einerstelle rechts; Zehnerstelle links aufbauen).
Weisen Sie die korrekte Funktion des Zählers mit einer Schaltung zur Frequenzmessung entsprechend (Bild 1) nach. (Messbereich 1 kHz bis 99 kHz)

Prinzip: Die Zählimpulse werden über ein monoflop - gesteuertes „Tor“ (UND-Gatter) an den Zählereingang gelegt, wobei die Toröffnungszeit durch die Haltezeit des Monoflops festgelegt wird.

D.h. die Anzahl der durchgelassenen Impulse werden gezählt.

Bei entsprechend ausgelegter Haltezeit wird dann die Frequenz der Rechteckimpulse direkt angezeigt.

Wie groß muss die Haltezeit des Monoflops (aufgebaut mit einem integrierten Monoflop 74121) für einen Anzeigebereich von 1 kHz bis 99 kHz sein?

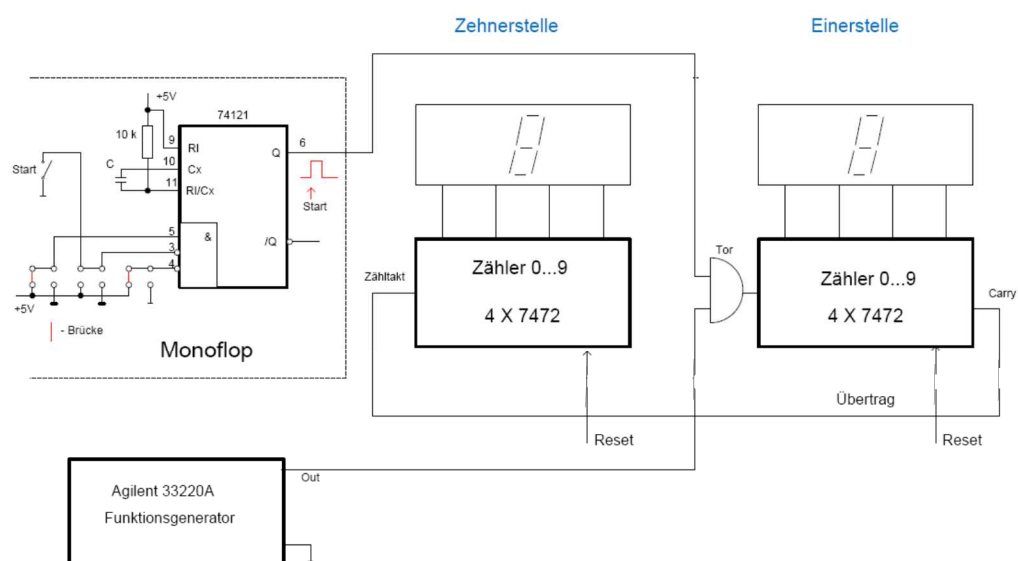


Bild 1. Frequenzmesser

Einstellungen:
Abschlußwiderstand 50 Ohm
an den Ausgang anschließen
- Square
- Freq = 1kHz ...99 kHz
- LowLevel = 0V
- HihgLevel = 5V

4.3 Synchrone Zähler

Bauen Sie einen der folgenden Zähler mit JK - Master-Slave - Flipflops 7472
(als Hausaufgabe vorbereitet)

Hinweise zur Versuchsdurchführung

Schließen Sie den Versuchsaufbau an das Netzteil ($U = 5V$) an.
Gemeinsame Takt- und Resetleitungen verwenden.

Einstellung des Funktionsgenerators:

- Abschlußwiderstand 50 Ohm an den Ausgang anschließen
- Square
- Freq = 1kHz
- LowLevel = 0V
- HighLevel = 5V
- Output: aktivieren

4.3.1 Zählumfang 0 bis 15 (Gruppe A1)

Q3	Q2	Q1	Q0	Dez.
0	0	0	0	0
0	0	0	1	1
0	0	1	0	2
0	0	1	1	3
0	1	0	0	4
0	1	0	1	5
0	1	1	0	6
0	1	1	1	7
1	0	0	0	8
1	0	0	1	9
1	0	1	0	10
1	0	1	1	11
1	1	0	0	12
1	1	0	1	13
1	1	1	0	14
1	1	1	1	15

4.3.2 Zählumfang 0 bis 9 (Gruppe A2)

Q3	Q2	Q1	Q0	Dez.
0	0	0	0	0
0	0	0	1	1
0	0	1	0	2
0	0	1	1	3
0	1	0	0	4
0	1	0	1	5
0	1	1	0	6
0	1	1	1	7
1	0	0	0	8
1	0	0	1	9

4.3.3 Zählumfang 9 bis 0 (rückwärts)
(Gruppe A3)

Q3	Q2	Q1	Q0	Dez.
1	0	0	1	9
1	0	0	0	8
0	1	1	1	7
0	1	1	0	6
0	1	0	1	5
0	1	0	0	4
0	0	1	1	3
0	0	1	0	2
0	0	0	1	1
0	0	0	0	0

4.3.4 Zählumfang m=6 (4 bis 9)
(Gruppe A4)

Q3	Q2	Q1	Q0	Dez.
0	1	0	0	4
0	1	0	1	5
0	1	1	0	6
0	1	1	1	7
1	0	0	0	8
1	0	0	1	9

4.3.5 Zählumfang m= 10 (Aiken-Code)
(Gruppe A5)

Q3	Q2	Q1	Q0	Dez.
0	0	0	0	0
0	0	0	1	1
0	0	1	0	2
0	0	1	1	3
0	1	0	0	4
1	0	1	1	11
1	1	0	0	12
1	1	0	1	13
1	1	1	0	14
1	1	1	1	15

4.3.6 Zählumfang m= 10 (Gray-Code)
(Gruppe B1)

Q3	Q2	Q1	Q0	Dez.
0	0	0	0	0
0	0	0	1	1
0	0	1	1	3
0	0	1	0	2
0	1	1	0	6
0	1	1	1	7
0	1	0	1	5
0	1	0	0	4
1	1	0	0	12
1	1	0	1	13

4.3.7 Zählumfang m=10 (Exceß-3-Code)
(Gruppe B2)

Q3	Q2	Q1	Q0	Dez.
0	0	1	1	3
0	1	0	0	4
0	1	0	1	5
0	1	1	0	6
0	1	1	1	7
1	0	0	0	8
1	0	0	1	9
1	0	1	0	10
1	0	1	1	11
1	1	0	0	12

4.3.8 m=12 (Dualcode)
(Gruppe C1)

Q3	Q2	Q1	Q0	Dez.
0	0	0	0	0
0	0	0	1	1
0	0	1	0	2
0	0	1	1	3
0	1	0	0	4
0	1	0	1	5
0	1	1	0	6
0	1	1	1	7
1	0	0	0	8
1	0	0	1	9
1	0	1	0	10
1	0	1	1	11

4.4 Schieberegister

Hinweise zur Versuchsdurchführung

Schließen Sie den Versuchsaufbau an das Netzteil (U= +5V) an.
Es wird das Terminalprogramm „Termin“ verwendet. (auf dem Desktop)
Zur Pegelwandlung RS 232 < > TTL dient die am Platz liegende Leiterplatte.
Die Masse dieser Schaltung muss mit der, der des Versuchsaufbaus verbunden sein!

- 4.4.1 Demonstrieren Sie mit Hilfe eines 10 – bit - Schieberegisters eine Übertragung von Zeichen über eine RS 232 – PC - Schnittstelle nach Bild 2. (Seriell – Parallel – Wandlung)
Für eine ausgewählte Baudrate ist die korrekte Funktion nachzuweisen.
Die richtige Einstellung des Funktionsgenerators wird dabei oszilloskopisch überprüft.

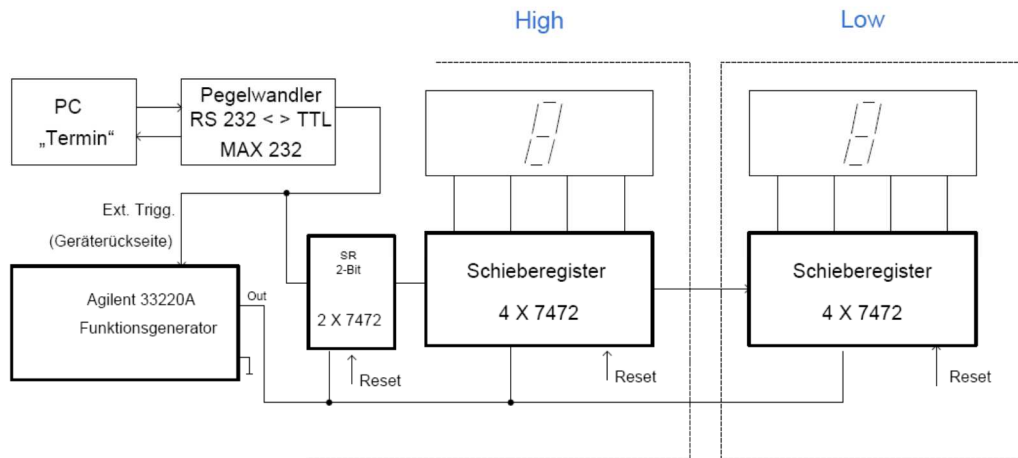


Bild 2. RS - 232

Einstellung des Funktionsgenerators: **-Square:** Freq: 9600Hz
LoLevel: 0V
HiLevel: 5V,
Utilities>Output setup>High Z>done

- Burst: N-Cycle = 10
Trig.: extern)

- Output: aktivieren

Wie groß ist die maximale zulässige Frequenzabweichung der RS 232 für eine korrekte Datenübertragung? Stellen Sie die entsprechenden Frequenzen mit Hilfe des Oszillografen ein.

4.4.2 Bauen Sie einen 4 –bit – Ringzähler auf und testen Sie die Schaltung.

5. Anhang

5.1 Schaltfolgetabelle zu Aufgabe 4.3

Zustand					Folgezustand				
Q_3^n	Q_2^n	Q_1^n	Q_0^n	d	Q_3^{n+1}	Q_2^{n+1}	Q_1^{n+1}	Q_0^{n+1}	

5.2 Karnaughplan zu Aufgabe 4.3

	\bar{Q}_0	Q_0	Q_0	\bar{Q}_0	
\bar{Q}_1	0	1	5	4	\bar{Q}_3
Q_1	2	3	7	6	\bar{Q}_3
Q_1	10	11	15	14	Q_3
\bar{Q}_1	8	9	13	12	Q_3
	\bar{Q}_2	\bar{Q}_2	Q_2	Q_2	

$Q_0^{n+1} =$

	\bar{Q}_0	Q_0	Q_0	\bar{Q}_0	
\bar{Q}_1	0	1	5	4	\bar{Q}_3
Q_1	2	3	7	6	\bar{Q}_3
Q_1	10	11	15	14	Q_3
\bar{Q}_1	8	9	13	12	Q_3
	\bar{Q}_2	\bar{Q}_2	Q_2	Q_2	

$Q_1^{n+1} =$

	\bar{Q}_0	Q_0	Q_0	\bar{Q}_0	
\bar{Q}_1	0	1	5	4	\bar{Q}_3
Q_1	2	3	7	6	\bar{Q}_3
Q_1	10	11	15	14	Q_3
\bar{Q}_1	8	9	13	12	Q_3
	\bar{Q}_2	\bar{Q}_2	Q_2	Q_2	

$Q_2^{n+1} =$

	\bar{Q}_0	Q_0	Q_0	\bar{Q}_0	
\bar{Q}_1	0	1	5	4	\bar{Q}_3
Q_1	2	3	7	6	\bar{Q}_3
Q_1	10	11	15	14	Q_3
\bar{Q}_1	8	9	13	12	Q_3
	\bar{Q}_2	\bar{Q}_2	Q_2	Q_2	

$Q_3^{n+1} =$

6. Literatur

- Seifart, M.; Beikirch, H.: Digitale Schaltungen. 5. Auflage, Berlin: Verlag Technik 1998
- Tietze, U.; Schenk, Ch.: Halbleiterschaltungstechnik. 12. Auflage, Berlin: Springer Verlag 2002
- Borucki, L.: Digitaltechnik. 5. Auflage, Stuttgart: Teubner Verlag 2000
- Borgmeyer, J.: Grundlagen der Digitaltechnik. Hanser-Verlag 1997
- Kühn, E.: Handbuch TTL- und CMOS – Schaltungen. 4. Auflage, Heidelberg: Hüthig – Verlag 1993