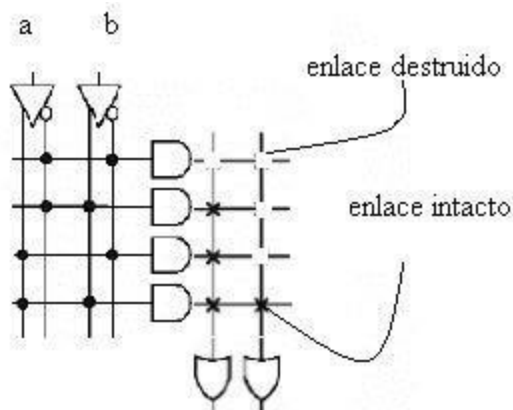


Preguntas de desarrollo

1. ¿Qué es un Circuito Combinacional?
2. ¿Qué es un Circuito Secuencial?
3. ¿Qué es un biestable desde el punto de vista funcional?
4. ¿Qué es un biestable desde el punto de vista circuital?
5. Desde el punto de vista de la organización circuital. ¿Qué diferencia existe entre una celda ROM y una celda R-S?
6. ¿Qué es un contador progresivo?
7. ¿Qué es un desplazamiento circular?
8. Indique las características principales de una memoria ROM.
9. ¿Qué es un PLA y cual es su ventaja de utilizarlo?

Resolver.

1. Representar la tabla de verdad que represente el comportamiento de este circuito



2. Dibuje un contador regresivo de 4 eventos cuyas salidas activen un display de siete segmentos o barras, de manera que se puedan visualizar los números 3,2,1,0 por cada ciclo de reloj.
3. Se ha organizado una memoria capaz de almacenar 8 bits por fila y un total de 2048 biestables D ¿cuántas filas hay?, Si se utiliza un decodificador n a $2N$ para representar el numero de orden de cada fila ¿cuántas líneas de salida tiene el decodificador y cuantas líneas de entrada?

Opciones múltiples. Marcar con círculo todas la verdaderas

1. DECODIFICADOR $N \times 2^N$

- ☐ a. Tiene n salidas.
- ☒ b. Tiene n entradas.
- ☒ c. Si tiene 32 salidas tiene 5 entradas.
- ☒ d. Se utiliza para identificar en una de sus salidas qué combinación se dio en las entradas.
- ☐ e. Ninguna.

2. MUX

- ☒ a. Se puede implementar con un número razonable de puertas NAND, porque básicamente es un decodificador con sus salidas asociadas a una única compuerta.
- ☒ b. Se utiliza para la conversión de bits transferidos en paralelo a serie, es decir de a uno por vez utilizando una única línea.
- ☐ c. es una celda de bit.
- ☐ d. Ninguna.

3. MUX ASOCIADO AL BUS

- ☐ a. En un MUX asociado al bus las líneas de control o selección son, en cantidad, mayores o iguales a n siendo 2^N la cantidad de líneas del bus.
- ☐ b. Para transferir n bits de un registro hacia el bus se deben utilizar n MUX.
- ☒ c. Para transferir al bus la información de un registro entre 8, se utilizan MUX de 4 a 1.
- ☐ d. Para transferir información de un bus de 8 líneas al registro se utilizan 8 MUX.
- ☐ e. Ninguna.

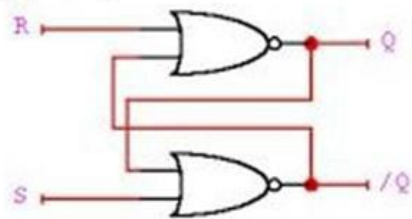
4. DEMULTIPLEXOR

- ☐ a. Si tiene salidas requiere a lo sumo 4 compuertas AND o NAND.
- ☐ b. Si tiene de 2 entradas de dato requiere 4 compuertas AND o NAND.
- ☐ c. Tiene una única entrada de control o selección.
- ☐ d. Para transferir n bits de un registro desde el bus se deben utilizar n Demultiplexores.
- ☒ e. Ninguna

1. Investigue e Implemente un flip-flop tipo T sobre la base de un J-K. b.
2. Realice la tabla de verdad del flip-flop tipo T.
3. Investigue e Implemente un biestable tipo J-K sobre la base de un R-S y compuertas NOR.
4. Realice la tabla de verdad del flip-flop tipo J-K.
5. Diseñe el diagrama de un contador sincrónico progresivo que realice la secuencia de cuenta binaria de 0000 a 1111 y muestre en una tabla de verdad y explique como cambia del numero 1111 al numero 0000 (reinicia)

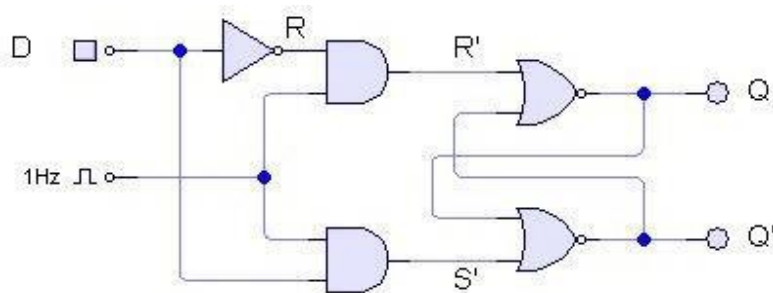
Circuitos

- 1) Analice el comportamiento de los siguientes circuitos y realice la tabla de verdad para cada uno de ellos.



- 2) En cada esquema realice el seguimiento binario para la entrada a) $D=1$ y b) $D=0$ considerando que la celda esta almacenado un 1, de modo tal que valide la tabla.

A.



Con $D=0$ entonces $Q=0$ y $Q'=1$

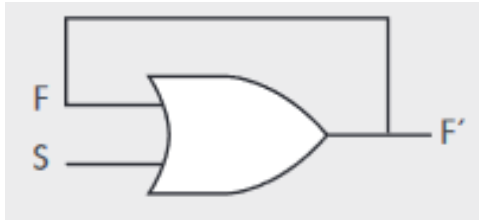
Con $D=1$ entonces $Q=1$ y $Q'=0$

- 1- Un circuito combinacional es un circuito electrónico, en el que el valor de sus salidas en un determinado instante, dependen del valor de las entradas en ese mismo instante. Es decir, es un circuito que carece de memoria. Trabajan con números representados en binario. Cada bit de salida de un circuito combinacional, se obtiene mediante una función booleana aplicado a las variables de entrada. Así, si un circuito tiene n salidas, necesitaremos n funciones booleanas para caracterizarlo.
- 2- Un circuito es secuencial cuando sus salidas dependen del valor de las entradas y del estado anterior del circuito representado, que puede tener una o más salidas.

La representación de estos circuitos debe tener en cuenta que las funciones de salida deben contemplarse como entradas; por ello se afirma que el circuito tiene uno o más lazos de realimentación

- 3- Un biestable es una celda binaria capaz de almacenar un bit. Tiene dos salidas, una para el valor del bit almacenado y otra que representa su complemento. Es un arreglo de compuertas, caracterizado por tener lazos de realimentación que permitan mantener o memorizar el efecto de combinaciones anteriores en las entradas.

4-



Si consideramos que F' es el valor de F después de aplicada la señal sobre S ($F' = F + S$), vemos que $S = 0$, y si $F = 0$ entonces F' permanece en 0 hasta que no se modifique el valor en S . Por lo tanto, podemos indicar que el circuito retiene o memoriza un 0.

- 5- En una celda ROM el bit uno se representa con un enlace intacto y el bit cero con un enlace destruido; en una celda R-S la configuración de las compuertas permite la salida de una realmente una entrada de la otra y viceversa, de esta manera la celda puede “recordar” el estado anterior del circuito, la otra entrada de cada una de las compuertas ponerlo a uno (set) o a cero (reset).
- 6- Un registro contador progresivo tiene la característica de contar eventos en orden ascendente, dependiendo de la cantidad de biestables que lo compongan.
- 7- Cuando en un registro de desplazamiento los n bits que se vacían en un extremo se completan con los que salen por el otro, se indica que el registro admite un desplazamiento circular. Con estos desplazamientos no hay pérdida de bits, sino que éstos circulan a través del registro
- 8- La Memoria ROM es la memoria principal y de almacenaje permanente de todos los tipos de datos ingresados en nuestros computadores, las siglas ROM significan Read Only Memory traducido como memoria de solo lectura, la misma solo permite el poder guardar, eliminar y modificar la información ingresada en la misma, también hace interacción los datos con el sistema operativo de manera secuencial y sin problema alguno.
- 9- Programmable Logic Array (PLA), dispositivo lógico programable donde se pueden implementar circuitos combinacionales lógicos. Esta conformado por una matriz de conjunto de planos programables de compuertas AND, que conectan a un conjunto de planos programables de compuertas OR, este diseño permite un gran numero de funciones lógicas programables, que se resumen en la suma de los productos lógicos.

RESOLVER

1).

A	B	F_1	F_2
0	0	0	0
0	1	1	0
1	0	1	0
1	1	1	1

3) Si MM 2048 BUSCARLOS D, HABER 256 FILAS

CADA FILA ALMACENA 8 BITS

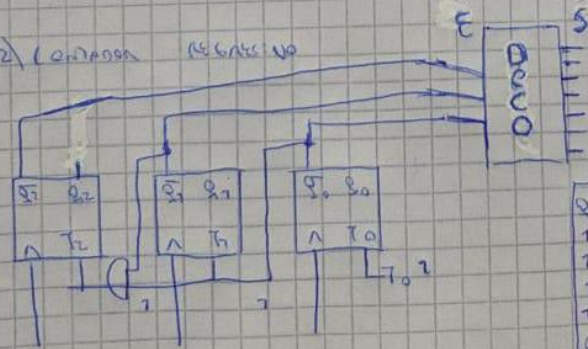
Q: SE COLOCAR UN DECODIFICADOR TERNARIO 8 ENTRADAS Y 2¹⁸ SALIDAS.

Circuitos

1).

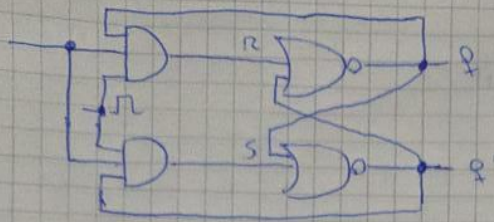
S	R	Q	Q'	Q
0	0	0	0	1
0	0	1	1	0
0	1	0	0	1
0	1	1	0	0
1	0	0	1	0
1	0	1	1	0
1	1	0	X	
1	1	1	X	

2) Condicion Relativo



Q ₂	Q ₁	Q ₀	Q ₁	Q ₀
1	1	1	0	0
1	1	0	0	1
1	0	1	1	0
1	0	0	1	1
0	1	1	0	0
0	1	0	0	1
0	0	1	1	0
0	0	0	1	1

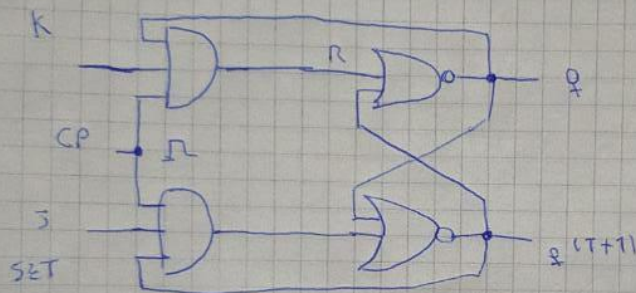
1)



2)

Q	T	Q'
0	0	0
0	1	1
1	0	1
1	1	0

3) (RESET)



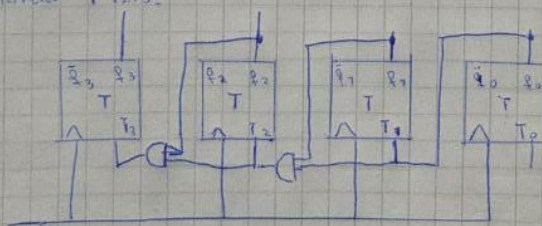
4)

Q	J	K	Q(T+1)
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	0
1	1	0	1
1	1	1	0

5)



CUENTA HASTA EL 75 (1111) y se reinicia porque con el 76 (10000) solo toma los primeros 4 bits.



Q3	Q2	Q1	Q0	Clock
0	0	0	0	0
0	0	0	1	1
0	0	1	0	2
0	0	1	1	3
0	1	0	0	4
0	1	0	1	5
0	1	1	0	6
0	1	1	1	7
1	0	0	0	8
1	0	0	1	9
1	0	1	0	10
1	0	1	1	11
1	1	0	0	12
1	1	0	1	13
1	1	1	0	14
1	1	1	1	15

NOTA