

4.) PCB-Bestückung PCB Assembly

Literatur:
Philips;
Dirks;
IPC Richtlinien;

PCB-Bestückung

- ESD
- Kupferlayout
 - Leiterbahnen
 - Footprint Design
 - Ätzprozess
- Komponenten-Bestückung
 - THT-odd, axial und radial
 - SMT-Bestückung

ESD.... Electrostatic Discharge

THT... Through Hole Technology

SMT...Surface Mount Technology

Design und Fertigung

- Maschinelles Löten von PCBs
 - Reflow-Löten;
 - Wellenlöten;
- Sonstiges
 - Lotpastenaufbringung;
 - Cavity-Design, Strukturbreite;
 - Fiducial Marks;
 - Nachbearbeitung;
- Testverfahren;
- Multilayer-Konfigurationen;

diese Punkte müssen schon bei der Verdrahtung der PCB mit dem CAD-Programm geklärt werden!

Lot = Lötmittel;



ELECTROSTATIC DISCHARGE (ESD)

Auftreten von ESD

- indirekte Entladung
 - E-Feld (Ursache Potentialdifferenz);
 - H-Feld (Ursache Stromfluss);
- direkte (Kontakt-)Entladung
 - am Signalpfad;
 - an Masse (Versorgungs-) Pfad;

Elektrostatis ESD-Potentiale

	(10-20)% r.h.	(60-90)% r.h.
Tätigkeit	Spannung	Spannung
Gehen auf Kunststoffboden	35kV	1,5kV
Aufheben einer PE-Tüte	20kV	1,2kV
Rutschen auf Kunststoff-Stuhl	18kV	1,5kV
Gehen auf PVC-Boden	12kV	250V

- Bei Reibung von nichtleitenden Materialien entsteht durch Ladungstrennung ein elektrostatisches Potenzial, welches bei Entladung ESD genannt wird;
- r.h. ... relative humidity; insbesondere im Winter kommt es wegen der herrschenden niedrigeren Luftfeuchte zu höheren Potenzialen;

Gefährdung elektronischer BE

Spannung < 1000V

- MOS-Transistoren
- OPV mit MOS-Transistoren
- JFET's
- Dünnfilm Widerstände
- µC, µP und andere LSI-Schaltungen
- CMOS-Schaltungen
- Spannungsregler-IC's

- bereits im unteren Spannungsbereich geraten alle BE's in Gefahr, welche mit FET aufgebaut sind;
- durch ständige Miniaturisierung sind auch passive BE's gefährdet;

Gefährdung elektronischer BE

Spannung 1000...4000V

- Schottky-Diode
- Widerstandsnetzwerke
- BJT-Technologie
 - ECL-IC's
 - TTL-IC's
 - OPV

- im mittleren Bereich der ESD-Spannung geraten alle bipolaren BE's in Gefahr;
- BJT...Bipolar (Junction) Transistor,

Gefährdung elektronischer BE

Spannung 4000...15000V

- CHIP-Widerstände
- kleine Dioden (<1W)
- Universaldioden
- Bipolar Einzeltransistor
- Quarze

- im mittleren Bereich der ESD-Spannung geraten alle bipolaren BE's in Gefahr;

Eigenschaften von ESD-Impulsen

Mittlere Ladung $Q=1\mu\text{As}$
fließt ab in 10ns
→ Anstiegszeit: 1ns



100A und 100A/ns

Extreme Ladung $Q=5\mu\text{As}$
fließt ab in 10ns
→ Anstiegszeit: 1ns

führt zu EMV-Feld



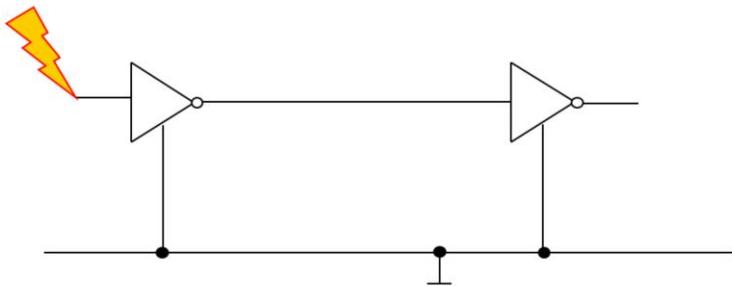
500A und 500A/ns

führt zu thermischer
Zerstörung

- ESD ist in der zeitlichen Änderung gravierender als sphärische Entladung mit 100kA in 2μs = 50A/ns;
- Problem ist in extremer Kurzzeitigkeit des Vorgangs zu finden;
- Abhilfe: nur Verlangsamung der Entladung hilft;
- $Q=CU=It$;
- Eine Ladung von 1μAs entspricht einem geladenen Kondensator von 1μF auf eine Spannung von 1Volt;
- Eine Ladung von 5μAs entspricht einem geladenen Kondensator von 1μF auf eine Spannung von 5Volt;

Kopplungswege für ESD-Impulse

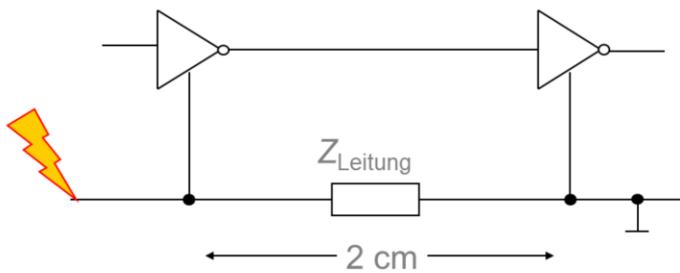
- Direktentladung durch
 - Produktion;
 - Handling;



- Direkteinschlag führt in aller Regel zur Zerstörung;

Kopplungswege für ESD-Impulse

- Direktentladung auf Masse
 - Produktion;
 - Handling;



- ein Masseeinschlag kann über einen Leiterbahnabschnitt von 2cm Länge, als Impedanz Z_L bezeichnet, Spannungen im kV-Bereich erzeugen!
- Beispiel:
 - eine Leitung von 2cm hat eine Induktivität von ca. $L=20\text{nH}$,
 - der ESD-Impuls $I=100\text{A}$, abgebaut in $t=1\text{ns}$;
 - $u(t)=L \cdot di/dt = 20 \cdot 10^{-9} \cdot 100 \cdot 10^9 = 2000\text{V}$;
 - verhindern kann man die Auswirkung des ESD-Impulses nur über einen hochohmigen Widerstand im ESD-Schutzbau

Feldstärken in 10cm Abstand vom Entladungsweg

Ladung $1\mu\text{As}$ ($=1\text{A}\mu\text{s}$) ergibt bei:

R in Ω	E in V/m	H in A/m
50k	2000	5
5k	12000	30
500	110000	280

- aufgrund des sehr schnellen Ablaufs der Entladung entstehen enorme Feldstärken;
- Minderung:
 - 1.) mittels hochohmigen Widerstand im Entladungsweg = Verlangsamung des Vorganges;
 - 2.) mittels niederimpedanter Pfade, das sind Massebänder aus 2-3cm breiten geflochtenen Cu-Bändern;

Gefährdung elektronischer BE

ESD-Schäden führen oftmals nicht gleich zu Totalausfällen, sondern zur

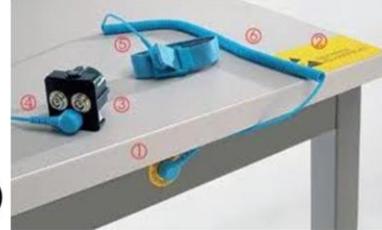
Degradation

und somit zu
Zuverlässigkeitsproblemen!

ESD bleibt somit oft unerkannt in der Fertigung;

ESD-Schutz ganzheitlich

- Kennzeichnung von gefährdeten Bauelementen
 - Verpackung
- Arbeitsplatzschutz
 - Tisch,
 - Stuhl,
 - Geräte,
 - Person (Armband, Kleidung)
 - ESD-Boden,
- Umgebungsschutz
 - ESD-Kleidung,
 - Schuhzeug,



Quelle: Elabo

- (1) geerdeter Tisch, dieser muss mit breiten Erdungsbändern an der Hauserdung verbunden sein, um niederimpedant zu bleiben;
- (2) gut sichtbarer Warnhinweis am Tisch
- (3) Steckdose mit mehreren Kontakten, falls mehr als eine Person am Tisch arbeitet,
- (4) alle Anschlüssen haben einen internen 1MOhm Serienwiderstand auf Masse eingebaut, um eine langsame Entladung zu ermöglichen und dadurch das H-Feld zu reduzieren;
- (5) Armband

IPC J-STD 020

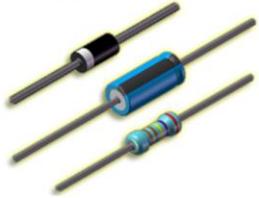
IPC J-STD 033

IPC J-STD 035

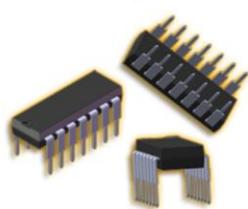
BAUELEMENTE, TECHNOLOGIEN UND GEHÄUSEBEZEICHNUNGEN

THT-Gehäusebezeichnung

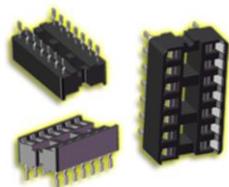
AL



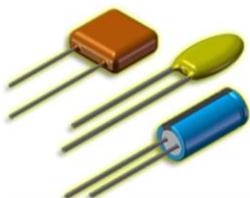
DIL, DIP



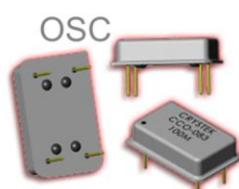
DIL-Socket



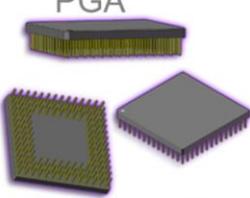
RL



OSC



PGA



Axial Leaded

Radial Leaded

DIL...Dual Inline

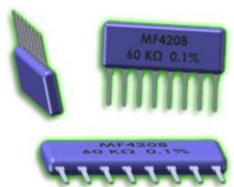
DIP...Dual Inline Package

PGA...Pin Grid Array

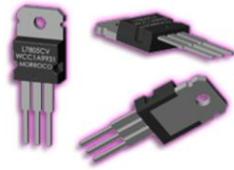
OSC...Oscillator

THT-Gehäusebezeichnung

SIP



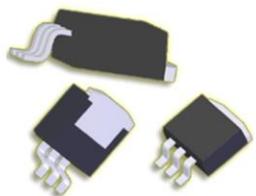
TO



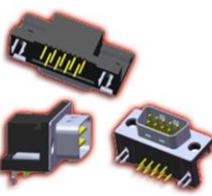
TO



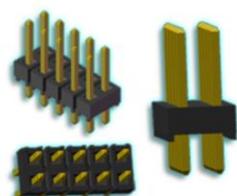
TO



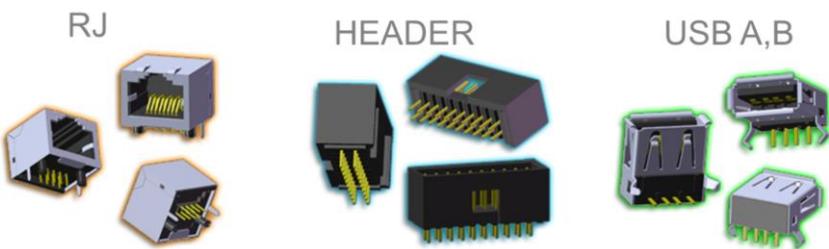
DSUB



HEADER



THT-Gehäusebezeichnung

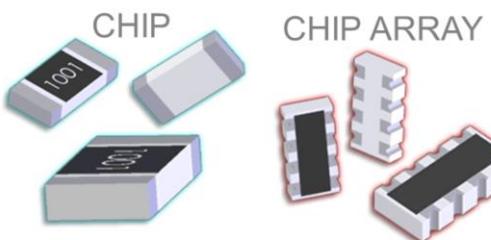


RJ...Modular Jack

SMD – Gehäusebezeichnung

- CHIP

- Widerstand
- Kondensator
- Spule



<i>comparison</i>	Metric code	Imperial code	<i>comparison</i>
0.1x0.1 mm	0402	01005	0.01x0.01 in (10x10 mils)
	0603	0201	
	1005	0402	
	1608	0603	
1x1mm	2012	0805	0.1x0.1 in (100x100 mils)
	2520	1008	
	3216	1206	
	3225	1210	
	4516	1806	
	4532	1812	
	5025	2010	
	6332	2512	
		Actual size	0.5x0.5in (500x500 mils)

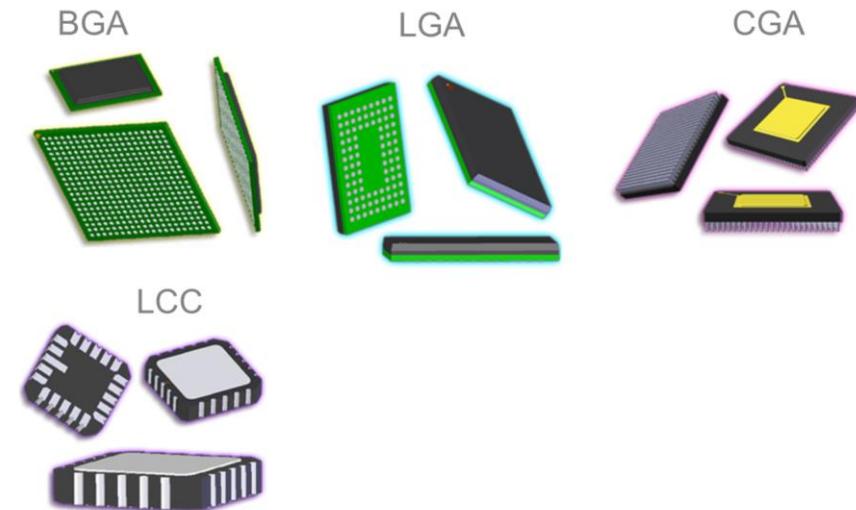
SMD – Gehäusebezeichnung

- Small Outline, SOD, SOT



Quelle: NXP;
Small Outline Diode,
Small Outline Transistor,

SMD Gehäusebezeichnung



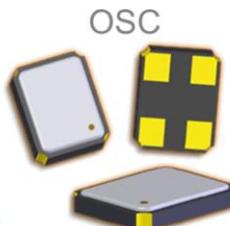
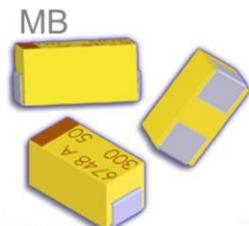
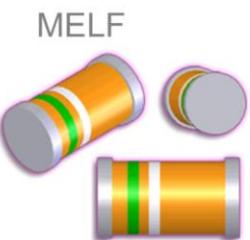
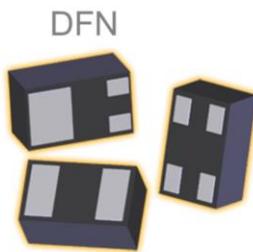
BGA...Ball Grid Array

LGA...Land Grid Array

CGA...Column Grid Array

LCC...Leadless Chip Carrier

SMD Gehäusebezeichnung



OSC...Oscillator

DFN...Dual Flat No-lead

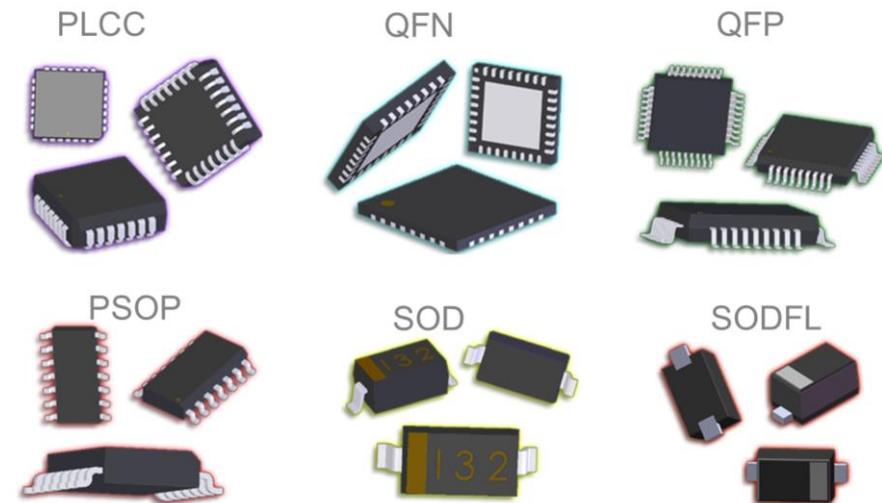
MELF...Metal Electrode Face Bonding

MB...Moulded Body

OSC...Oscillator

ALELCAP...Aluminium Electrolytic Capacitor

SMD Gehäusebezeichnung



PLCC...Plastic leaded Chip Carrier

QFN...Quad Flat No-lead

QFP...Quad Flat Package

PSOP...Plastic Small Outline Package

TSOP...Thin Small-Outline Package: Anschlüsse auf der Schmalseite des Gehäuses,

SSOP...Shrink Small-Outline Package)

TSSOP...Thin Shrink Small-Outline Package

QSOP...Quarter-Size Small-Outline package

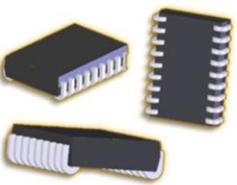
VSOP...Very Small Outline Package

SOD...Small Outline Diode

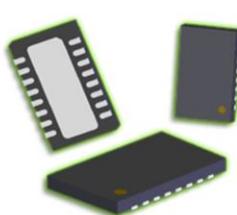
SODFL...Small Outline Diode, Flat lead

SMD Gehäusebezeichnung

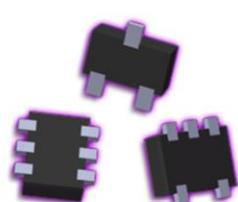
SOJ



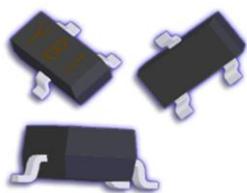
SON



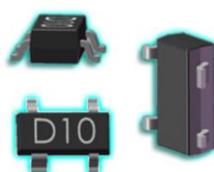
SOTFL



SOT23



SOT143



SOT223



SOJ...Small Outline J-headed

SON...Small Outline No-lead

SOT...Small Outline Transistor

SOTFL...Small Outline Transistor – Flat leaded

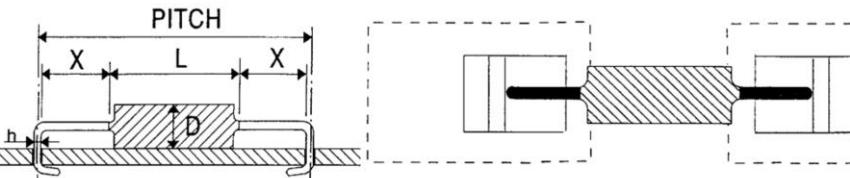
IEC60194,
IPC/JEDEC J-STD-020D
IPC-A-610D

THT,
AXIAL,
RADIAL,
ODD,
SMT

BESTÜCKUNGS- TECHNOLOGIEN

- THT: Through Hole Technology:
 - Axial Insertion.. ist die maschinelle Bestückung von Bauelementen, welche die Anschlüsse ZWEIseitig ausgeführt haben (liegende BE);
 - Radial Leaded... Ist die maschinelle Bestückung von Bauelementen, welche die Anschlüsse EINseitig ausgeführt haben (stehende BE);
 - Odd Insertion.. ist die händisch durchgeführte Bestückung von Bauelementen, die für maschinelle Bestückung ungeeignet sind;
- SMT: Surface Mount Technology:
 - CHIP
 - SMD

THT-Axial Insertion



- Achtung auf:
 - Keepout areas
 - Bohrlochdurchmesser
 - Vorzugsrichtung
 - Pitch-Vorzugsgrößen
- Teardrops im Layout vorsehen

Pitch: die Bauelemente werden im Gurt (on tape) angeliefert; direkt vor der Bestückung werden die Anschlussdrähte auf die notwendige Länge gekürzt, gebogen, durch die Bohrlöcher gesteckt, auf der Lötseite umgebogen, en. clinched;

Beinchenabstand in e: es sind folgende Maße für die automatische axiale und radiale Bestückung zu bevorzugen bzw. möglich:

1e=2,54mm,

2e=5,08mm,

3e=7,62mm;

4e=10,16mm,

5e=12,7mm,

6e=15,24m;

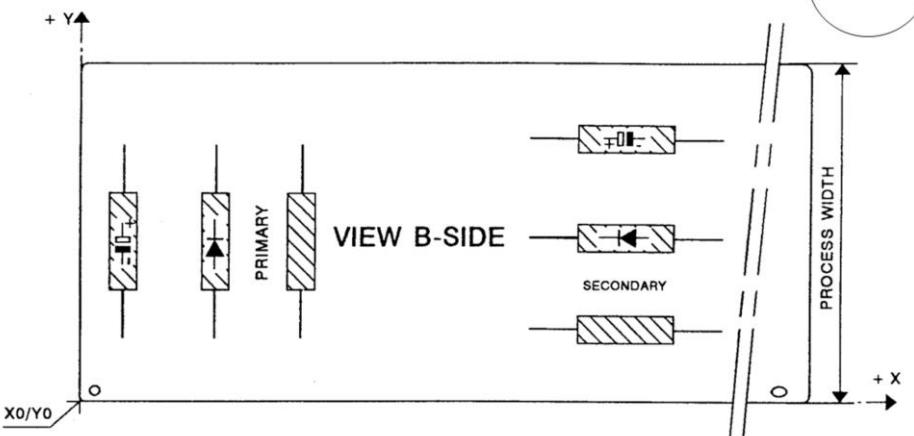
7e=17,78mm

8e=20,32mm

9e=22,86mm

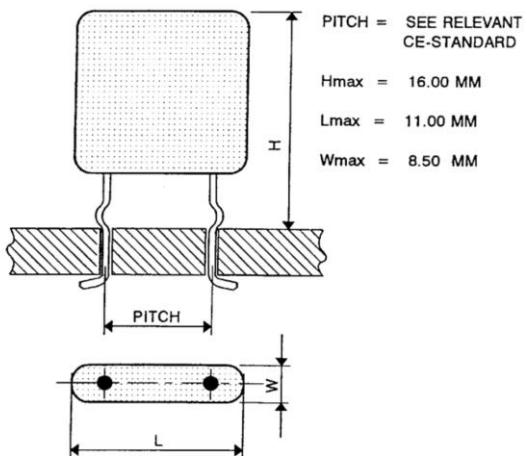
THT-Axial Insertion

- Vorzugsrichtungen auf der PCB



bei richtungsgebundenen Bautelementen sind zwei Vorzugsrichtungen möglich: NullUhr (Primary) – NeunUhr (Secondary) um ein Bauteil in der Position DreiUhr oder SechsUhr einzubauen, muss die PCB gedreht werden, was dementsprechend teuer ist – oder händisch nachbestückt (noch teurer);

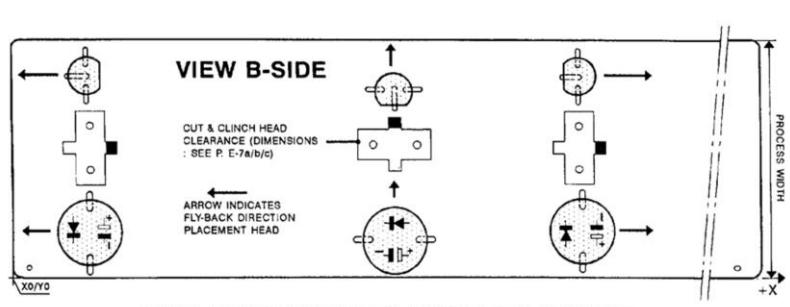
THT-Radial Insertion



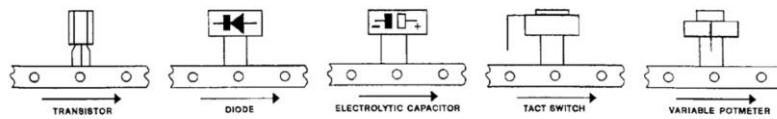
- Meist 2- oder 3-polige Komponenten
- Richtungsabhängigkeit (Polarität) beachten
- Bohrdurchmesser
- Pitch-Vorzugsgrößen

>3 Anschlüsse, wie ICs oder elektromechanische BE werden händisch verbaut;

THT-Radial Insertion



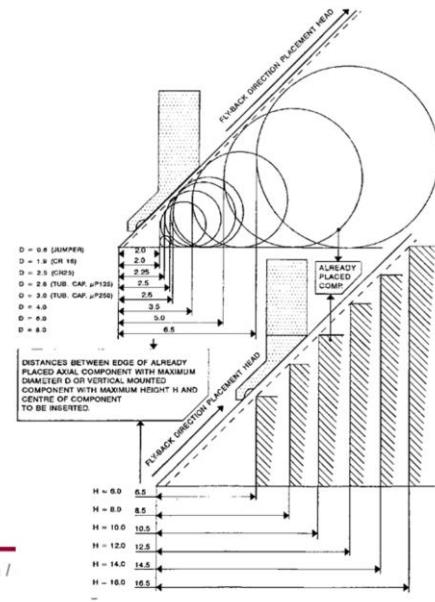
ONLY ABOVE SHOWN POLARITIES ARE ALLOWED.



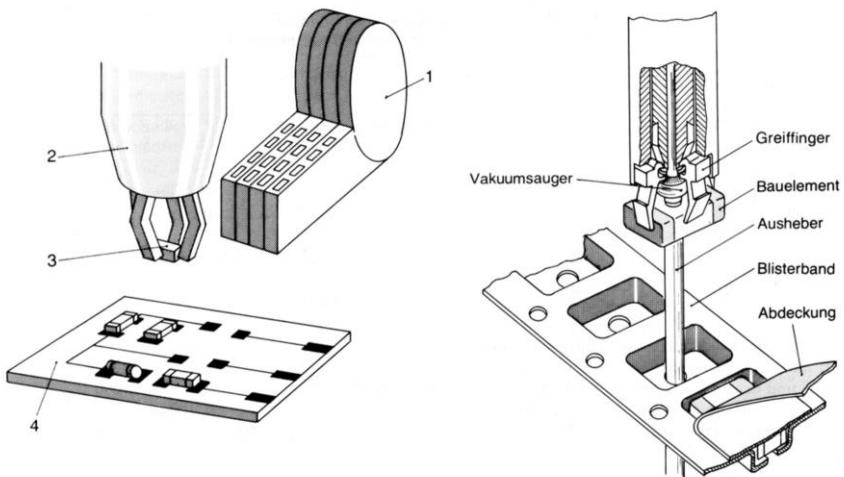
bei richtungsgebundenen Bauelementen sind drei Vorzugsrichtungen möglich: NeunUhr - NullUhr – DreiUhr um ein Bauteil automatisch zu bestücken, bei der Position SechsUhr muss die PCB gedreht werden, was dementsprechend teuer ist – oder händisch nachbestückt;

THT-Radial Insertion

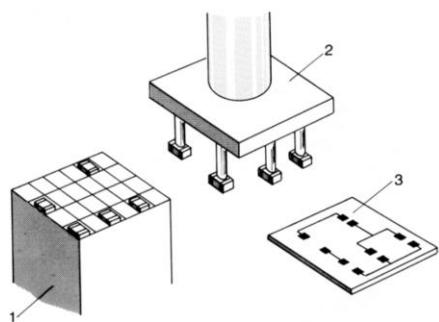
- Achtung auch auf Platz hinter dem Bauelement
- Höhenprofil



SMD-Insertion



SMD-Insertion



– Simultan-bestückung

– für größere Stückzahlen

1: Magazin

2: Vielfach-Vakuum-Greifer

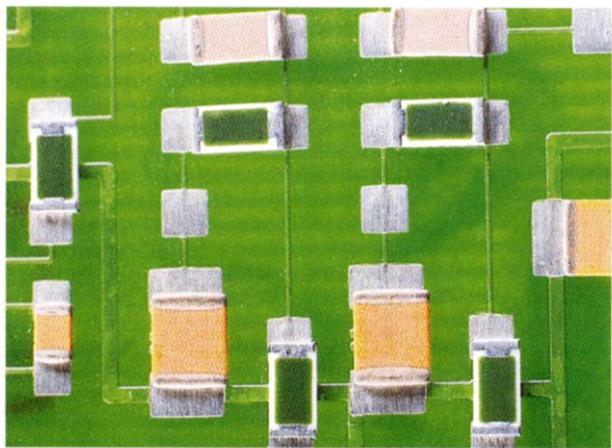
3: PCB

Platzierung IPC-A-601D

- Komp. mit metallischen Abschluss

Components shifted in
the y direction

PREFERRED



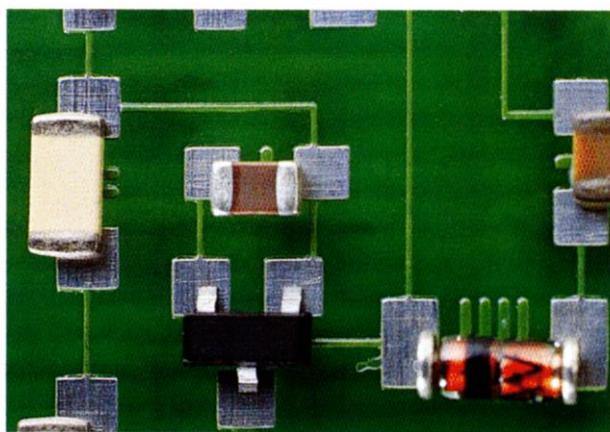
Platzierung IPC-A-601D

- Komp. mit metallischen Abschluss

ACCEPTABLE

Half or more of the width of the component is situated on the solder land.

Only acceptable when the conductor is covered with insulating lacquer.



Ger_Entw_Foliensatz 4

Fachhochschule Kärnten / Carinthia University of Applied Sciences
Haselberger

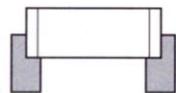
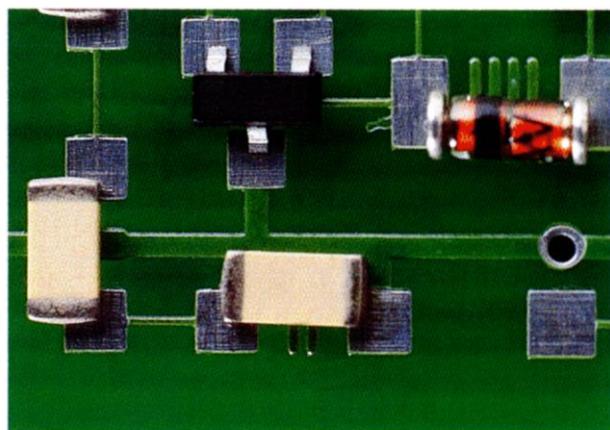
35

Platzierung IPC-A-601D

- Komp. mit metallischen Abschluss

REWORK

Less than half the width of the component is situated on the solder land.



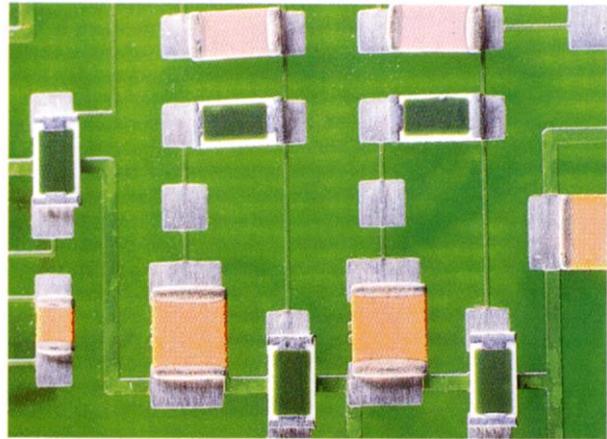
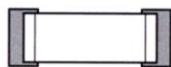
Ger_Entw_Foliensatz 4

Platzierung IPC-A-601D

- Komp. mit metallischen Abschluss

Components shifted in
x direction

PREFERRED



Ger_Entw_Foliensatz 4

FACHHOCHSCHULE KÄRNTEN / CARINIA UNIVERSITY OF APPLIED SCIENCES
Haselberger

17

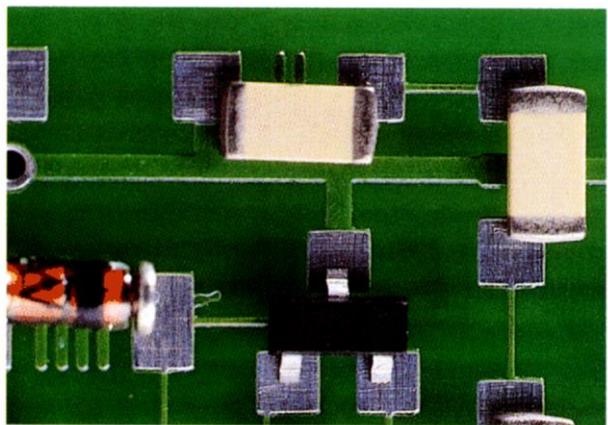
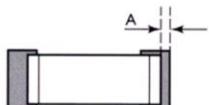
Platzierung IPC-A-601D

- Komp. mit metallischen Abschluss

ACCEPTABLE

Distance A $\geq 1/3 h$

h = component height



Ger_Entw_Foliensatz 4

Haselberger

Platzierung IPC-A-601D

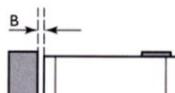
- Komp. mit metallischen Abschluss

REWORK

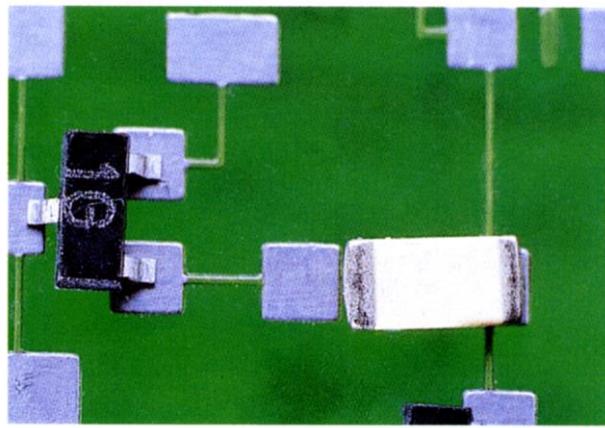
Distance A < 1/3 h

Distance B > 0

(the metallisation must at least be partly positioned on the solder land).



Ger_Entw_Foliensatz 4



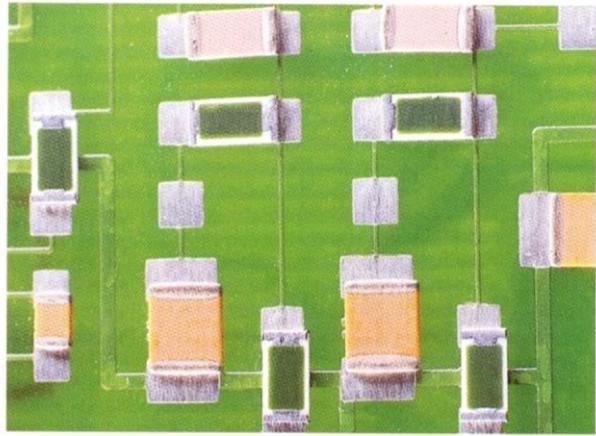
Fachhochschule Kärnten / Carinthia University of Applied Sciences
Haselberger

Platzierung IPC-A-601D

- Komp. mit metallischen Abschluss

Components rotated

PREFERRED



Ger_Entw_Foliensatz 4

FACHHOCHSCHULE KÄRNTEN / CARNIOLA UNIVERSITY OF APPLIED SCIENCES
Haselberger

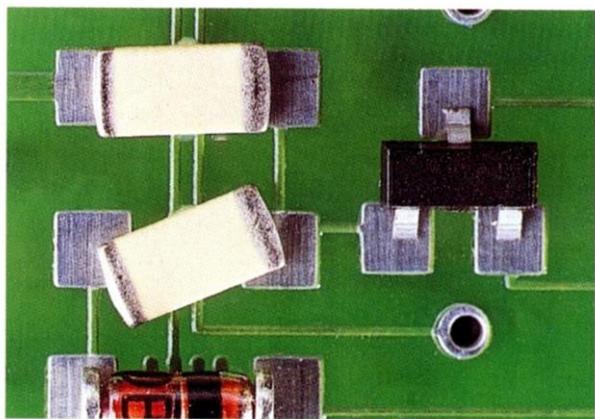
4v

Platzierung IPC-A-601D

- Komp. mit metallischen Abschluss

ACCEPTABLE

Distance D \geq half the width
of the component.



Ger_Entw_Foliensatz 4

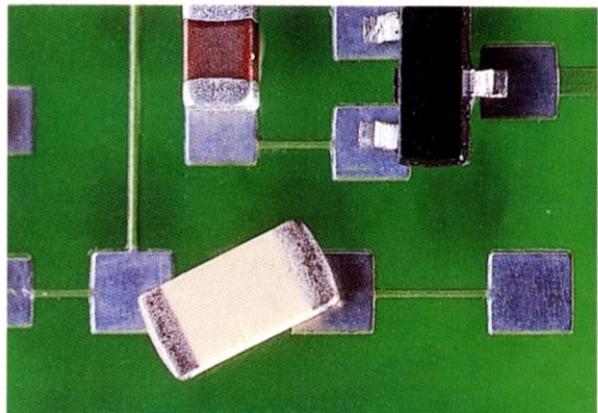
TECHNISCHE UNIVERSITÄT KARINTECH UNIVERSITY OF APPLIED SCIENCES
Haselberger

Platzierung IPC-A-601D

- Komp. mit metallischen Abschluss

REWORK

Distance D < half the width
of the component.



Ger_Entw_Foliensatz 4

FACHHOCHSCHULE KÄRNTEN / Carinthia University of Applied Sciences
Haselberger

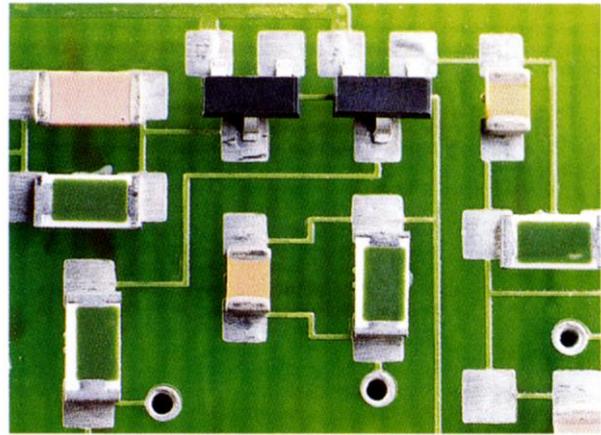
74

Platzierung IPC-A-601D

- Komp. mit wenigen Anschlüssen

Components shifted in
x and y direction

PREFERRED



Ger_Entw_Foliensatz 4

Fachhochschule Kärnten / Carinthia University of Applied Sciences
Haselberger

43

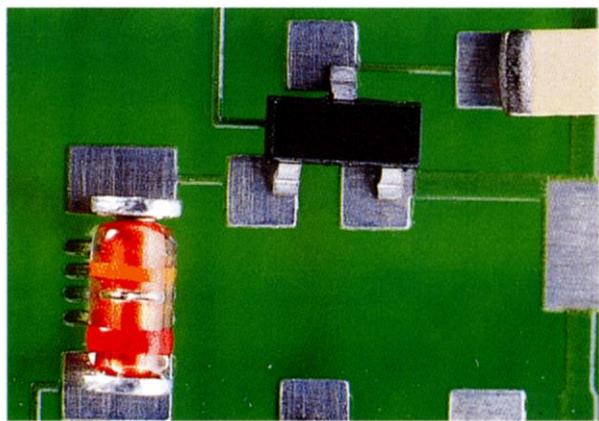
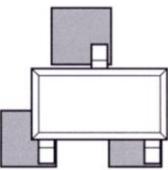
Platzierung IPC-A-601D

- Komp. mit wenigen Anschlüssen

ACCEPTABLE

Lead is situated on the
solder land.

Also toe and heel.



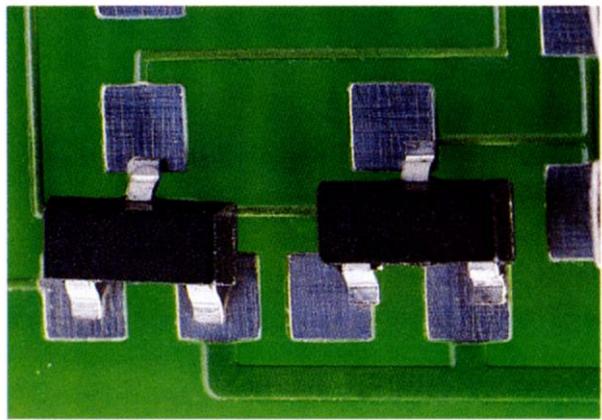
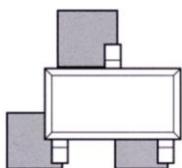
Platzierung IPC-A-601D

- Komp. mit wenigen Anschlüssen

REWORK

Lead is situated outside the solder land.

Heel outside solder land.

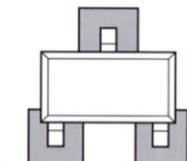


Platzierung IPC-A-601D

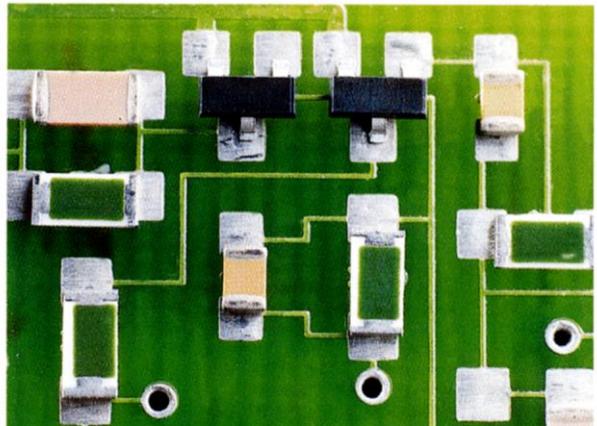
- Komp. mit wenigen Anschlüssen

Components rotated

PREFERRED



Ger_Entw_Foliensatz 4



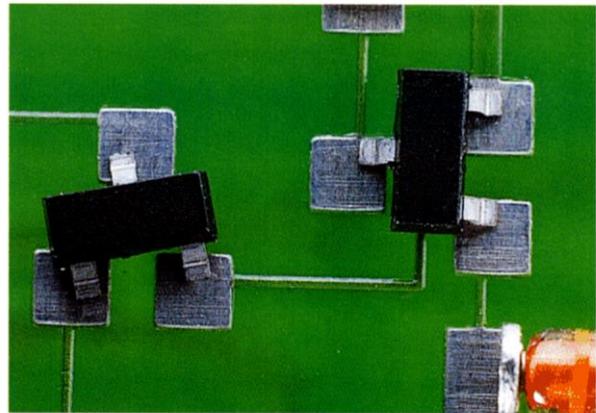
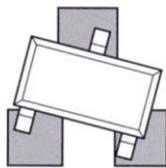
FACHHOCHSCHULE KÄRNTEN / Carinthia University of Applied Sciences
Haselberger

Platzierung IPC-A-601D

- Komp. mit wenigen Anschlüssen

ACCEPTABLE

Leads are situated on the solder lands.

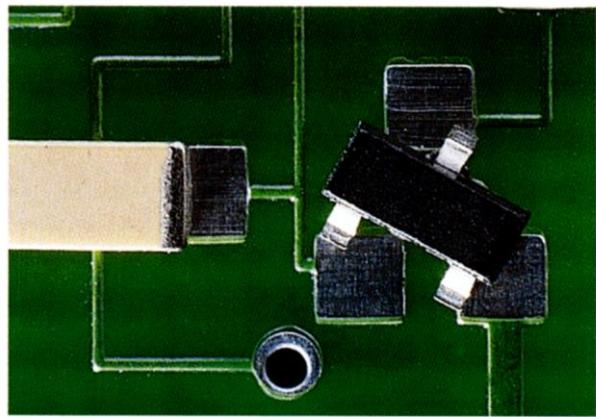
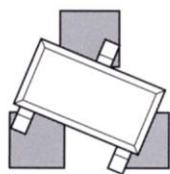


Platzierung IPC-A-601D

- Komp. mit wenigen Anschlüssen

REWORK

Leads are situated outside
the solder lands.

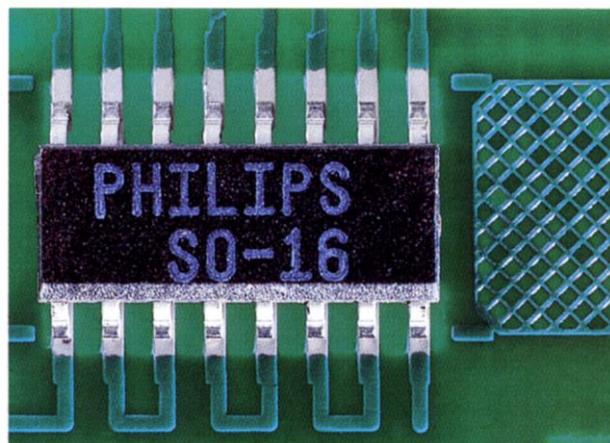
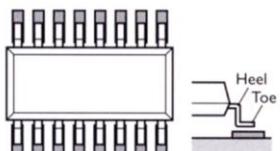


Platzierung IPC-A-601D

- Komp. mit kurzen Anschlüssen

Components shifted in
x and y direction

PREFERRED



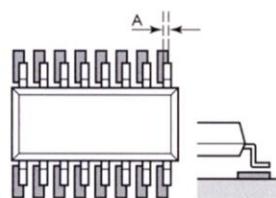
Platzierung IPC-A-601D

- Komp. mit kurzen Anschlüssen

ACCEPTABLE

Distance A \geq half the width
of the lead.

Toe and heel are situated
on the solder land.



Ger_Entw_Foliensatz 4



FACHHOCHSCHULE KÄRNTEN / CARINIA University of Applied Sciences
Haselberger

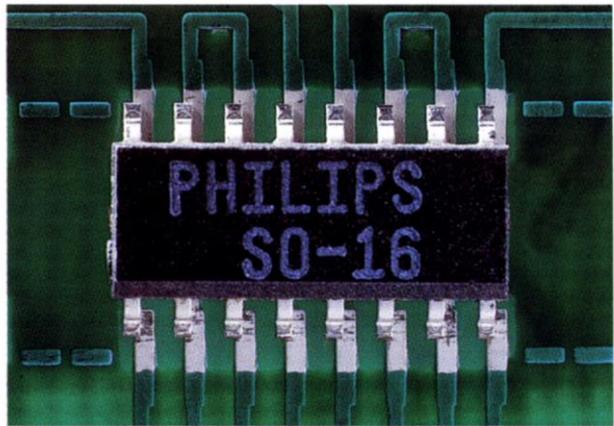
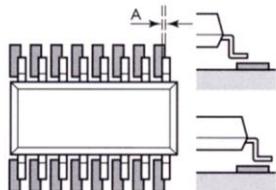
Platzierung IPC-A-601D

- Komp. mit kurzen Anschlüssen

REWORK

Distance A < half the width of the lead.

Toe and heel are not situated on the solder land.

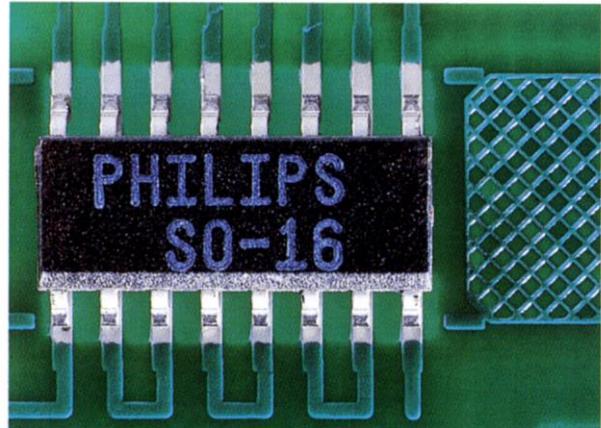
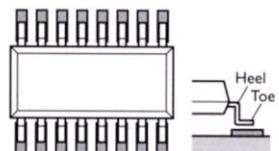


Platzierung IPC-A-601D

- Komp. mit kurzen Anschlüssen

Components rotated

PREFERRED



Ger_Entw_Foliensatz 4

FACHHOCHSCHULE KÄRNTEN / Carinthia University of Applied Sciences
Haselberger

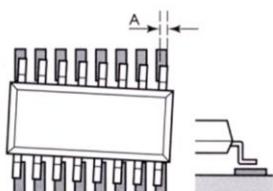
14

Platzierung IPC-A-601D

- Komp. mit kurzen Anschlüssen

ACCEPTABLE

Distance A \geq half the width
of the lead.

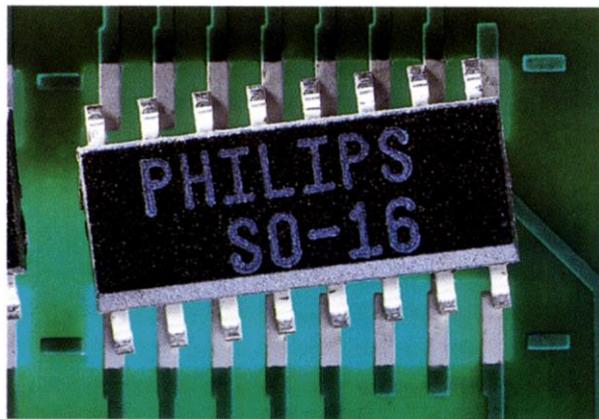
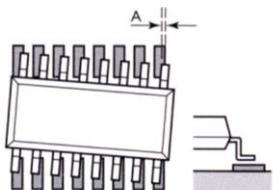


Platzierung IPC-A-601D

- Komp. mit kurzen Anschlüssen

REWORK

Distance A < half the width
of the lead.



IPC J-STD-001

LÖTMATERIALIEN, LÖTPROZESSE

Weich-Lote

Relevante Lote	Zusammensetzung	Schmelzpunkt	Verfügbarkeit
Sn-Pb	Sn63Pb37	179	++
Sn-Cu	Sn99,3Cu0,7	227	++
Sn-Ag-Cu	Sn95,5Ag3,8Cu0,7	217	++
Sn-Cu-Ni	Sn99,2Cu0,7Ni0,1	227	++
Sn-Ag	Sn96,5Ag3,5	221	++

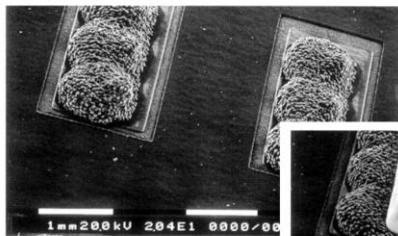
Obige Lote sind für die genannten Leiterplattenoberflächen geeignet

Die ursprüngliche Liste der Lote für den Pb-freien Lötprozess war am Anfang lang. Auch Lote mit Bi, In und Zn wurden in die engere Wahl gezogen, im Wesentlichen sind die oben erwähnten Lote übrig geblieben. Für Sonderanwendungen hat es schon immer sogenannte „exotische“ Lote gegeben und wird es auch weiterhin für spezielle Anforderungen geben. Neben den Ausnahmen in der RoHS wird es auch aus technologischen Gründen weiterhin Anwendungen mit Pb haltigen Loten geben.

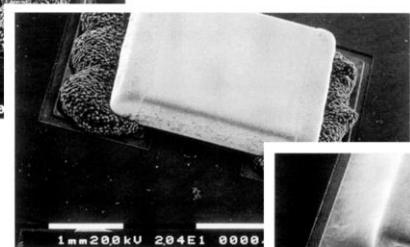
Restriction of Hazardous Substances (RoHS) verbietet bleihältiges Lot in der Produktion;

(Begriff Hart-Lot: für Hartlötverfahren, wie zB. Bronze, Messing, Neusilber;... werden aber wegen der hohen Temperaturen hier nicht verwendet);

Lotpastenaufbringung bei SMT

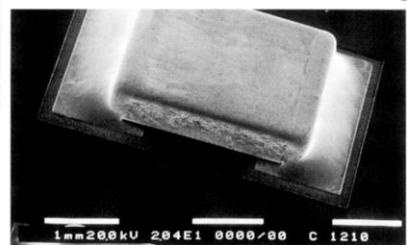


Spritzdruck

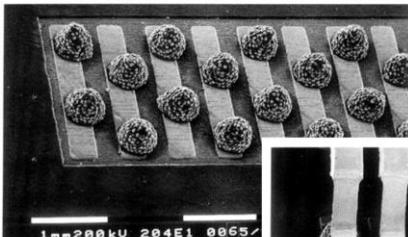


Verlötung

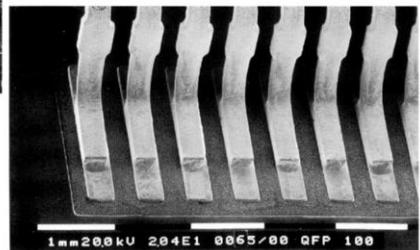
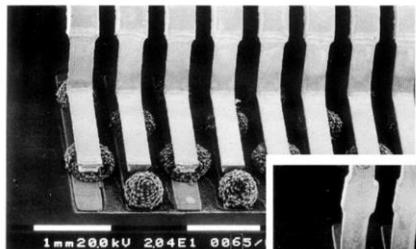
Bauteil maschinell
durch Adhäsion
auf PCB gehalten



Lotpastenaufbringung

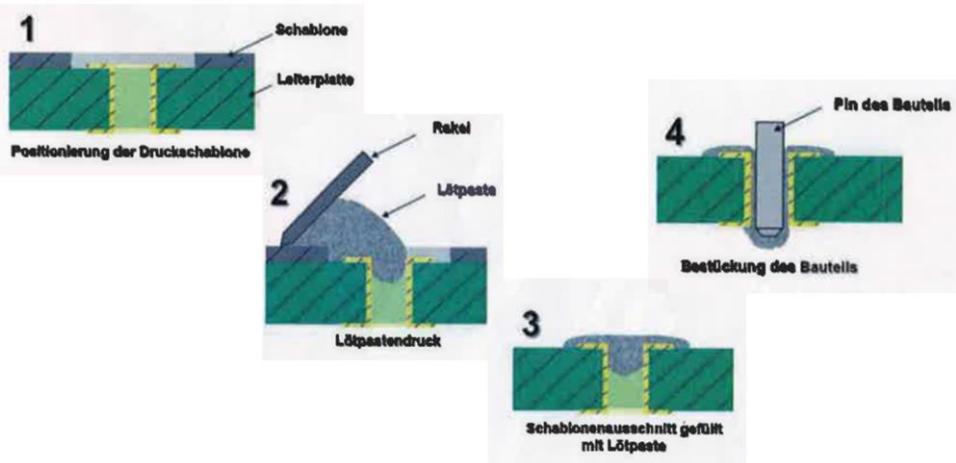


Spritzdruck



Lotpastenaufbringung

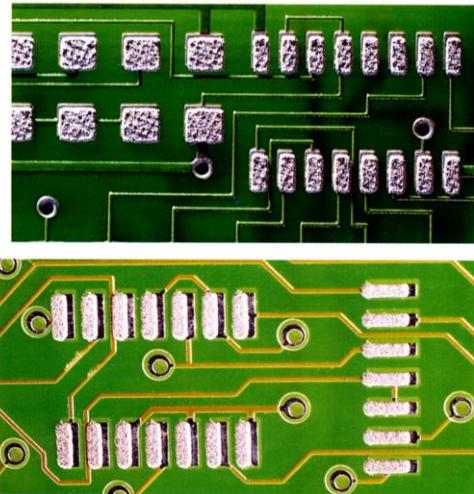
Siebdruckschablone



Siebschablone: ist eine Metallfolie, deren Löcher (eckig, rund) durch Überstreichen mit einem Rakel mit Lotpaste aufgefüllt werden; die Dicke der Folie ergibt die Höhe der Lotpaste;

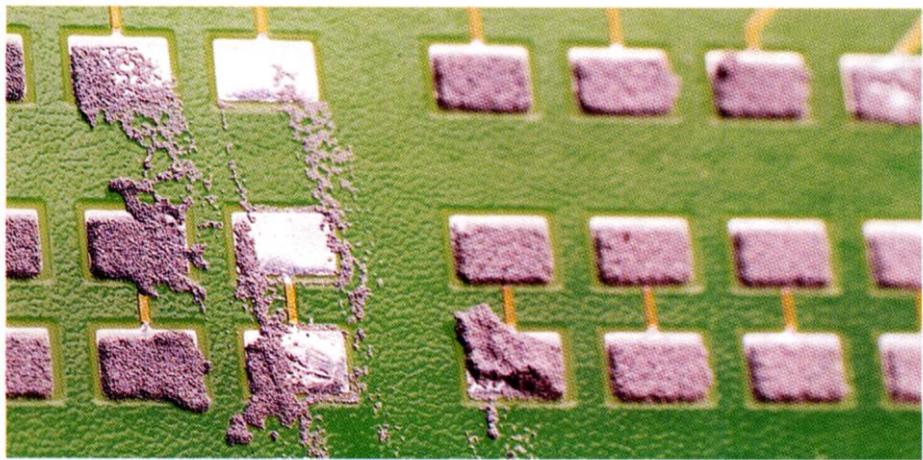
Quelle: Würth Elektronik ESOS;

Lotpasten - Qualität



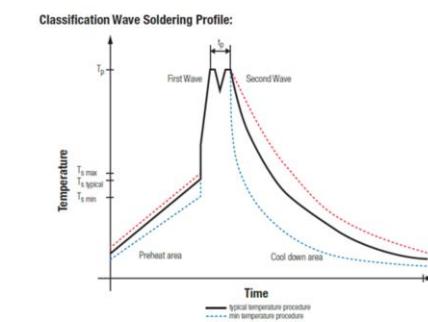
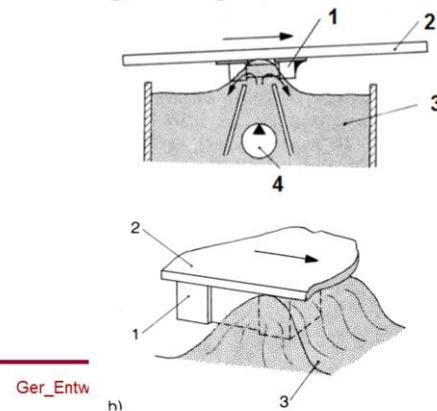
die Schablone wird anhand der Fiducial Marks ausgerichtet

Lotpasten - Qualität



Lötverfahren 1: Wave-Lötprozess

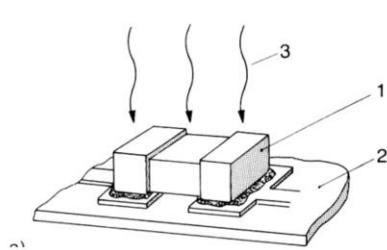
- Wellen- (Schwall-) löten: PCB wird durch eine flüssige Lötzinnwelle gezogen



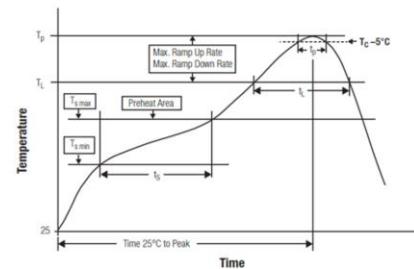
- 1.. Metallanschluss - Pad des Bauelements
- 2.. PCB
- 3.. geschmolzenes Lötmittel (Zinn-Legierung)
- 4.. Pumpe erzeugt den Schwall bzw. die Welle

Lötverfahren 2: Reflow-Lötprozess

- Lotpaste wirkt als Kleber und wird im Ofen aufgeschmolzen



Classification Reflow Profile for SMT components:



- 1.. Metallanschluss - Pad des Bauelements
- 2.. PCB
- 3.. Infrarot-Hitze

Lötverfahren 3: Badlötverfahren

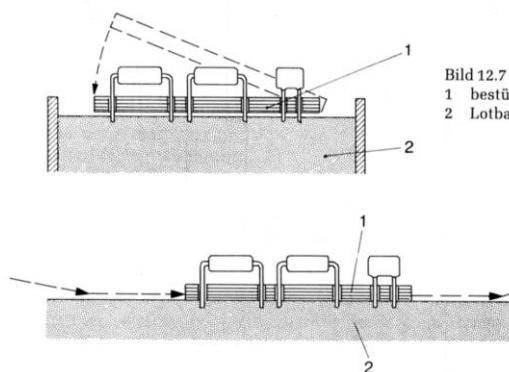
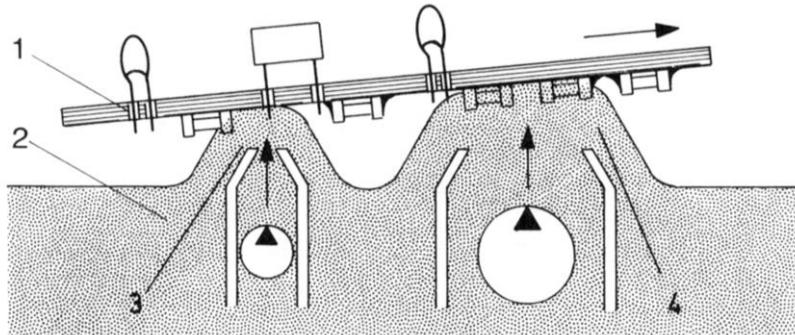


Bild 12.7 Tauchlöten
1 bestückte Leiterplatte
2 Lotbad

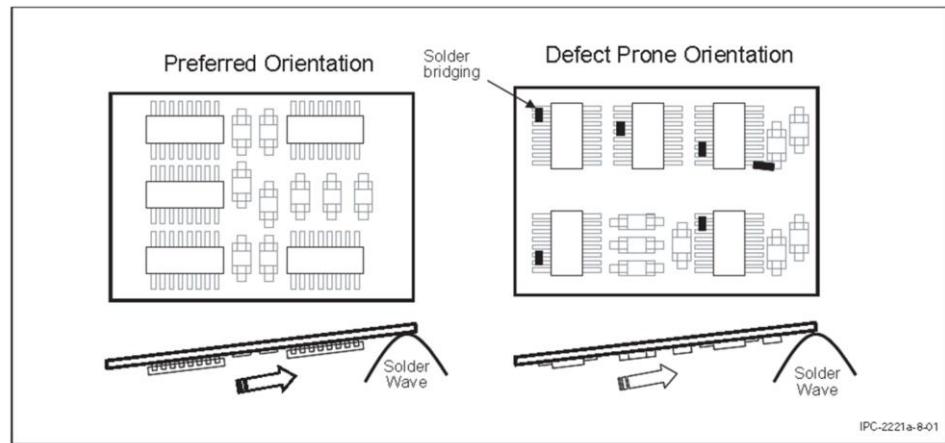
Doppelwellen - Lötanlage



Erste Welle (4) dient zur eigentlichen Verlötzung, zweite Welle (3) dient zum Abtragen von überschüssigen Lot;

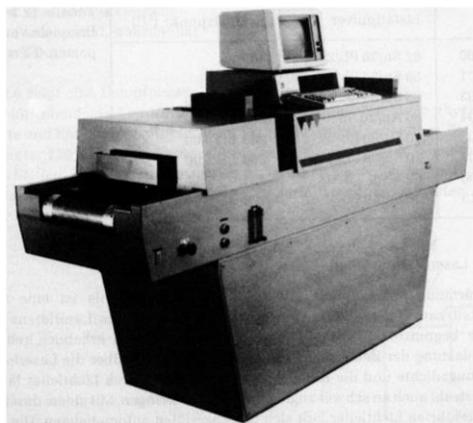
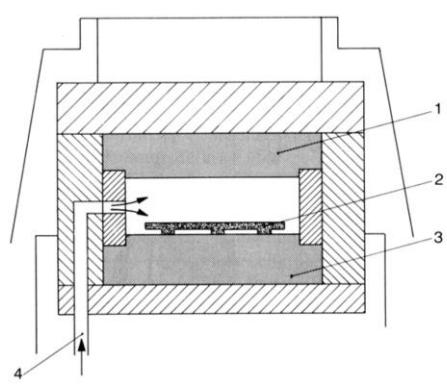
Bauteilausrichtung

- nur bei Wellenlöten notwendig



IPC-2221a-8-01

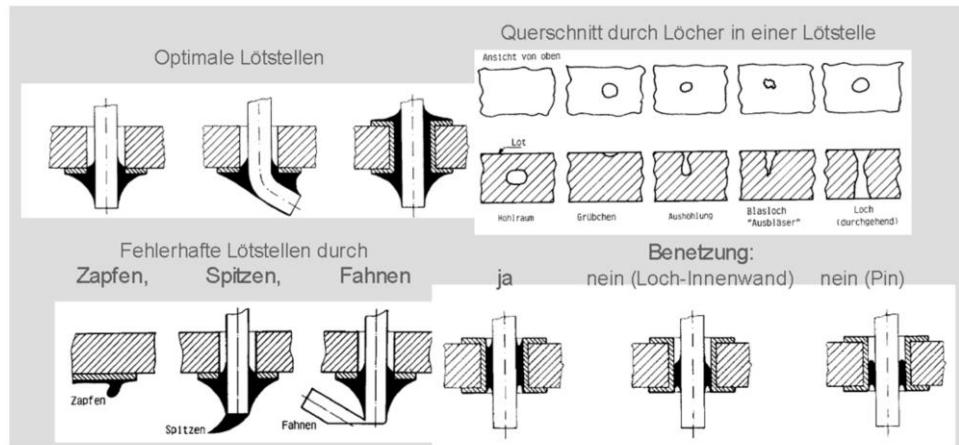
Reflow-Ofen



Arten von Reflow Löttechnologien:

- a. Infrarot: Heizelemente (1) und (3) über und unter der PCB assy
- b. Vollkonvektions-Reflow-Löten: heiße Luft oder
- c. Kondensationslöten: mit Teflon angereichertes inertes Gas als Heizmaterial (4) strömt in den Raum ein, erhitzt die PCB assy (2). Solange die PCB-Assy nicht die Teflontemperatur erreicht, kondensiert das Teflon an der PCB. Ist kein Kondensat mehr feststellbar, dann ist die gesamte PCB auf Temperatur und somit fertig.
- d. Laserstrahl bei hochempfindlichen Bauelementen

Lötqualität



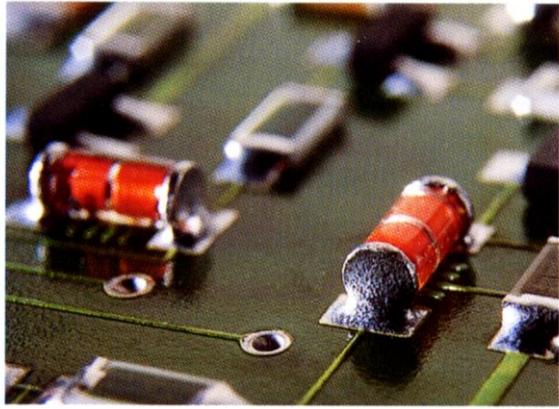
bei automatischer Bestückung wird der Anschlussdraht auf der Lötseite immer umgeknickt, zur besseren Kontaktierung muss bei einseitigen PCB ein Teardrop Padlayout vorgesehen werden.

Verlötung IPC-A-610D

- Lötergebnisse qualitative Inspektion

PREFERRED

The height of the meniscus
is equal to the
component height.
The solder fillet is concave.

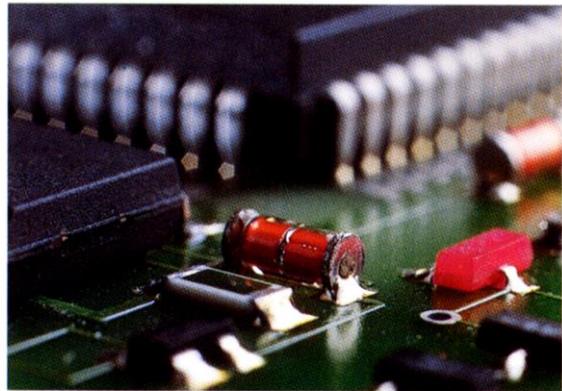


Verlötung IPC-A-610D

- Lötergebnisse qualitative Inspektion

ACCEPTABLE

The height of the meniscus is equal to 0.4 mm or more.
The solder fillet is concave.



Verlötung IPC-A-610D

- Lötergebnisse qualitative Inspektion

REWORK

The height of the meniscus is less than 0.4 mm or the solder fillet is convex.

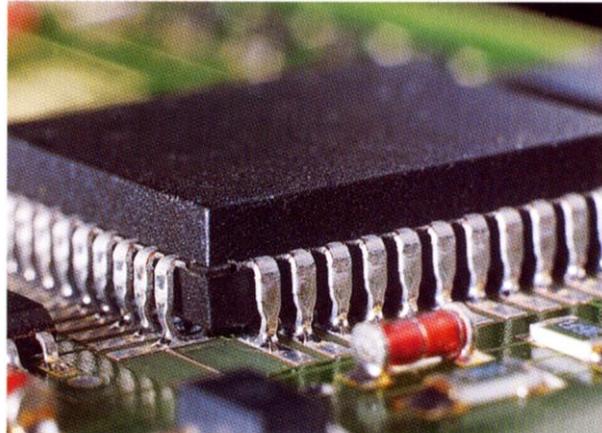
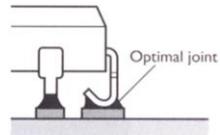


Verlötung IPC-A-610D

- Lötergebnisse qualitative Inspektion

PREFERRED

The height of the meniscus is at least equal to the thickness of the lead on both sides of the bend.



Ger_Entw_Foliensatz 4

Haselberger

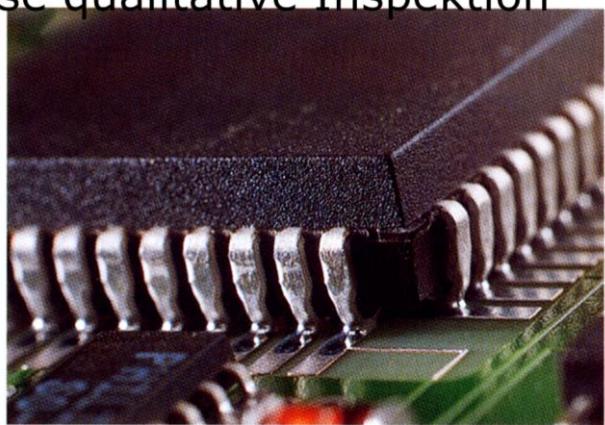
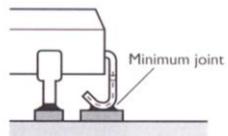
72

Verlötung IPC-A-610D

- Lötergebnisse qualitative Inspektion

ACCEPTABLE

The height of the meniscus is at least equal to half the thickness of the lead on both sides of the bend.

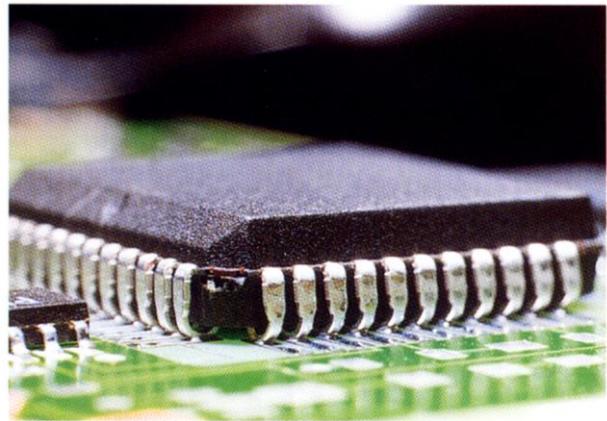
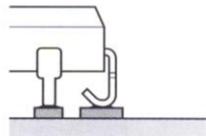


Verlötung IPC-A-610D

- Lötergebnisse qualitative Inspektion

REWORK

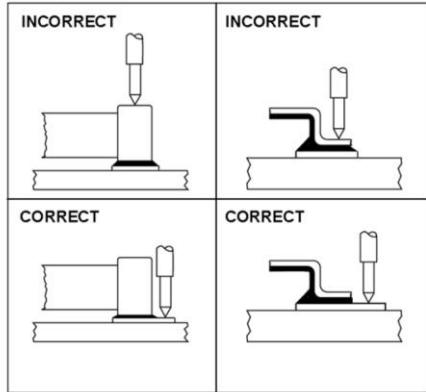
The height of the meniscus is less than half the thickness of the lead.



PCB – Testverfahren

• Probing Test Lands

APPLICATIONS

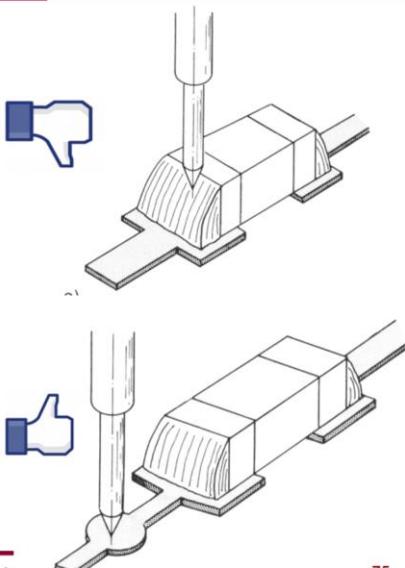


IPC-2221a-3-04

Ger_Entw_Foliensatz 4

Fachhochschule Kärnten / Carinthia
Haselberger

75



Quelle: IPC-2221A

Repair and Modification

- IPC-7721

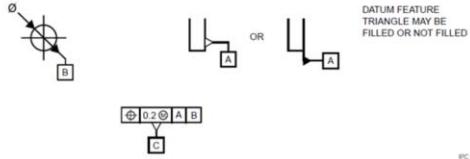


Figure 3 Axial lead component soldered to adjacent axial lead component. Note: Added component may be stacked vertically or horizontally.

Bildquelle: www.IPC.org

Bemaßung IPC-2615

- Dokumentation
 - Bemaßung, Tol.
 - Referenz (Datum)

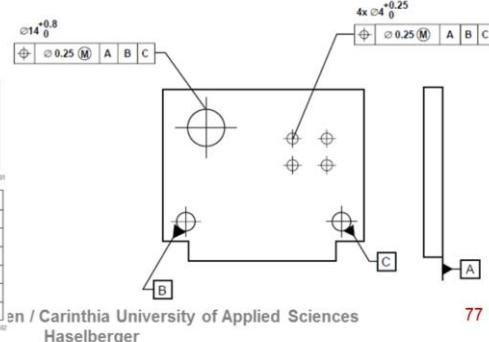


- Symbolik

CHARACTERISTIC	SYMBOL	TYPE OF TOLERANCE	USES
POSITION		LOCATION	HOLE AND LAND LOCATION
PROFILE OF SURFACE		PROFILE	BOARD EDGES
FLATNESS		FORM	BOW & TWIST

CHARACTERISTIC	SYMBOL	TYPE OF TOLERANCE	USES
STRAIGHTNESS		FORM	BONDING OF HEATSINK
CIRCULARITY		FORM	ROUND PRINTED BOARD, TIGHT FITTING CASE
ANGULARITY		ORIENTATION	SPECIAL SLOT OF FEATURE CONTROL
PERPENDICULARITY		ORIENTATION	HOLE TO THICK BOARD RELATIONSHIP
PARALLELISM		ORIENTATION	EDGES TO TIGHT FITTING CASE
CONCENTRICITY		LOCATION	METAL CORE BOARD HOLES, TEST FEATURE

Ger_Entw_Foliensatz 4



77

IPC-2615

Datum: ist der Ursprung (Origin) für alle Maße

Originaldefinition aus der IPC-2615, Abs. 2.5 DATUM: A theoretically exact point, axis, or plane derived from the true geometric counterpart of a specified datum feature. A datum is the origin from which the location or geometric characteristics of featurees of a printed board are established.

Dokumentation

Design for Manufacturing,
Design for Environment