# Interrupciones en FreeRTOS.

Juan Alarcón. jalarcon@electron.frba.utn.edu.ar



### Agenda.

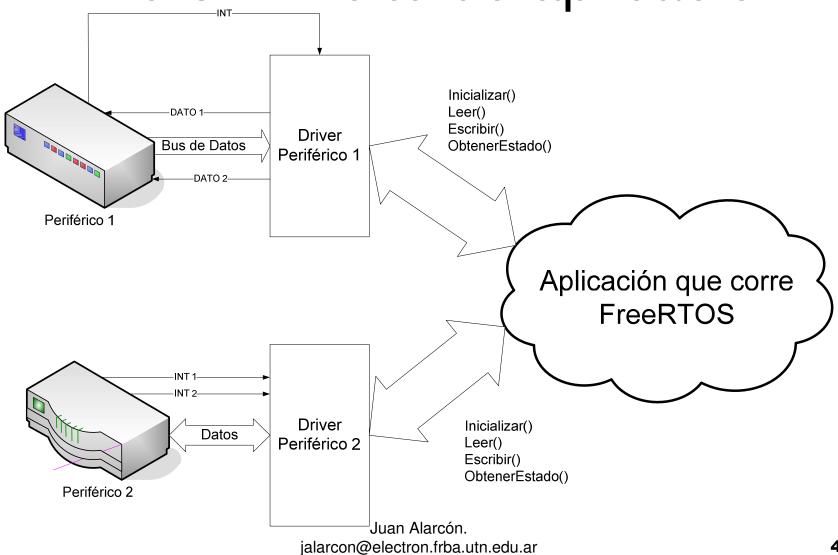
- Concepto de controlador de hardware (drivers).
- Eventos.
- Semáforos en Interrupciones.
- Colas para sincronizar interrupciones
- Anidando interrupciones.
- Ejemplos.
  - □ Driver I<sup>2</sup>C. Ejemplo con memoria serie.



#### Controlador de Hardware. Driver.

- La estrategia propuesta para manejar los diferentes periféricos va a ser la siguiente:
  - Manejar las particularidades del hardware en código bien definido y separado de la lógica del programa (sólo tratar con el periférico, no introducir la lógica propia del programa en el código del driver).
  - □ Generar interfaces tan generales y claras como sea posible. Por ejemplo, generar funciones: inicializar(), escribir(), leer(), obtenerEstado().
  - □ Utilizar las primitivas del RTOS para la interfaz del sistema (semáforos, colas de mensajes).
  - □ En la medida de lo posible, generar interfaces bloqueantes (ser "gentil" avisar cuando se espera por un periférico)

# Drivers. Ámbito de aplicación.





#### Drivers. Objetivo.

El objetivo principal de escribir el código de los controladores de los diferentes periféricos con interfaces comunes y con código bien delimitado es uniformizar el tratamiento de todos (o casi todos) los periféricos.



#### Eventos.

- Los sistemas en tiempo real necesitan responder a los eventos generados por su entorno en tiempo conocido y acotado.
- ¿Cómo se implementa?
  - □ Encuesta del dispositivo (polling).
  - □ Por interrupciones.



# Atención de eventos por interrupciones.

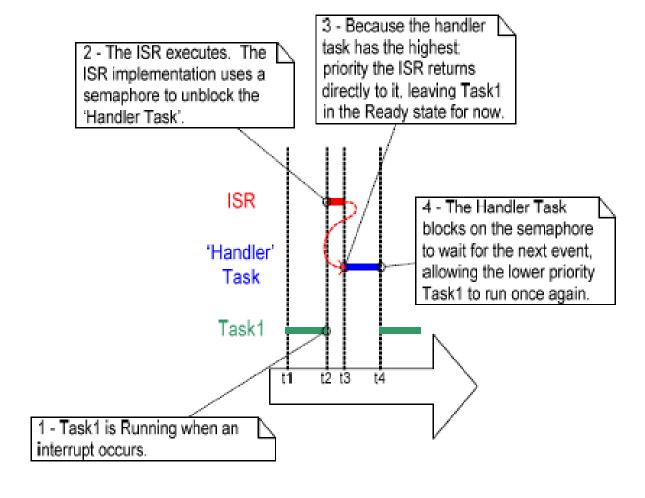
- Al introducir el uso de interrupciones, ¿Cuánto tiempo usar en ellas?¿Por qué?.
- ¿Cómo comunicar el código de las interrupciones con el del resto del sistema?
- ¿Cómo hacer esta comunicación segura?.



# Uso de semáforos en interrupciones.

- Un semáforo binario se lo puede utilizar para sincronizar una tarea con una interrupción.
- Si es necesario procesar con muy baja latencia un evento externo, el código de la interrupción puede desbloquear una tarea de alta prioridad para atenderlo.

# Semáforos en interrupciones





# Semáforos en interrupciones.



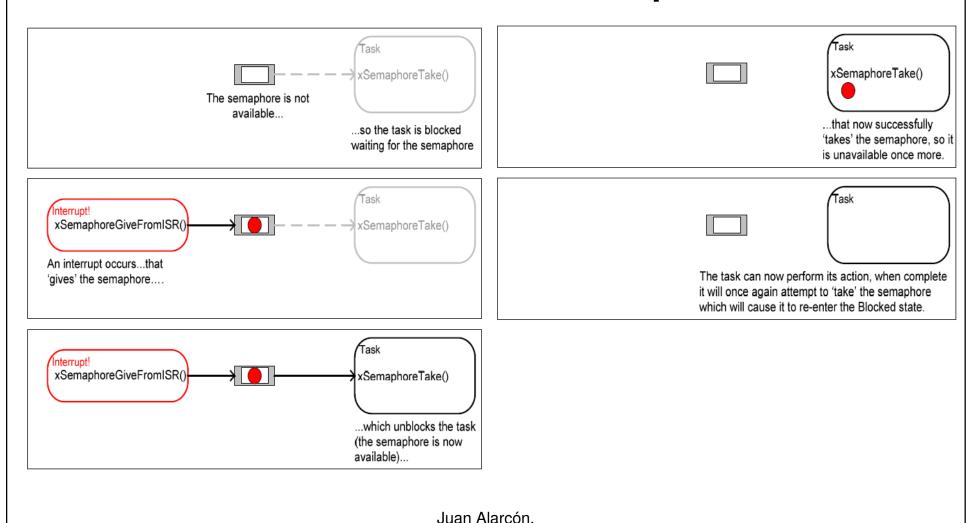
### Semáforos en interrupciones.

```
void Task1(void *parametros)
void ISR(void)
{
                                                   for(;;)
    portBASE TYPE
                     ccontexto;
    xSemaphoreGiveFromISR(sem,&ccontexto);
    portEND SWITCHING ISR(ccontexto);
                                                       codiqoaejecutar();
    devolvercontrol();
                                                       mascodiqo();
                                               void HandlerTask(void *parametros)
                                                  xSemaphoreTake(sem,portMAX DELAY);
                                                  for(;;)
                                                      xSemaphoreTake(sem,portMAX DELAY);
                                                      hacerloquehayquehacer();
```

Juan Alarcón. jalarcon@electron.frba.utn.edu.ar

# м

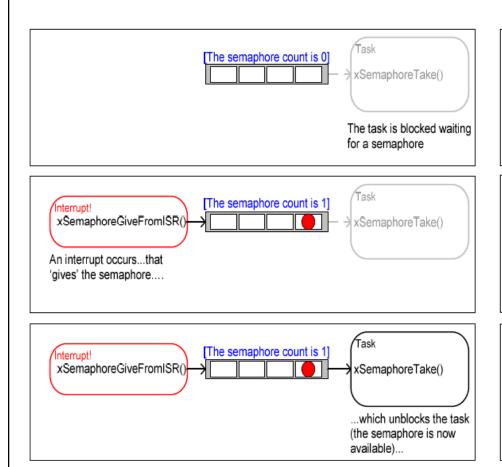
# Semáforos en interrupciones.

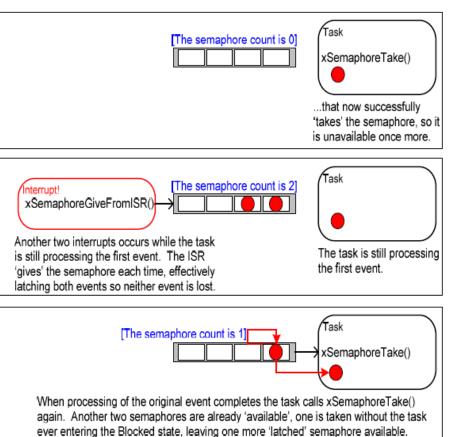


jalarcon@electron.frba.utn.edu.ar

12

#### Semáforos de conteo en int.







# Colas de mensajes en interrupciones.

- Los semáforos son usados para comunicar eventos entre tareas y entre tareas e interrupciones.
- Las colas de mensajes son usadas para comunicar eventos y transferir datos entre tareas y entre tareas e interrupciones



### Colas de mensajes. Funciones.



### Colas de mensajes. Funciones.

```
portBASE TYPE xQueueSendFromISR
    xQueueHandle pxQueue,
    const void *pvltemToQueue,
    portBASE_TYPE *pxHigherPriorityTaskWoken
portBASE TYPE xQueueSendToBackFromISR
    xQueueHandle pxQueue,
    const void *pvltemToQueue,
    portBASE_TYPE *pxHigherPriorityTaskWoken
portBASE TYPE xQueueSendToFrontFromISR
    xQueueHandle pxQueue,
    const void *pvltemToQueue,
    portBASE_TYPE *pxHigherPriorityTaskWoken
                              Juan Alarcón.
                        jalarcon@electron.frba.utn.edu.ar
```



#### Uso eficiente de las colas.

- Las colas de FreeRTOS son colas que trabajan por *copia* por lo que se puede caer en uso poco eficiente de las colas si:
  - □ Se transfieren elementos de muchos bytes.
  - □ Se transfieren elementos a alta frecuencia.



#### Uso eficiente de las colas.

- Para tener un uso eficiente en condiciones de muchos datos o mucha frecuencia de datos:
  - □ Poner en un buffer común los elementos y utilizar semáforos para sincronizar las tareas.
  - Interpretar los datos en la ISR y encolar la cantidad mínima (teniendo en cuenta que el tiempo en las ISR debe ser muy poco).



#### Anidamiento de interrupciones.

- Recordando.... Los procesadore LPC17xx tienen 5 bits para configurar la prioridad de las interrupciones.
- La CMSIS tiene funciones para configurar la prioridad de las interrupciones
  - □ void NVIC\_SetPriority (*IRQn\_t* IRQn, *uint32\_t* priority)
- Configuración del archivo FreeRTOSConfig.h



#### FreeRTOSConfig.h

- Las constantes que pueden afectar el anidamiento de interrupciones:
  - configKERNEL\_INTERRUPT\_PRIORITY. Define la prioridad del núcleo del sistema operativo en si mismo.
  - configMAX\_SYSCALL\_INTERRUPT\_PRIORITY. Define la prioridad máxima que puede tener una interrupción para utilizar las funciones terminadas en FromISR.
- Si configMAX\_SYSCALL\_INTERRUPT\_PRIORITY tiene más prioridad que configKERNEL\_INTERRUPT\_PRIORITY SE Va a trabajar con un esquema de anidamiento de interrupciones.



# Configuración por defecto.

- configMAX\_SYSCALL\_INTERRUPT\_PRIORITY
- configKERNEL\_INTERRUPT\_PRIORITY

31

Las interrupciones que no necesitan usar ninguna función del sistema operativo pueden tener cualquier prioridad Prioridad 0
Prioridad 1
....
Prioridad 4
Prioridad 5
....
....
Prioridad 29
Prioridad 30
Prioridad 31

Las interrupciones que tienen prioridad desde 0 (por defecto para todos los periféricos) a 4 No pueden usar ninguna función de FreeRTOS!!!!!!.

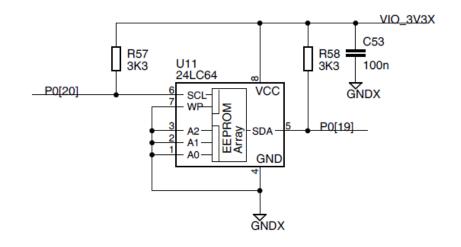
Las interrupciones que tienen prioridad desde 5 hasta 31 pueden llamar a las funciones de FreeRTOS que terminan en FromISR

Juan Alarcón. jalarcon@electron.frba.utn.edu.ar



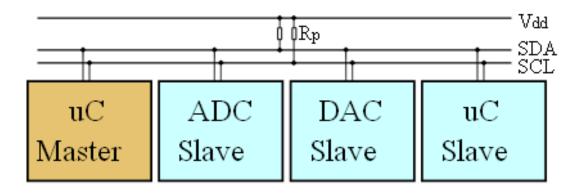
### Ejemplo. Driver I<sup>2</sup>C.

La intención de este ejemplo es generar un driver simple (pero completamente funcional) de l<sup>2</sup>C para utilizar la memoria EEPROM (24LC64) disponible en los sticks de LPC1769



# I²C. ¿,Qué es?

- I<sup>2</sup>C es un bus diseñado por Philips en los 80s.
- Es un bus que se lo utiliza para comunicar varios dispositivos compartiendo el mismo bus, usualmente dentro de la misma placa de circuito impreso.
- La velocidad de este bus originalmente era de 100KHz, hay un modo de 400KHz y existe un modo de hasta 3.4 Mbit/s.
- Es un protocolo de comunicación multimaestro, multiesclavo
- Es un bus que soporta muchos dispositivos esclavos y varios maestros en el mismo bus.



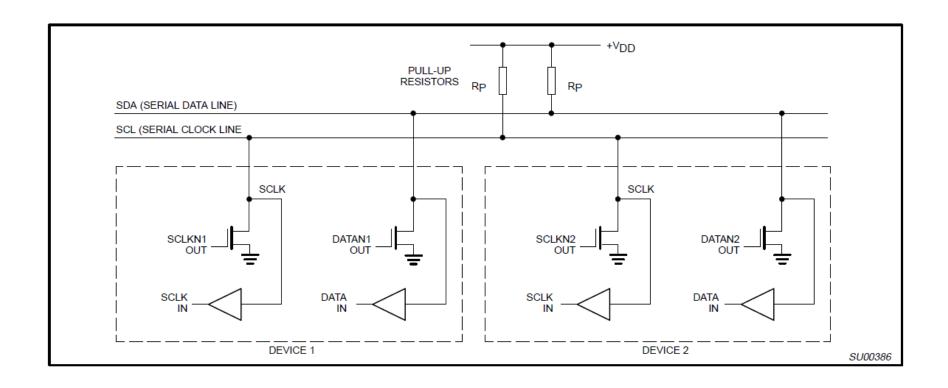


# I<sup>2</sup>C. Breve Descripción eléctrica

- El bus consta de dos pines: SCL y SDA.
- Estos pines son bidireccionales y trabajan en configuración de drain abierto, por lo que requieren necesariamente de resistencias de pull-up.



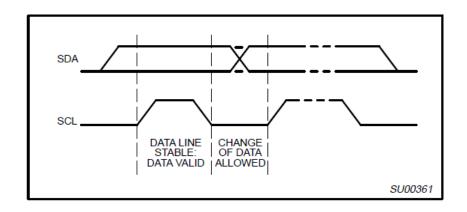
# I<sup>2</sup>C. Breve Descripción eléctrica

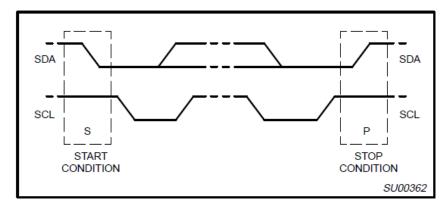




#### I<sup>2</sup>C. Señales.

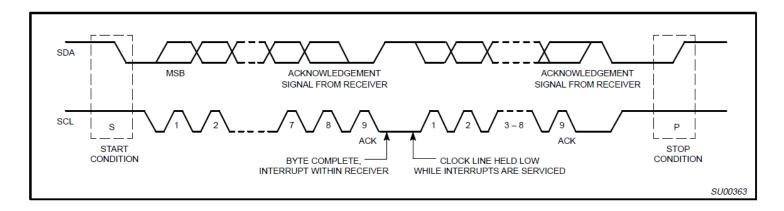
- La Señal SDA es la señal de datos que va a ser válida cuando SCL está alta.
- Todas las transferencias de datos comienzan con una condición de arranque (bit de START) y finalizan con la condición de parada (bit de STOP).







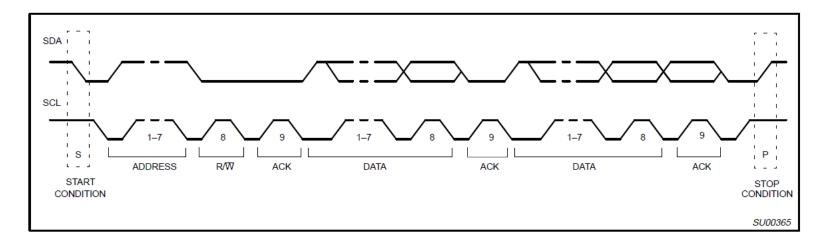
#### I<sup>2</sup>C. Señales



- La unidad de transferencia del protocolo I<sup>2</sup>C es el byte.
- Los bytes se transfieren enviando primero el bit más significativo MSB.



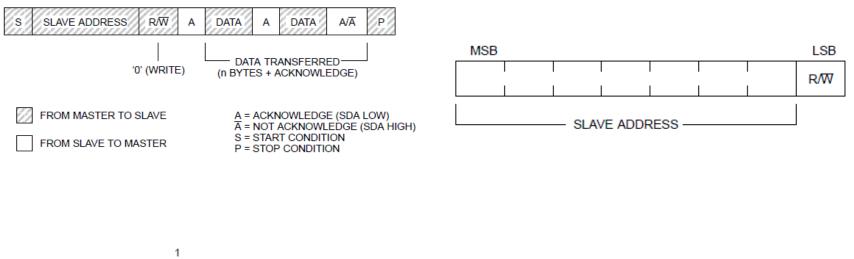
#### I<sup>2</sup>C. Transferencias de datos

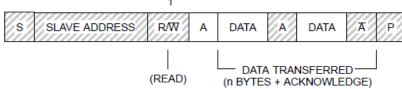


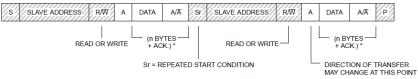
Las transferencias del I<sup>2</sup>C comienzan enviando una dirección de dispositivo (propia de cada tipo de dispositivo I<sup>2</sup>C), un bit de R/W y luego los datos. Luego de cada dato el dispositivo que los recibe genera un pulso de recibido (ACK) o de no recibido (NACK).

#### и

# I<sup>2</sup>C. Operaciones entre maestros y esclavos.



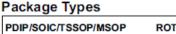


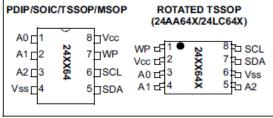




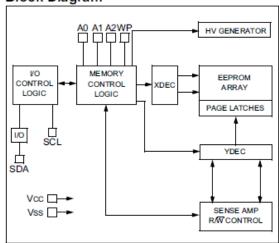
#### Memoria EEPROM 24LC64.

- Es una memoria de 8KBytes con interfaz I<sup>2</sup>C. Puede funcionar con un SCL máximo de 400KHz entre 2.5V y 5.5V.
- Tiene tres bits de direccionamiento además de la palabra de configuración de I<sup>2</sup>C
- Se pueden escribir hasta 32 bytes en una sola operación.



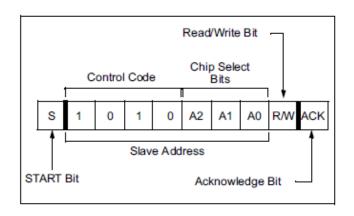


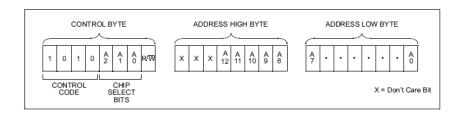
**Block Diagram** 





# 24LC64. Bytes de control.

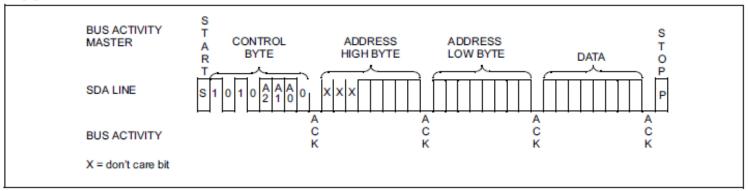




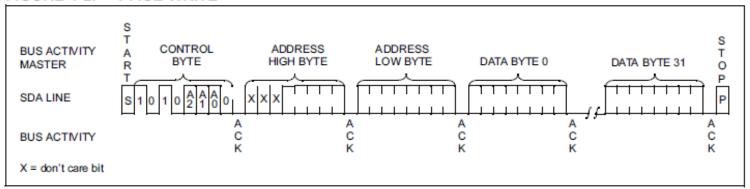
# M

#### 24LC64. Escritura

FIGURE 4-1: BYTE WRITE

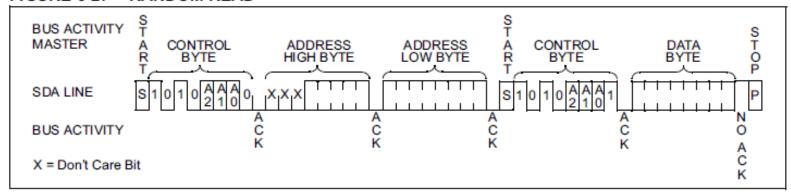


#### FIGURE 4-2: PAGE WRITE

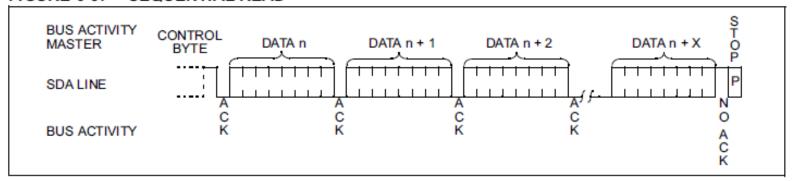


#### 24LC64. Lectura.

#### FIGURE 6-2: RANDOM READ



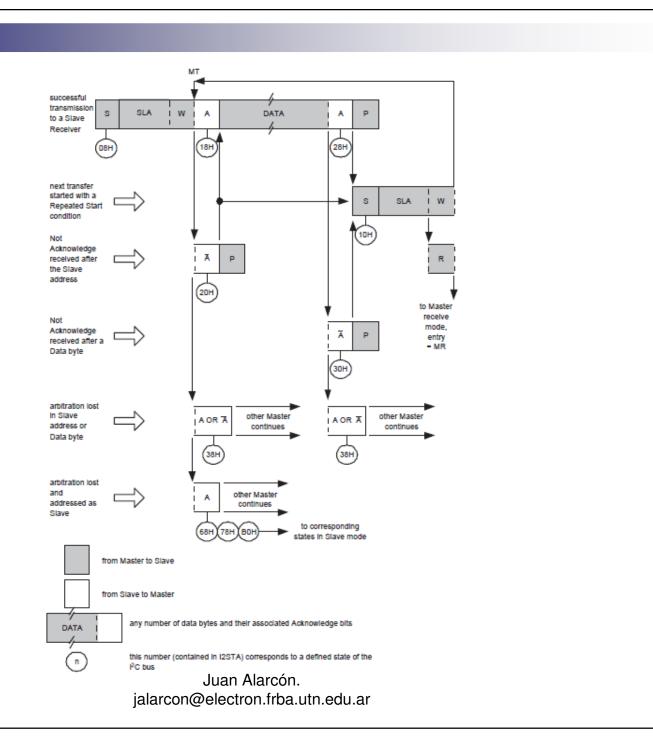
#### FIGURE 6-3: SEQUENTIAL READ

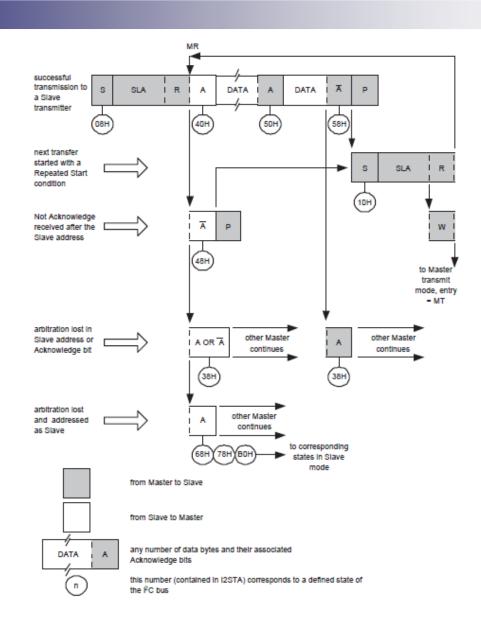




#### Controlador I<sup>2</sup>C. LPC1769

- El LPC1769 tiene 3 controladores l<sup>2</sup>C disponibles.
- La placa LPCXPRESSO que tiene el LPC1769 tiene una memoria 24LC64 conectado al controlador I<sup>2</sup>C1.
- El controlador se puede configurar tanto como maestro o como esclavo.





Juan Alarcón. jalarcon@electron.frba.utn.edu.ar



#### Consideraciones para el driver l<sup>2</sup>C

- El driver que se propone para manejar el l²C desde FreeRTOS contiene los siguientes supuestos:
  - No va a hacer controles de errores o timeout (para simplificar el código).
  - □ Los datos se van a transferir por copia.
  - La prioridad de la interrupción del driver es fija y no va a cambiar a lo largo del programa.
  - □ Las funciones de lectura y escritura son bloqueantes.
  - □ Está basado en el driver de CodeRed.
  - La sincronización se va a realizar utilizando un semáforo para la lectura y otro para la escritura.



# Driver I<sup>2</sup>C. Código.

- Ver programa de FreeRTOS:
  - □ main.c
  - □ i2cdriverRTOS.c
  - □i2c.h
  - □ FreeRTOSConfig.h



### Bibliografía.

- Using the FreeRTOS Real Time Kernel. NXP LPC17xx Edition. Richard Barry.
- FreeRTOS <a href="http://www.freertos.org/">http://www.freertos.org/</a>
- LPC1769 LPCXPRESSO BOARD SPECIFICATION
   <a href="http://http://www.embeddedartists.com/products/lpcxpresso/lpc1769">http://http://www.embeddedartists.com/products/lpcxpresso/lpc1769</a> xpr.php
- Hoja de datos de la memoria EEPROM 24LC64
   <a href="http://ww1.microchip.com/downloads/en/devicedoc/21189f.pdf">http://ww1.microchip.com/downloads/en/devicedoc/21189f.pdf</a>
- Manual del procesador LPC17xx <a href="http://www.nxp.com/download/pip/LPC1769FBD100/user\_manual/">http://www.nxp.com/download/pip/LPC1769FBD100/user\_manual/</a>
- Especificación de I<sup>2</sup>C. <a href="http://www.nxp.com/documents/user-manual/UM10204.pdf">http://www.nxp.com/documents/user-manual/UM10204.pdf</a>