

Lautaro Bechman 44390167

B

5 (cinco)

Organización del Computador 2022
PARCIAL 1

Fecha:
Nombre:

Ejercicio 1

- a) Transformar el siguiente número de punto flotante (expresado en hexadecimal) a decimal:
0x3D9C3000: 10235,904 X
- b) Transformar el siguiente número decimal a punto flotante. Expresar el resultado en hexadecimal:
3412.4375: 0x 3F022C95 X

Ejercicio 2

Selecione, encerrando en un círculo la letra índice, todas las expresiones equivalentes a la función $X = (A + B)BC + A$

a) $X = AB + (B + C)A$

b) $X = A + CB(B + A)$ ✓

c) $X = (A + B)' + (BC)'A'$

d) $X = BC(A + 1) + A$ ✓

Postulados y teoremas del álgebra booleana

Postulado 2	a)	$x + 0 = x$	b)	$x \cdot 1 = x$
Postulado 5	a)	$x + x' = 1$	b)	$x \cdot x' = 0$
Teorema 1	a)	$x + x = x$	b)	$x \cdot x = x$
Teorema 2	a)	$x + 1 = 1$	b)	$x \cdot 0 = 0$
Teorema 3, involución		$(x')' = x$		
Postulado 3, conmutatividad	a)	$x + y = y + x$	b)	$xy = yx$
Teorema 4, asociatividad	a)	$x + (y + z) = (x + y) + z$	b)	$x(yz) = (xy)z$
Postulado 4, distributividad	a)	$x(y + z) = xy + xz$	b)	$x + yz = (x + y)(x + z)$
Teorema 5, DeMorgan	a)	$(x + y)' = x'y'$	b)	$(xy)' = x' + y'$
Teorema 6, absorción	a)	$x + xy = x$	b)	$x(x + y) = x$

Ejercicio 3

Encontrar la expresión minimizada de la función $X = B'(CD + C') + CD'((A+B)' + AB)$ utilizando el siguiente mapa de Karnaugh. Indicar con claridad los agrupamientos realizados.

CD	00	01	11	10
AB				
00	1	1	1	1
01	1	1	1	
11				1
10				

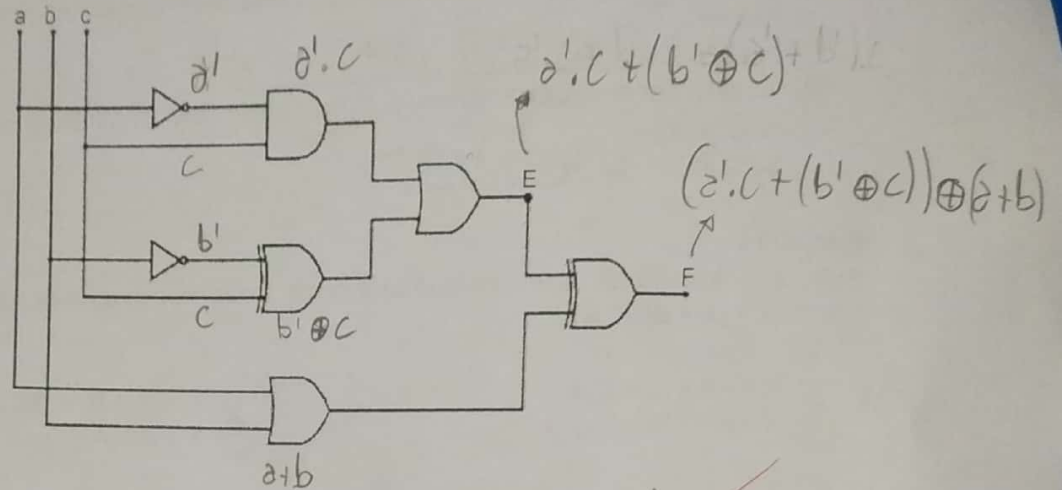
$A'B' + A'C' + A'BD + ABCD'$

Función minimizada: $A'B' + A'C' + A'BD + ABCD'$ X X

Organización del Computador 2022
PARCIAL 1

Ejercicio 4

A partir del siguiente circuito:



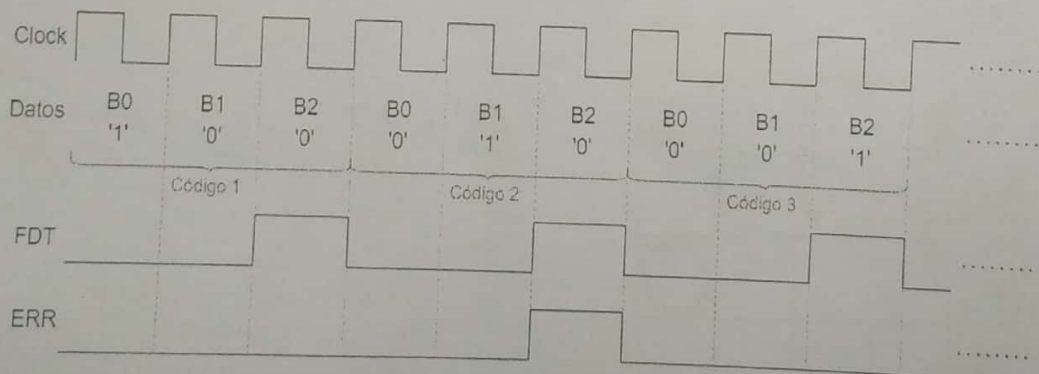
Responder:

- ¿Cuál es la expresión booleana para el nodo E? $a'.c + (b'.c)$ ✓
- ¿Cuál es la expresión booleana para el nodo F? $(a'.c + (b'.c)) + (a+b)$ ✓

Ejercicio 5

Diseñar el diagrama de estados de un circuito de monitoreo de una secuencia de bits que se transmite en serie. La información en la secuencia representa distintos códigos de 3 bits. La máquina de estados debe monitorear la secuencia de 3 bits recibida y activar una señal de fin de la trama "FDT", de 1 bit, al completar la recepción de cada código. El código "010" representa que ocurrió un error en el transmisor. En caso que se detecte la secuencia "010" se debe activar, además, una señal de error "ERR", de 1 bit. En cualquier otro caso, la señal de error permanece inactiva.

Diagrama de tiempo de las señales, notar que siempre son paquetes de 3 bits:

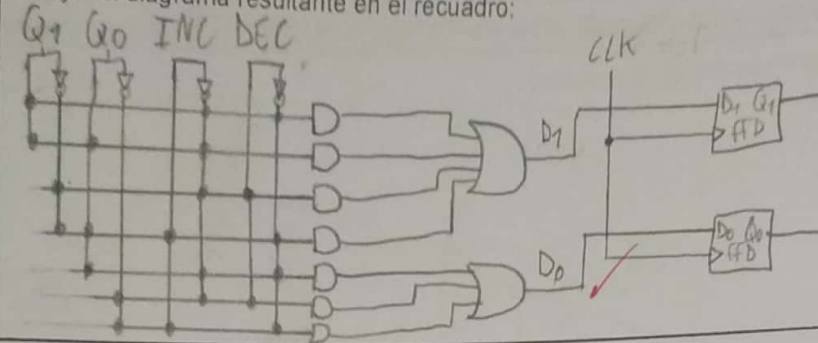


PARCIAL 1

Me confundí
de cuadro!

Ej 6

Dibujar el diagrama resultante en el recuadro:



Ejercicio 6

Se requiere implementar un circuito contador de dos bits de salida (C_1 , C_0) y dos señales de entrada (INC y DEC). El contador incrementa su cuenta mientras $INC = 1$, y decreuenta su cuenta si $DEC = 1$. Si ambas señales están en 0 simultáneamente, el valor de cuenta no cambia, mientras que si ambas señales estuvieran en 1, el contador se resetea y da salida 0. A continuación se muestra el diagrama de estados que modela su comportamiento:

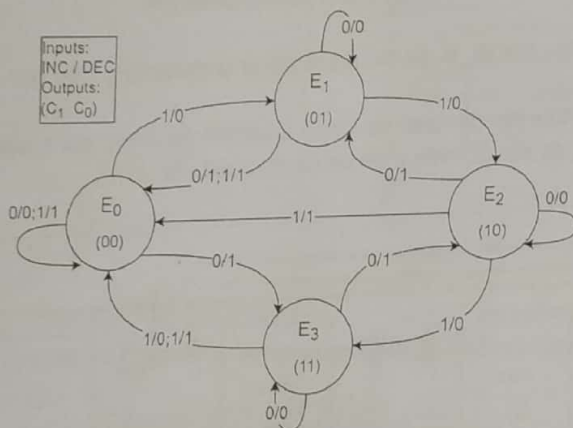


Tabla de codificación de estados:

Estados	Q_1	Q_0
E_0	0	0
E_1	0	1
E_2	1	0
E_3	1	1

Responder:

- a. ¿Cuál de estas opciones representa la función canónica de la salida C_1 del combinacional de salida?
- i) $C_1 = Q_1$
 - ii) $C_1 = Q_1 Q_0 + Q_1 Q_0'$ ✓
 - iii) $C_1 = Q_1 Q_0'$
 - iv) $C_1 = Q_1' Q_0 + Q_1 Q_0'$

- b. Calcular la mínima expresión de las siguientes funciones del combinacional de estados:

i) $D_0 = Q_0 I' D' + Q_0' I' D + Q_0' I D'$ ✓

ii) $D_1 = Q_1 I' D' + Q_1 Q_0 I' + Q_1' I' D + Q_1' Q_0 I D'$ ✗

Siendo $I = INC$ y $D = DEC$

c. +/-

PARCIAL 1

- c. Implementar el circuito del combinacional de estados mediante el uso de compuertas básicas (AND, NAND, OR, NOR, XOR y/o NOT) de la cantidad de entradas necesarias.

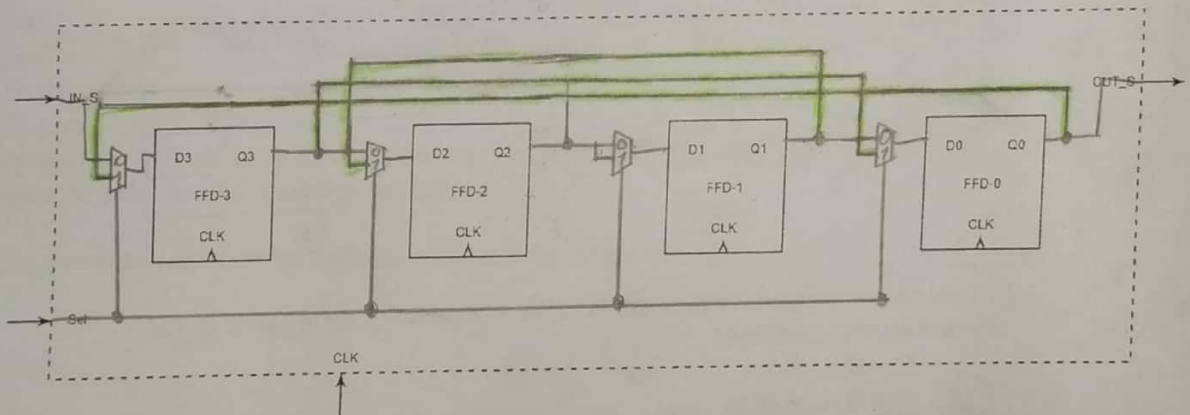
Dibujar el circuito resultante en el recuadro:

El circuito
está del
otro lado

Ejercicio 7

a) En el siguiente recuadro diseñar un registro de cuatro bits en el cual se pueda elegir, mediante una entrada llamada Sel uno de los dos siguientes funcionamientos:

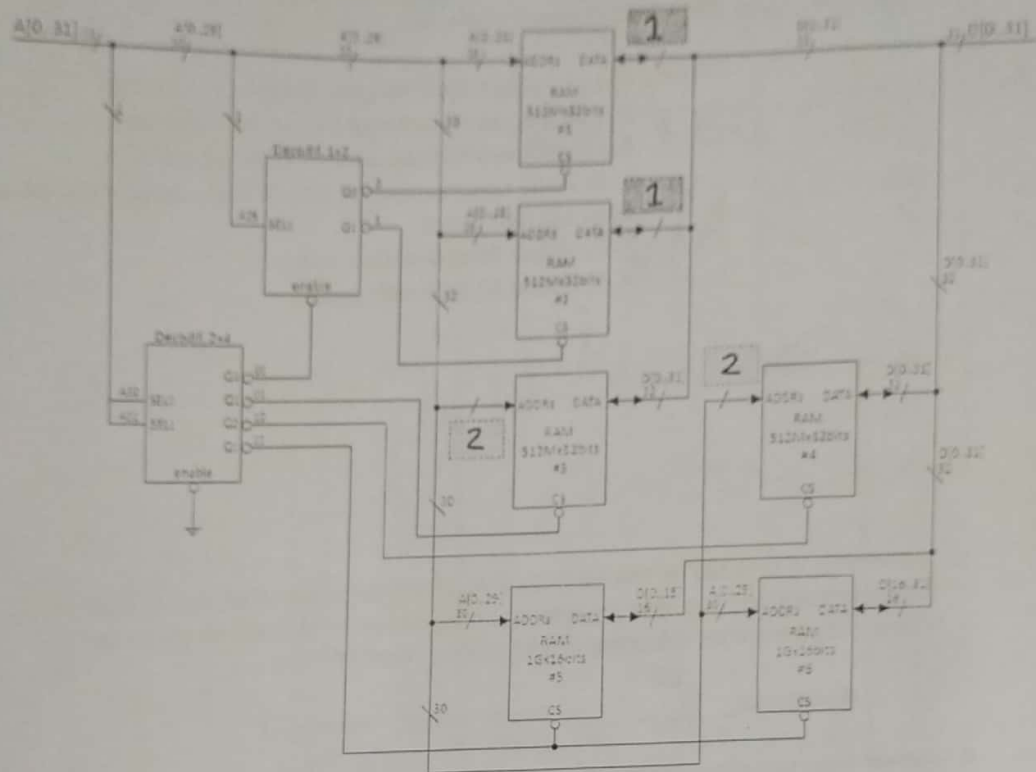
- Sel = 0: La información ingresa por IN_S, se desplaza hacia la derecha y sale por OUT_S.
- Sel = 1: Los datos registrados se reorganizan de forma invertida, es decir, por ejemplo si el dato almacenado es 1011, en el siguiente ciclo de clock, quedaría: 1101.



PARCIAL 1

Ejercicio 8

Basados en el sistema de memoria mostrado en la figura:



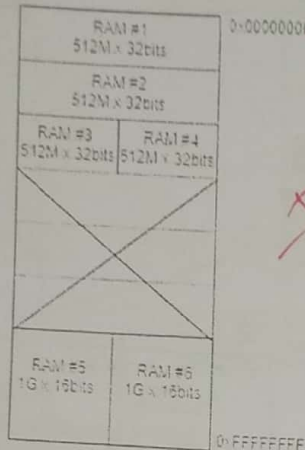
- a. Completar los datos faltantes de cantidad de señales / denominación (Ej. 16 / A[0:15]) para los cuadros en línea de puntos denotados con el número 2.

Cuadros "2": 29 / A[0..28]

$$512 \text{ M} = 2^9 \cdot 2^{20} = 2^{29}$$

PARCIAL 1

b. El siguiente mapa de memoria es INCORRECTO respecto al sistema de la figura. ¿Por qué? Seleccionar TODAS las opciones correctas:



- ☒ 1. Los bloques RAM #3 y #4 no están en paralelo
- ☐ 2. Los bloques RAM #1 y #2 están mal ubicados
- ☐ 3. Los bloques RAM #5 y #6 no están en paralelo
- ☐ 4. El mapa correcto tiene segmentos sin implementar, pero en otras ubicaciones
- ☒ 5. El bloque #6 está mal ubicado
- ☒ 6. El bloque #4 está mal ubicado

c. Determinar la cantidad de PALABRAS REALES (es decir, sin considerar secciones imagen replicadas) que tiene implementado el sistema en el rango de memoria comprendido entre las direcciones 0x20000000 - 0x7FFFFFFF.

Respuesta: 2^{30} palabras (formato decimal).
 1.073.741.824 → 0x2 16

d. Indicar si las siguientes afirmaciones son verdaderas (V) o falsas (F):

- i. El sistema de memoria implementado presenta posiciones imagen **V**
- ii. La dirección de memoria 0x3034000C pertenece al bloque de memoria RAM #1. **F**
- iii. El espacio total direccionable del sistema es 4G palabras de 32 bits. **V**
- iv. La lógica de decodificación de los bloques de memoria presenta secciones no implementadas. **F**

$$\begin{aligned}
 2) (A+B)BC + A &= ABC + B\bar{B}C + A \\
 &= ABC + BC + A \\
 &= BC(A+1) + A
 \end{aligned}$$

3)

ABCD	$B'(CD+C')$	$CD'((A+B)'+AB)$	F
0000	$1(0.0+1)=1$	0	1
0001	$1(0.1+1)=1$	0	1
0010	$1(1.0+0)=0$	$1.1((0+0)'+0.0)=1$	1
0011	$1(1.1+0)=1$	$1.0=0$	1
0100	$1(0.0+1)=1$	0	1
0101	$1(0.1+1)=1$	0	1
0110	$1(1.0+0)=0$	$1.1((0+1)'+0.1)=0$	0
0111	$1(1.1+0)=1$	$1.0=0$	1
1000	0 (...)=0	0	0
1001	0	0	0
1010	0	$1.1((1+0)'+1.0)=0$	0
1011	0	$1.0=0$	0
1100	0	0	0
1101	0	0	0
1110	0	$1.1((1+1)'+1.1)=1$	1
1111	0	$1.0=0$	0

~~8) 5)~~

1) $0x3D9C3000 = \overbrace{0011\ 1101\ 1001\ 1100}^{exp}\ \overbrace{0011\ 0000\ 0000\ 0000}^{frac}$

$$exp = 0111\ 1011 = 2^6 + 2^5 + 2^4 + 2^3 + 2^2 + 2^1 = 123$$

$$= 123 - 127 = -4$$

$$\begin{aligned}
 frac &= 1.0011\ 1000\ 0110\ 0000\ 0000\ 0000 \times 2^{-4} \\
 &= 2^{23} + 2^{20} + 2^{19} + 2^{18} + 2^{13} + 2^{12} = 10235.904
 \end{aligned}$$

6) Tabla comb. estados

Q_1	Q_0	I	D	D_1	b_0
0	0	0	0	0	0
0	0	0	1	1	1
0	0	1	0	0	1
0	0	1	1	0	0
0	1	0	0	0	1
0	1	0	1	0	0
0	1	1	0	1	0
0	1	1	1	0	0
1	0	0	0	1	0
1	0	0	1	0	1
1	0	1	0	1	1
1	0	1	1	0	0
1	1	0	0	1	1
1	1	0	1	1	0
1	1	1	0	0	0
1	1	1	1	0	0

$D_1 + b_0$

$Q_1 \backslash Q_0$	00	01	11	10
00	1			
01	1			
11	1	1		
10	1			

$$\rightarrow Q_1 I' D' + Q_1 Q_0 I' + Q_1' I' D + Q_1' Q_0 I D'$$

$b_0 + I D$

$Q_1 \backslash Q_0$	00	01	11	10
00	1			
01	1			
11	1	1		
10	1		1	

$$\rightarrow Q_0 I' D' + Q_0' I' D + Q_0' I D'$$

Codif	Q_1	Q_0	G_1	C_0
E_0	0	0	0	0
E_1	0	1	0	1
E_2	1	0	1	0
E_3	1	1	1	1

$$Q_1 Q_0' + Q_1 Q_0$$