计算机组成原理之机器

第四章 (A) 小测验

1. 下列哪些是主存和缓存的地址映射方法___(多选)

A. 直接映射

B. 全相联映射

C. 组相联映射

D. 地址变换

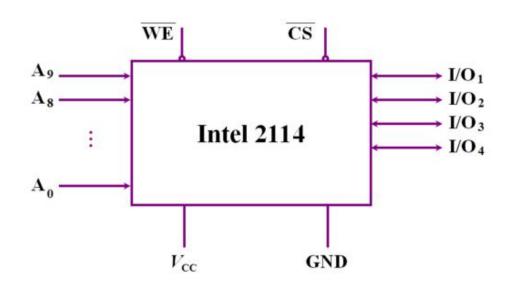
E. 地址替换

F. 无正确答案

2. 随机存储器按其存储信息的原理不同,可以分为静态 RAM 和动态 RAM 两大类。

下图是静态 RAM 芯片 Inter12114 的外特征示意图。图中,A9^{A0} 为地址输入端; I/01^I/04 为数据输入/输出端; CS 为片选信号(低电平有效); WE 为写允许信(低电平为写,高电平为读); Vcc 为电源端; GND 为接地端。

由 Intel2114 的外特征图, 我们可知其存储容量为____



A. 1K×4字节

B. 1K×4位

C. 1K × 10 位

D. $2K \times 4$ 位

些检测位分别承担 n+k 为信息中不同数位所组成的"小组"的奇偶检测任务。

3. 在计算机运行过程中,由于种种原因致使数据在存储过程中可能出现差错。为了能及时发现错误并及时纠正错误,通常可将原数据配成汉明编码。汉明码具有一位纠错能力。设欲检测的二进制代码为 n 位,为使其具有纠错能力,需增添 k 为检测位,组成 n+k 位的代码,且满足 $2k \ge n+k+1$ 。k 的位数确定后,便可由它们所承担的检测任务设定它们在被传送代码中的位置及它们的取值。设 n+k 位代码自左至右依次编码为第 1, 2, 3, …, n+k 位,而将 k 位检测位记 Ci (i=1, 2, 4, 8…),分别安插在 n+k 位代码编号的第 1, 2, 4, 8,…, 2k-1 位上。这

配偶原则表示,每个检测位 Ci 应使其负责检测的小组中"1"的个数为偶数。

已知接收到的汉明码为 0100111, (按配偶原则配置) 试问要求传送的信息是

A. 0101

B. 1010

C. 0100101

- **D.** 0110101
- 4. 活动头磁盘存储器的平均寻址时间是指

A. 平均寻道时间

B. 平均等待时间

C. 平均寻道时间加平均等待时间 D. 平均查找时间

5. 常用的虚拟存储器寻址系统由 两级存储器组成

A. 缓存-主存

B. 主存-辅存

C. 缓存-辅存

D. 主存-缓存

6. 和辅存相比, 主存的特点是___

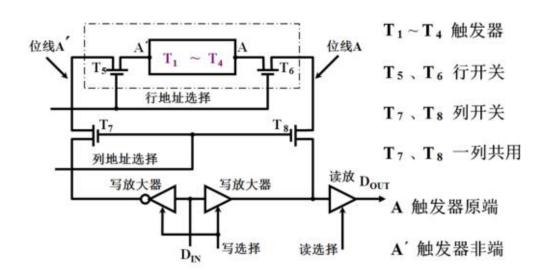
A. 容量小, 速度快, 成本低

B. 容量大,速度快,成本高

C. 容量大, 速度快, 成本低

D. 容量小, 速度快, 成本高

7. 随机存储器按其存储信息的原理不同,可以分为静态 RAM 和动态 RAM 两大类。下图是 存储器的基本电路图



- **A.** 动态 RAM **B.** 磁盘 **C.** 静态 RAM **D.** 相联存储器
- 8. DRAM 的刷新方式,是以 为单位进行的。

- **A.** 行 **B.** 列 **C.** 行或者列 **D.** 存储单元
- 9. 一般的虚拟存储器系统是由___两级存储器构成。
- A. 缓存-主存
- B. 主存-辅存

10 计算机的]存储系统采用分级方	7. 才主要是为了			
		B. 方便计算机硬件扩展			
		D. 解决容量、速度、价格三者之间的矛盾。			
		居进行检错和纠错时,若想达到纠正一位错误数据的目的			
则校验码至少					
	B. 3 C. 4				
12. 下列存储	皆器中,CPU 不能直接	访问的是			
A. 硬盘	B. Cache	C. RAM D. 寄存器			
13 . 以下存储	省器构成的体系结构中	中,存储器存取速度由慢到快的排列顺序是			
A. 主存一辅和	字—Cache—寄存器	8. 辅存一主存一Cache一寄存器			
<i>C.</i> 辅存一主存	字一寄存器—Cache	D. 辅存一寄存器一主存—Cache			
14. 某一 SRA	M 芯片, 其容量为 16	SK*8 位,则其数据线和地址线的条数分别为			
A. 地址线 16	根,数据线8根	B. 地址线和数据线均为8根			
C. 地址线和数	效据线均为 14 根	D. 地址线 14 根,数据线 8 根			
15. DRAM 存储	诸器主要通过来存	储信息。			
A. 电容	B. 角	触发器			
<i>C.</i> 磁介质	D. 🖁	寄存器			
16. 下列各类	· 存储器中,属于随机	几存取存储器的是			
A. DRAM	B. CDROM	C. SRAM D. HardDisk			
17. 下列各类	。 存储器中,存储信息	显在掉电后不易失的是			
A. PROM	B. EPROM	C. EEPROM			
D. SRAM	E. DRAM				
18. 从用户角	度,存储器的主要性	生能指标不包括。			
A. 速度	B. 容量	C. 每位价格 D. 存取方式			
19. 半导体存	下储芯片的译码驱动方	5式有两种			
A. 线选法和 /	计选法				
B. 线选法和重	重合法				
<i>C.</i> 片选法和 i	重合法				
D. 线选法和复					

20. 某一 RAM 芯片, 其容量为 1K×4 位, 除电源和接地端外, 该芯片引出线的最少数目

D. 寄存器一缓存

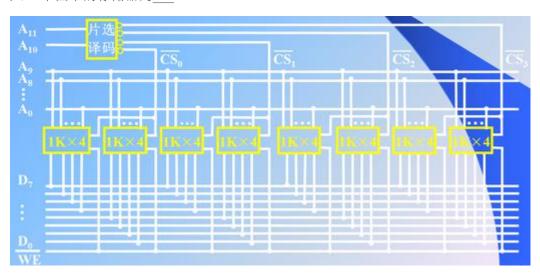
C. 缓存-辅存

为:

A. 10

B. 12 **C.** 14 **D.** 16

21. 下图中的存储器为



A. 2K×8位

B. 16K×8位

C. 8K×4位

D. 4K×8位

22. 为了提高存储器的带宽,可以采用的方式有 (多选)

A. 增加存储字长 **B.** 增加存储体 **C.** 增长存储周期

D. 缩短存储周期 E. 缩短存储字长 F. 减少存储体

23. 与动态 RAM 相比,静态 RAM 的特点有 (多选)

A. 需要配置再生电路 **B.** 集成度高 **C.** 功耗大

D. 速度快

E. 位价高

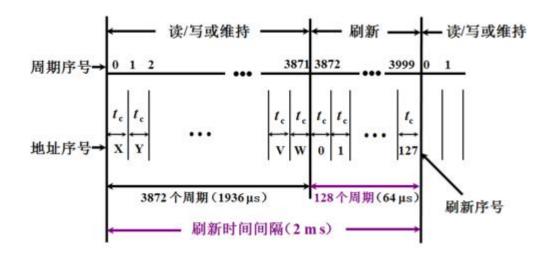
F. 芯片引脚多

24. 随机存储器按其存储信息的原理不同,可以分为静态 RAM 和动态 RAM 两大类。

动态 RAM 基础电路有三管式和单管式两种,它们的共同特点都是靠电容存储电荷的原理来寄 存信息。若电容上存有足够多的电荷表示存"1",电容上无电荷表示存"0"。电容上的电 荷一般只能维持 1~2ms, 因此即使电源不掉电, 信息也会自动消失。为此, 必须在 2ms 内对 其所有存储单元恢复一次原状态,这个过程称为再生或刷新。

动态 RAM 的刷新有集中刷新,分散刷新,异步刷新之分。集中刷新是在规定的一个刷新周期 内,对全部单元集中一段时间逐行进行刷新,刷新时必须停止读/写操作。在一个刷新周期 内不能进行读/写操作的时间称为"死时间",又称为"死区",其所占的比率称为"死时 间率"。

某动态 RAM 的刷新时间分配示意图如下,它的刷新方式为,**死时间率是**



A. 分散刷新 3.2%

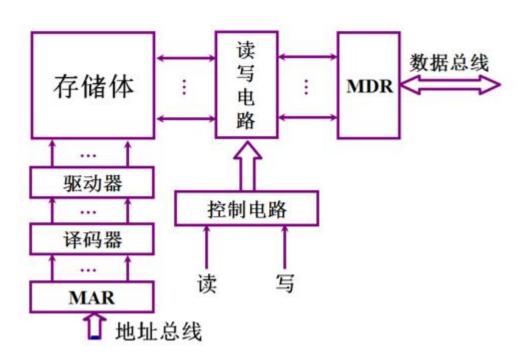
B. 集中刷新 1.2%

C. 集中刷新 3.2%

D. 异步刷新 1.2%

25. 主存的实际结构如图 4.4 所示,根据 MAR 中的地址访问某个存储单元时,需经过地址 译码、驱动等电路,才能找到所需访问的单元。读出时,需经过读出放大器,才能将被选中 单元中存储字送到 MDR。写入时,MDR 中的数据也必须经过写入电路才能真正写入到被选中 的单元中。

在现代计算机中,通常会将图中的 制作在 CPU 芯片中。



A. MAR 和 MDR B. 地址总线、数据总线

C. 驱动器、译码器、读写电路 D. 图中所有器件

26. 在计算机运行过程中,由于种种原因致使数据在存储过程中可能出现差错。为了能及 时发现错误并及时纠正错误,通常可将原数据配成汉明编码。汉明码具有一位纠错能力。

设欲检测的二进制代码为 n 位, 为使其具有纠错能力, 需增添 k 为检测位, 组成 n+k 位的代 码,且满足2k≥ n+k+1。k的位数确定后,便可由它们所承担的检测任务设定它们在被传 送代码中的位置及它们的取值。

设 n+k 位代码自左至右依次编码为第 1, 2, 3, ···, n+k 位, 而将 k 位检测位记作

Ci(i=1, 2, 4, 8···), 分别安插在 n+k 位代码编号的第 1, 2, 4, 8, ···, 2k-1 位上。这些检测位分别 承担 n+k 为信息中不同数位所组成的"小组"的奇偶检测任务。

配偶原则表示,每个检测位 Ci 应使其负责检测的小组中"1"的个数为偶数。

先想传送信息 0011,按配偶原则配置得其汉明码为

A. 0000011

B. 1000011

C. 0100011

D. 0010011

27. 层次主要解决了 CPU 和主存速度不匹配的问题。

A. CPU-辅存

B. 主存-辅存

C. 无正确答案

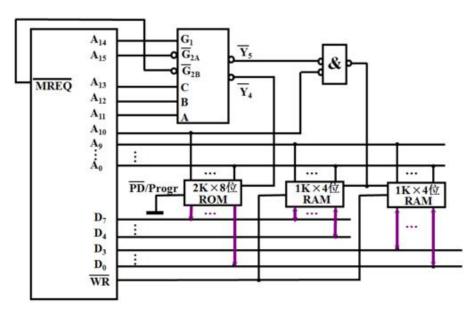
D. 缓存-主存

28. 存储字长都取。

A. 8 **B.** 2 的倍数(如 2,4,6...) **C.** 8 的倍数 **D.** 无限制

29. 动态 RAM 常用的三种刷新方式中不包括

- A. 集中刷新址
- B. 分散刷新
- C. 静态刷新
- D. 异步刷新
- 30. 某种 CPU 与存储器互联的结构如下图所示,以下说法正确的是: (多选)



- **A.** A15 A14 A13 A12 A11 为 10000 时, 会选中 2K × 8 位的 ROM 芯片
- **B.** 6000H~67FFH 为系统程序区
- C. 6800H~6BFFH 为系统程序区
- D. A15 A14 A13 A12 A11 为 O1000 时,会选中 2K × 8 位的 ROM 芯片
- E. 6000H~67FFH 为用户程序区
- F. 6800H~6BFFH 为用户程序区
- 31. 通过下列哪些组合可以通过字扩展和位扩展的方式组成 3K×8 位的 RAM?
- **A.** 三个 1K×4 位 RAM
- **B.** 两个 2K×8 位 RAM
- **C.** 一个 1K×16 位和一个 2K×8 位 RAM
- **D.** 两个 1K×4 位和一个 2K×8 位 RAM
- 32. 主存各存储单元的空间位置是由单元地址号来表示的,不同的机器存储字长也不相同, 通常用8位二进制数表示一个字节,因此存储字长都取8的倍数。通常计算机系统即可以按 字寻址, 也可以按字节寻址。

如下所示,某机器1的字长为32位,它的每一个存储字包含4个可独立寻址的字节,其地 址分配如下图(左)所示。某机器2的字长为16位,字地址是2的整数倍,它用低位字节 的地址来表示字地址,如下图(右)所示。

以下说法正确的是: (多选)

高位字节 地址为字地址 低位字节 地址为字地址

字地址		字节地址			
0	0	1	2	3	
4	4	5	6	7	
8	8	9	10	11	

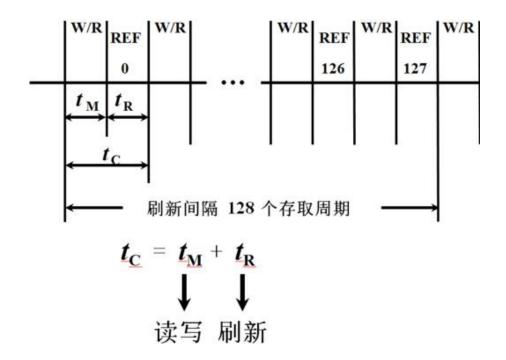
字地址	字节地址		
0	1	0	
2	3	2	
4	5	4	

- A. 设地址线 24 根, 对于机器 1, 按字寻址 8M
- **B**. 设地址线 24 根, 对于机器 2, 按字寻址 4M
- *C.* 设地址线 24 根,对于机器 1,按字节寻址 2^24 = 16M
- **D.** 设地址线 24 根, 对于机器 2, 按字寻址 8M
- E. 设地址线 24 根, 对于机器 1, 按字寻址 4M
- 33. 随机存储器按其存储信息的原理不同,可以分为静态 RAM 和动态 RAM 两大类。

动态 RAM 基础电路有三管式和单管式两种,它们的共同特点都是靠电容存储电荷的原理来寄存信息。若电容上存有足够多的电荷表示存"1",电容上无电荷表示存"0"。电容上的电荷一般只能维持 1~2ms,因此即使电源不掉电,信息也会自动消失。为此,必须在 2ms 内对其所有存储单元恢复一次原状态,这个过程称为再生或刷新。

动态 RAM 的刷新有集中刷新,分散刷新,异步刷新之分。

以下为某动态 RAM 的的刷新时间分配示意图如下,它的刷新方式为___



A. 集中刷新

B. 分散刷新

C. 异步刷新

- D. 上图不是刷新时间分配图
- 34. 磁盘上的磁道是指
- A. 无正确答案
- **B.** 记录密度相同的同心圆
- C. 一条阿基米德螺线
- **D.** 记录密度不同的同心圆
- **35.** 下列叙述中正确的是
- A. 主存可由 RAM 和 ROM 组成
- B. 主存只能由 ROM 组成
- C. 主存只能由 RAM 组成
- D. 主存不是由 RAM 和 ROM 组成的
- **36.** 某存储器容量为 32K*16 位,则
- A. 地址线为 32 根, 数据线为 16 根

- B. 地址线为 16 根,数据线为 15 根
- C. 地址线为 15 根,数据线为 16 根
- D. 地址线为 16 根,数据线为 32 根
- **37.** 某计算机机器字长为 16 位,它的存储容量是 128KB,按字编址,它的寻址范围是
- **B.** 64KB **C.** 32K
- **D.** 32KB
- 38. 一个四体并行低位交叉存储器,每个模块的容量是64K*32位,存取周期为200ns,在 下述说法中正确的是
- A. 在 200ns 内,存储器能向 CPU 提供 256 位二进制信息
- B. 在50ns 内,存储器能向CPU 提供32位二进制信息
- C. 在 100ns 内,存储器能向 CPU 提供 256 位二进制信息
- D. 在 200ns 内,存储器能向 CPU 提供 128 位二进制信息

第四章(A)小测验-答案解析

- 1. A,B,C 2. B 3. A 4. C 5. B 6. D 7. C 8. A 9. B
- 10. D 11. C 12. A 13. B 14. D 15. A 16. C 17. A 18. D
- 19. B 20. C 21. D 22. A,B,D 23. C,D,E,F 24. C 25. A 26. B
- 27. D 28. C 29. C 30. B,F 31. D 32. C,D,E 33. B
- 34. D 35. A 36. C 37. A 38. D