

sincron: pînă rețele răspundite pe supri. uici; dezavantaj:
 asigurarea unor semnale de ceas sincron în
 toate elem. rețelei; ex: hypercube;
asincron: atunci cînd un mesaj e disp. într-un
 nod el e transmis către alt nod, fără
 a mai aștepta vreun semnal de sincroniz;
combinat: ex: rețea expres \rightarrow se face leg. de la
 un nod imp. la alt nod imp. printr-o leg.
 expres care, ipoteză deosebite de celelalte
 legături, nu este sincronizată.

Modul sincron: ~~array~~ ^{bun pînă} systolic arrays & procesoare vectoriale

Metodologia de comutare:

\rightarrow comutarea circuitelor: traseul $A \rightarrow B$ nu e întotdeauna același, ci el
 se poate modifica, în funcție de circumstanțe, ați să se atin-
 gure că:
 1. dest. este atinsă;
 2. se ajunge la dest. într-un timp rezonabil;

\rightarrow comutarea pachetelor: acc. se pune pe faptul că mesaj e fr. lung, iar
 transmiterea întregului mesaj de la A la B implică un
 timp mare de transmisie, plus apariția erorilor de transmisie
 (\rightarrow retransmisie!) \Rightarrow ca să se evite a. biți, msg. e împar-
 tit în pachete, iar aceste pachete sunt transmise de
 la A la B fie pe trasee fixe, fie pe alte trasee \Rightarrow nu e
 obligatoriu ca multe pachete să urmeze același drum
 $A \rightarrow B \Rightarrow$ ele sunt transmise pe trasee optime la mom.
 cînd pachetul e disponibil

Topologia rețelei:

- \rightarrow ne interesează ca rețeaua să aibă un diametru mic \Rightarrow nr. de noduri
 între S & D e mic \rightarrow timpul de transmisie între S & D e mic \Rightarrow ex:
 cub, iliac, etc.
- \rightarrow constanța gradului nodului \Rightarrow de. expansiun rețeaua, gradele noduri-
 lor să nu se modifice \Rightarrow ex: ring, 3-cub, cyclic ... abe (ata la care
 colturile erau de fapt niște Δ de 3 noduri), etc.
- \rightarrow posibilitatea de implementare VLSI \Rightarrow ex: binary tree \Rightarrow permit implem-

În VLSI a unor cicluri de 2, 4, 8, 164 bity \Rightarrow artificial intelligence;

\rightarrow dirijare simplă \Rightarrow e împ. ca mecd de dirijare să fie simplu și să se producă dirijarea în mod distribuit (e de ajuns analizarea pachetului ce ajunge într-un nod ptri. ca el să fie transmis ^{spre} dest. pe un traseu optim); ex.: mecd de la hypercube (dar și unele dezavantaje ale hypercube); dirijarea prin tabele (30 complicație, ptri. ca ~~toate~~ tb. să țină seama de marcarile de trafic - toate. nu sunt fixe pe durata de viață a rețelei \Rightarrow e necesar un mecd. central care să monitorizeze traficul în rețea

\rightarrow dorim marcare uniformă a rețelei \Rightarrow să nu 7 sect. f. aglomerate și porțiuni cu trafic f. redus

\rightarrow posibilitatea creării de trasee redundante (să 7 m. multe trasee posibile de la A la B, și să 7 alegem pe cel optim în funcție de circumstanțele la un mom. dat);

Caracteristici ale comutatorilor:

\rightarrow mecd. comutatorilor să fie dotat cu posib. de detecție-corecție a erri; ptri. a se scurta timpul de corectare prin retransmitere a msg. eronate;

\rightarrow dim. bufferului tb. să fie mare, aș. de. apare congestiunea rețelei mesajele să fie pestrate în buffer până când devine posibilă transmiterea lor.

Pg. 36 \rightarrow eroare! \Rightarrow așa nu e for, e illiac! ca să fie for tb. ca 3 să fie legat cu 0, 4 cu 7, etc. \Rightarrow desenul corect e cel de la pg. 37.

Cap. 5: Procesoare vectoriale

MPV. sunt dest. prel. acelor info. repr. sub form. de vector & utiliz. frecv. în aplicații științifice & ingineresti.

3 ori. vector processors

pot. vectoriale → m. multe ALU cu struct. ppl.

parallel arrays

systolic arrays

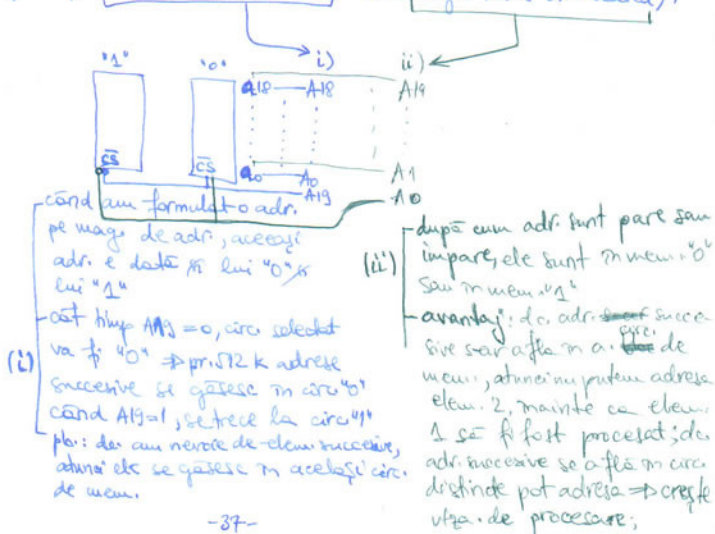
m. multe

au CPU integrate → creșterea fiabilității & a vitezei.

Parallel array MPV: 3 unități centrale de prel. ce lucrează ll asupra unui set de dte. în general unifi. modul de lucru fiind numit lock-step (toate lucrează în același mod) → mașini SIMD, instrucțiunile fiind emise de un MP & sequential.

Systolic arrays: MPV simple ce eff. op. simple, dar care lucrează cu un set imens & continuu de dte. (de obicei obt. continuu din eșantionare); de obicei eff. o sg. operație.

MPV. utilizează tehnica ppl. ptr. a-și mări perf. și sist. de memorie & pe sistem ppl., ptr. că interesează ^{manip.} rapidă a dte. → mem. se realizează pe tehn. interleaved (cursul de SMP → memorie se împart pe bancuri, ce pot fi low level interleaved sau high level interleaved).



MPV utilizează registre.

Memory Oriented MPV:

- 2 MPs: un MP scalar și o struct. ppl. ce face parte din MPV;
- MP scalar extrage instr. din mem. și vede de ei, e o instr. scalară sau una vect.
 - scalară: o execută;
 - vectorială: o dă la UC vectorială → ea generează adresele vectoriale;

SPM.14 pg. 11: Memory Oriented Vector Processor

MPs vectoriale au 2 sect. { scalară
vectorială

MP scalar detect. ce instr. e ~~sc~~ scalară și o execută, în care instr. e vect. și o trimite la MP vect.

3 o seq. mag. de date, o seq. mag. de adrese, dar aceasta e multiplicată prin buffere.

Unit. de comandă vect. primește instruct. la solicitarea unității scalare; aceste instr. sunt decodificate - - -

Register oriented

Info. despre - - - și - - - sunt stocate în registre, de unde pot fi luate repede de struct. ppl., iar comunicarea e făcută de un disp. suplimentar și e compensată de - - -

Manipularea datelor în conf. cu mem. cache se face în blocuri.

Caracteristici:

- aceste MP au o str. mai mare → cost m. mare
 - ↳ de la început se proiectează cu - - -
- prezența registrelor → crește vtsa. de operare; MP vectoriale sunt prevăzute cu seturi de instr. speciale, instr. orientate asupra operațiilor cu vectori;