

Opcode ↕	Mnemonic ↕	Operand ↕	Beschreibung ↕
0000	HLT		HLT hält den Computer an. Kann auch manuell eingegeben werden. Nach HLT kann der Rechner nur manuell gestartet werden. Fortsetzung beim nächsten Befehl.
0001	JMA	addr	(Jump on Minus) Bedingter Sprung. Wenn das Ergebnis einer Berechnung negativ ist. Die Adresse "addr" wird in den Befehlszähler geladen. Der nächste Befehl wird von "addr" genommen.
0010	JMP	addr	Unbedingter Sprung. Die Adresse "addr" wird in den Befehlszähler geladen. Der nächste Befehl wird von "addr" genommen.
0011	JSR	addr	Unterprogrammprung. Die Adresse, die im Befehlszähler enthalten ist, wird ins Register A geladen. Die Adresse "addr" wird in den Befehlszähler geladen. Der nächste Befehl wird von "addr" geladen.
0100	SWR		(Copy Switch Register to A) Der Zustand der Schalter wird in das Register A geladen.
0101	RAL		(Rotate A Left) Zyklischer Links-Shift. Der Inhalt von Register A wird um 1 Stelle nach links rotiert. Ringshift : Bit A0 ← Bit A15
0110	INP		INPUT
0111	OUT		OUTPUT
1000	NOT		Komplementbildung des Inhalts von Register A.
1001	LDA	addr	Laden des Registers A von Speicheradresse addr.
1010	STA	addr	Speichern des Registerinhalts auf Speicheradresse addr .
1011	ADD	addr	Inhalt des Speicherwortes mit Adresse adr wird auf den Inhalt des Registers A addiert. Der ursprünglich Inhalt von A wird mit dem Ergebnis überschrieben.
1100	XOR	addr	Inhalt des Speicherwortes mit Adresse adr wird mit dem Inhalt des Registers A durch XOR verknüpft. Der ursprüngliche Inhalt von A wird mit dem Ergebnis überschrieben.
1101	AND	addr	Inhalt des Speicherwortes mit Adresse adr wird mit dem Inhalt des Registers a durch log. UND verknüpft. Der ursprünglich Inhalt von A wird mit dem Ergebnis überschrieben.
1110	IOR	addr	Inhalt des Speicherwortes mit Adresse adr wird mit dem Inhalt des Registers A durch log. ODER verknüpft. Der ursprünglich Inhalt von A wird mit dem Ergebnis überschrieben.
1111	NOP		(No Operation) Der Befehlszähler wird um 1 erhöht.

OPCode	0000	0001	0010	0011	0100	0101	0110	0111	1000	1001	1010	1011	1100	1101	1110	1111
	HLT	JMA	JMP	JSR	SWR	RAL	INP	OUT	NOT	LDA	STA	ADD	XOR	AND	IOR	NOP
CP1	MBR ← M[MAR]															
CP2																
CP3	PC ← PC + 1															
CP4	IR ← MBR															
CP5																
CP6																
CP7	RF ← H	A ₁₅ = 1 : PC ← IR ₁₁₋₀	PC ← IR ₁₁₋₀	A ₁₁₋₀ ← PC	A ← SWR	Z ← A			Z ← A			Z ← A	Z ← A	Z ← A	Z ← A	
CP8	MAR ← PC	MAR ← PC	MAR ← PC	PC ← IR ₁₁₋₀ , MAR ← PC	MAR ← PC	SF ← E			SF ← E	SF ← E, MAR ← IR ₁₁₋₀						MAR ← PC
CP1										MBR ← M[MAR]		MBR ← M[MAR]				
CP2						A ← Z*			A ← Z̄							
CP3																
CP4																
CP5										A ← MBR	MBR ← A					
CP6											M[MAR] ← MBR					
CP7												A ← Sum(MBR,Z)	A ← MBR ⊕ Z	A ← MBR · Z	A ← MBR + Z	
CP8						MAR ← PC, SF ← F			MAR ← PC, SF ← F							



