

## 实验四：状态机

### 一、实验目的

1. 对有限状态机(FSM)做初步了解。

### 二、实验内容

1. 利用状态机设计一个自动售卖机。

### 三、实验要求

1. 在 Vivado 环境下进行逻辑仿真；

2. 完成下载，在实验板上对程序进行验证；

3. 信号的输入通过 Basys3 上的拨码开关和按键实现，信号的输出通过 Basys3 上的 LED 灯显示。

### 四、实验步骤

有限状态机（Finite-State Machine, FSM），简称状态机，是在有限个状态之间按一定规律转换的时序电路。状态机不仅是一种电路的描述工具，而且也是一种思想方法，在电路设计的系统级和 RTL 级有着广泛的应用。

Verilog 中状态机主要用于同步时序逻辑的设计，能够在有限个状态之间按一定要求和规律切换时序电路的状态。状态的切换方向不但取决于各个输入值，还取决于当前所在状态。状态机可分为 2 类：Moore 状态机和 Mealy 状态机。  
Moore 型状态机

Moore 型状态机的输出只与当前状态有关，与当前输入无关。输出会在一个完整的时钟周期内保持稳定，即使此时输入信号有变化，输出也不会变化。输入对输出的影响要到下一个时钟周期才能反映出来。这也是 Moore 型状态机的一个重要特点：输入与输出是隔离开来的。

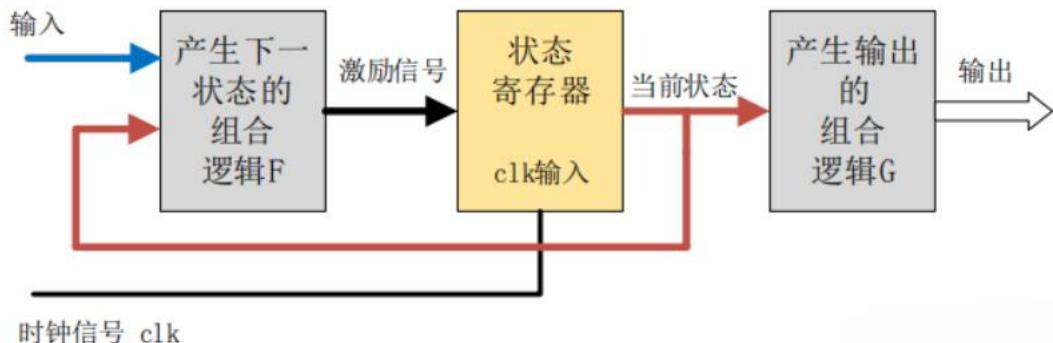


图 4.1 Moore 型状态机示意图

### Mealy 型状态机

Mealy 型状态机的输出，不仅与当前状态有关，还取决于当前的输入信号。Mealy 型状态机的输出是在输入信号变化以后立刻发生变化，且输入变化可能出现在任何状态的时钟周期内。因此，同种逻辑下，Mealy 型状态机输出对输入的响应会比 Moore 型状态机早一个时钟周期。

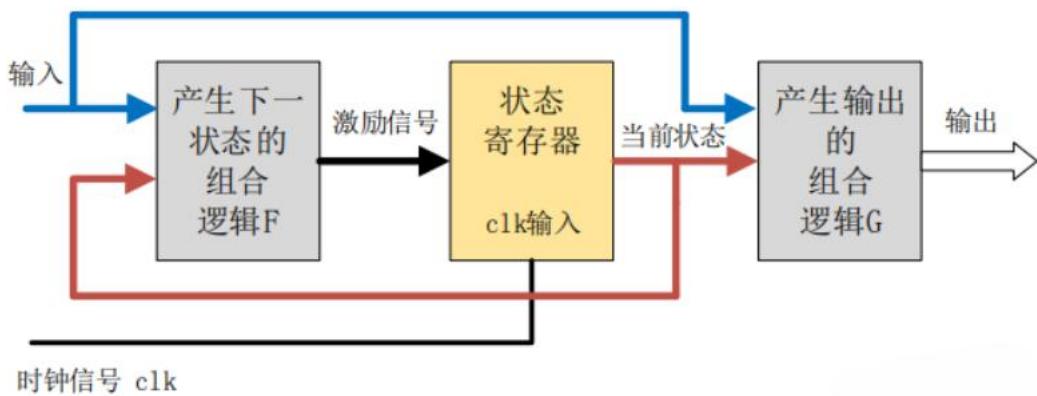


图 4.2 Mealy 型状态机示意图

编写一段 Verilog 程序，利用状态机实现自动售卖机功能：

饮料单价 2 元，该售卖机只能接受 0.5 元、1 元的硬币。考虑找零和出货。投币和出货过程都是一次一次的进行，不会出现一次性投入多币或一次性出货多瓶饮料的现象。每一轮售卖机接受投币、出货、找零完成后，才能进入到新的自动售卖状态。售卖机的工作状态转移图如图 4.3 所示：其中， $\text{coin}=1$  代表投入 0.5 元硬币， $\text{coin}=2$  代表投入了 1 元硬币， $\text{sell}=1$  代表出货， $\text{change}=0$  代表不找零， $\text{change}=1$  代表找零。IDLE 为初始状态，GET05 为投入 0.5 元硬币状态，GET10 为投入 1 元硬币状态，GET15 为投入 1.5 元硬币状态。rstn 为复位信号，当 rst 为高电平时，自动售卖机为 IDLE 状态，且  $\text{sell}=0$ ,  $\text{change}=0$ 。(状态之间的转换发生在时钟的上升沿)

其中，CLK 对应拨码开关 SW4，rstn 对应拨码开关 SW3，coin 位宽为 2，对应拨码开关 SW2、SW1( $\text{coin}=01$  代表投入 0.5 元、 $\text{coin}=10$  代表投入 1 元)；change 对应 LD1，sell 对应 LD0。

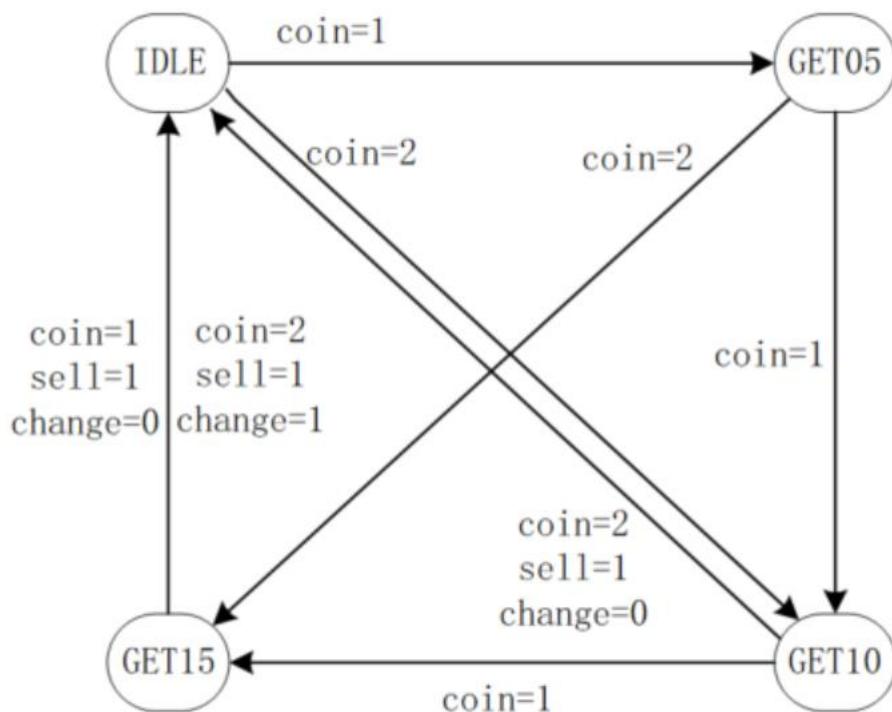


图 4.3 自动售卖机状态转移图

要求采用“三段式”状态机设计：第一个 always 块用来描述当前状态(时序

电路,由时钟触发),第二个 always 块用来描述状态的转移(组合电路,条件符合立刻就变),第三个 always 块用来描述不同状态时的输出(时序电路,由时钟触发)。