



Министерство науки и высшего образования Российской Федерации
Калужский филиал
федерального государственного бюджетного
образовательного учреждения высшего образования
«Московский государственный технический университет имени Н.Э. Баумана
(национальный исследовательский университет)»
(КФ МГТУ им. Н.Э. Баумана)

ФАКУЛЬТЕТ ИУК "Информатика и управление"

КАФЕДРА ИУК6 "Защита информации"

ПРАКТИЧЕСКАЯ РАБОТА №5

ДИСЦИПЛИНА: «Схемотехника дискретных устройств»

ТЕМА: «Регистры»

Выполнил: студент гр. ИУК5-42Б

Ли Р. В.

(подпись)

Проверил:

Корнеев А. А.

(подпись)

Дата сдачи (защиты)

27.05.24

Результаты сдачи (защиты):

Количество рейтинговых баллов:

зачтено

Калуга, 2024

Цель работы: ознакомление с устройством и функционированием регистров и регистровой памяти; испытание интегрального универсального регистра сдвига.

Задание 1. Собрать на рабочем поле среды Micro-Cap 12 схему для испытания универсального регистра сдвига и установить в диалоговых окнах компонентов их параметры или режимы работы.

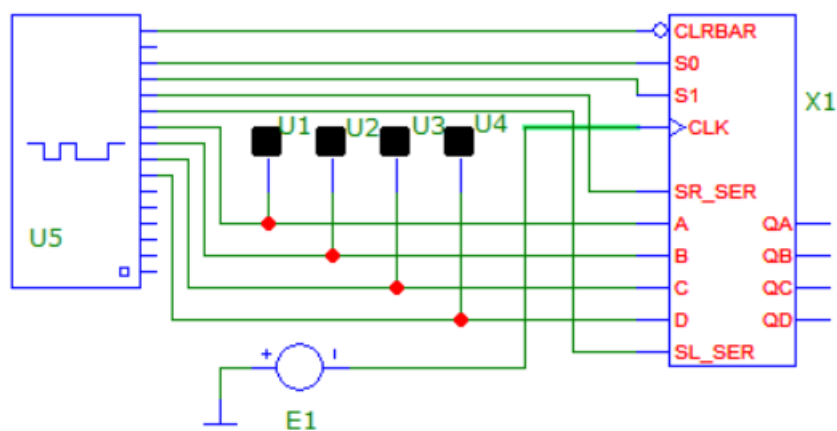


Рисунок 1 - Логическая схема универсального регистра сдвига

Задание 2. Составить план исследования параллельного регистра сдвига, заполнив ячейки памяти генератора слова 16-Bit Digital Stimulus на основе правил функционирования регистра 74LS194A.

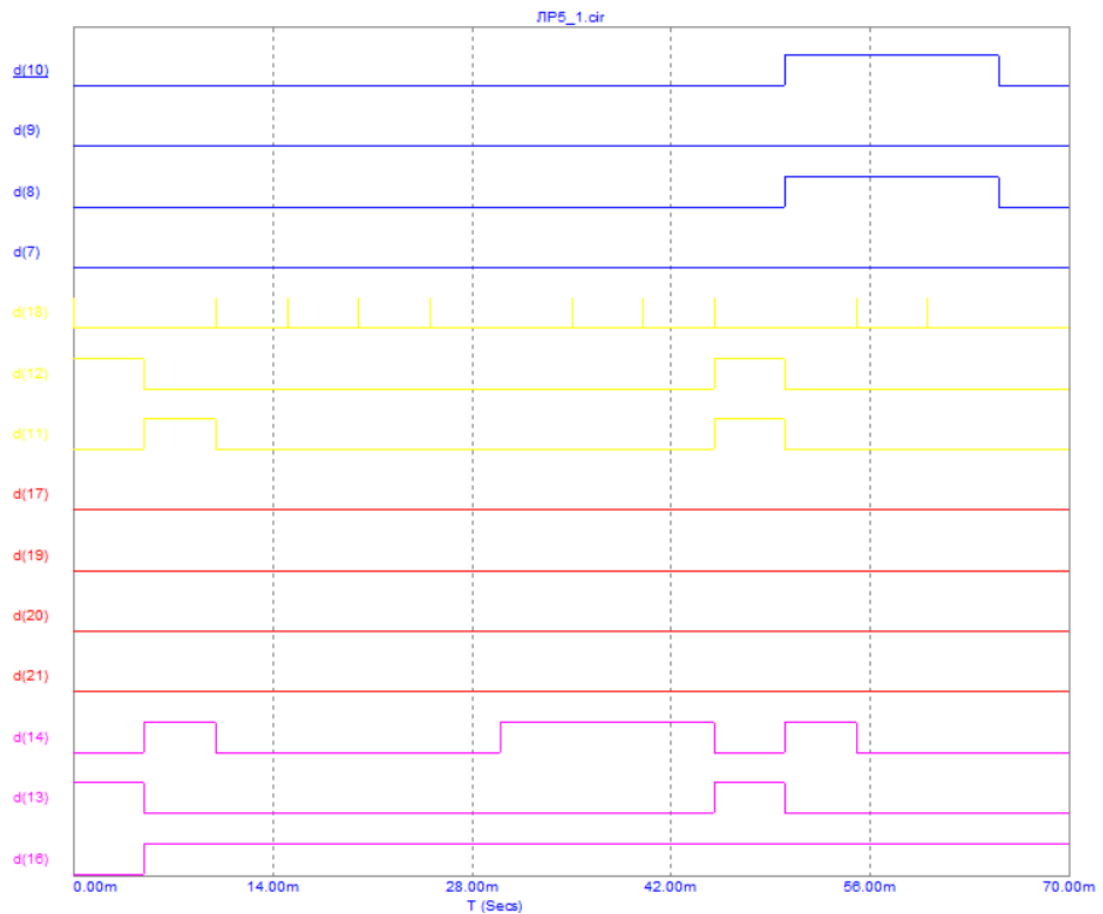


Рисунок 2 - Временные диаграммы

```
.define IN4
+LABEL =BEGIN
+ +0MS 00000000000011000
+ +5MS 00000000000100111
+ +5MS 00000000000000011
+ +5MS 00000000000000001
+ +5MS 00000000000000001
+ +5MS 00000000000000001
+ +5MS 00000000000000010
+ +5MS 00000000000000010
+ +5MS 00000000000000010
+ +5MS 00000000000000010
+ +5MS 00000000000111001
+ +5MS 0000000101000111
+ +5MS 0000000101000011
+ +5MS 0000000101000011
+ +5MS 00000000000000011
+ +5MS 00000000000000011
+ +5MS GOTO BEGIN -1 TIMES
```

Рисунок 3 - Ячейки памяти генератора слова

Задание 3. Собрать на рабочем поле Micro-Cap 12 схему для испытания последовательного регистра сдвига и установить в диалоговых окнах компонентов их параметры или режимы работы.

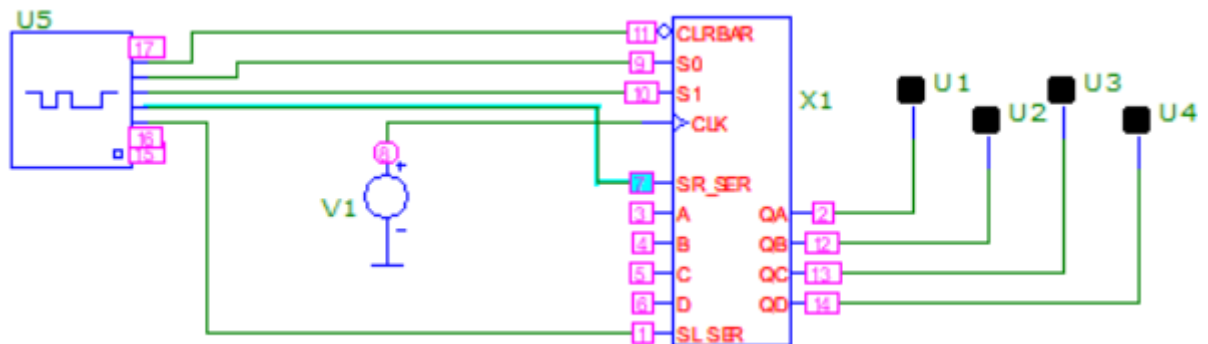


Рисунок 4 - Логическая схема последовательного регистра сдвига

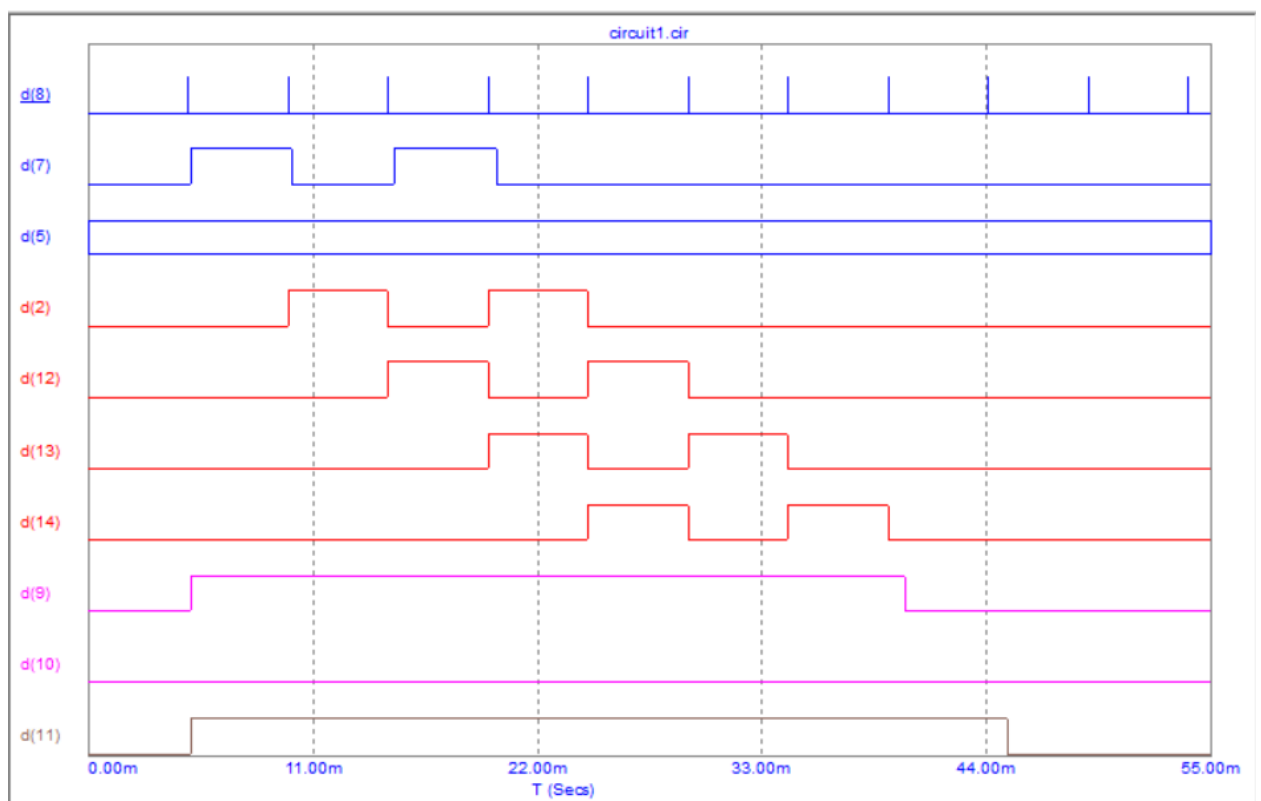


Рисунок 5 - Временные диаграммы

Задание 4. Составить план исследования последовательного регистра 74LS194A, заполнив ячейки памяти генератора 16-Bit Digital Stimulus произвольными (или по заданию преподавателя) 4-разрядными кодовыми комбинациями, вводимыми последовательно в регистр А.

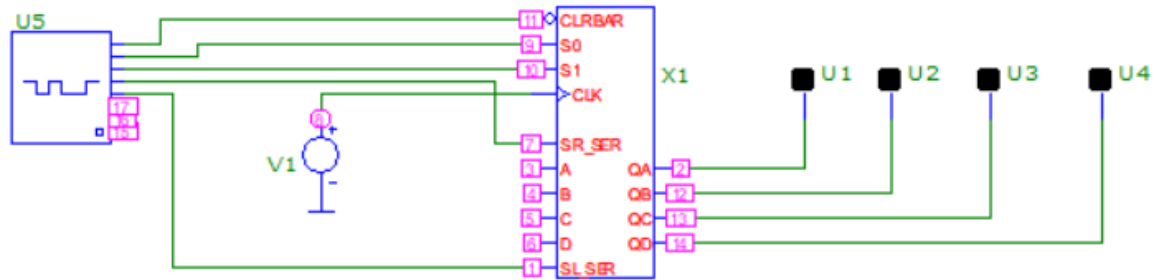


Рисунок 6 - Логическая схема последовательного регистра сдвига

```
.define IN4
+ +0MS 00000000
+ +5MS 00001011
+ +5MS 00001101
+ +5MS 00000011
+ +5MS 00001000
+ +5MS 00001010
+ +5MS 00000101
+ +5MS 00000111
+ +5MS 00001111
+ +5MS 00001111
```

Рисунок 7 - Ячейки памяти генератора **16-Bit Digital Stimulus**

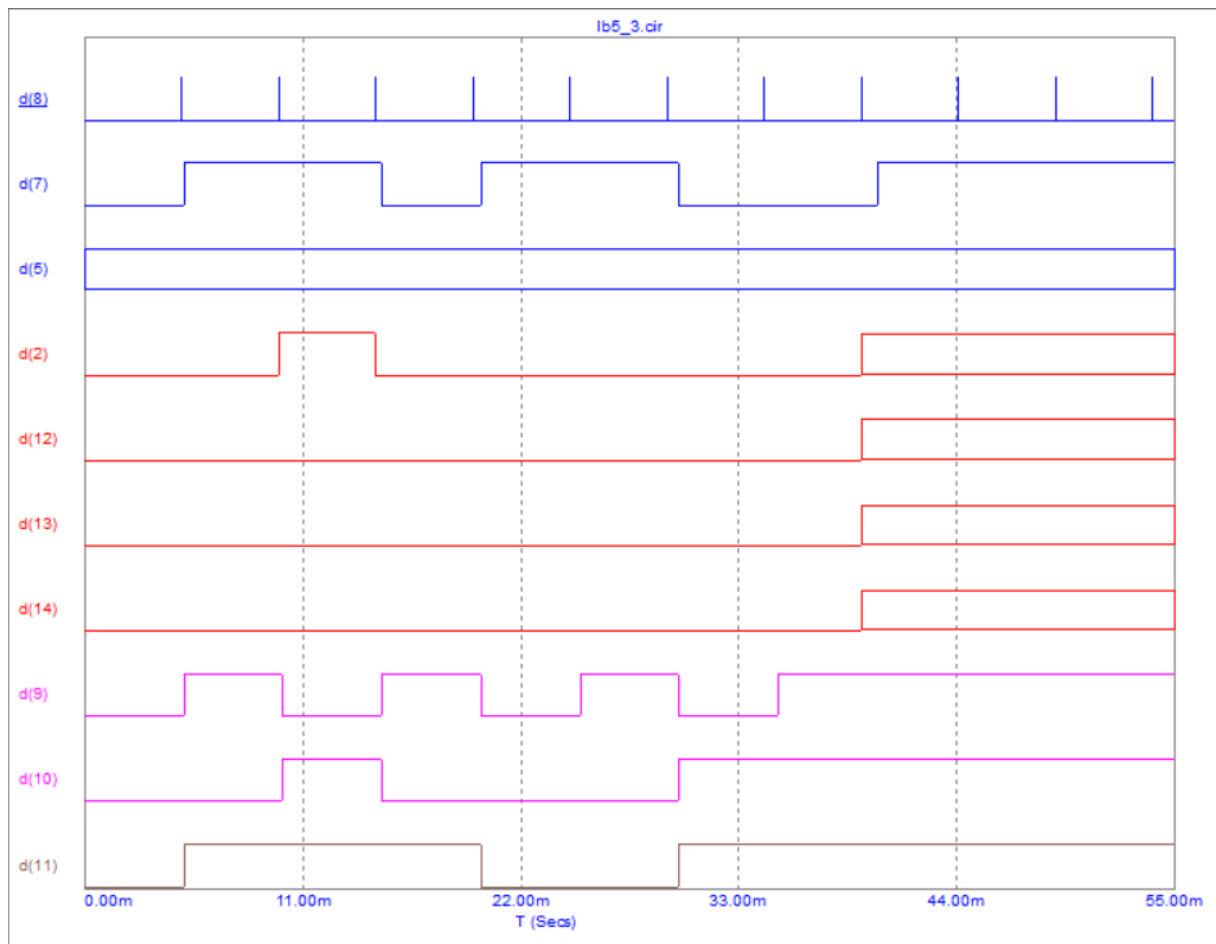


Рисунок 8 - Временные диаграммы

Вывод: в ходе лабораторной работы ознакомились с устройством и функционированием регистров и регистровой памяти; испытали интегральный универсальный регистр сдвига.

ТЕСТОВЫЕ ЗАДАНИЯ К РАБОТЕ 5

1. Укажите **функции**, которые в общем случае может выполнять регистр:
 - обнуление (очистку) хранимой информации, запись входной информации в последовательном или в параллельном коде;
 - сравнение двух бинарных чисел одинаковой разрядности с целью определения их равенства или неравенства;
 - преобразование информации путем ее сдвига под воздействием тактовых импульсов;

- хранение информации, ее сдвиг вправо и влево, выдачу хранимой информации в последовательном или в параллельном коде;
2. В параллельном регистре с приходом каждого тактового импульса информация на выходах поразрядно сдвигается в направлении от выхода **QD** к выходу **QA**.

Укажите, как **называют** такой регистр:

- **регистр прямого сдвига;**
 - регистр обратного сдвига;
 - реверсивный регистр;
 - регистр хранения.
3. Укажите, какие регистры выполняют со **статическим** управлением:
- последовательные;
 - **параллельные;**
 - последовательно-параллельные;
 - параллельно-последовательные.
4. Укажите, при каких **уровнях сигналов** на управляющих входах **S0** и **S1** информационные входы реверсивного регистра **74LS194A** недоступны:
- | | |
|---------------------|---------------------|
| • $S0 = 0, S1 = 0;$ | • $S0 = 0, S1 = 1;$ |
| • $S0 = 1, S1 = 0;$ | • $S0 = 1, S1 = 1.$ |
5. Укажите, в какой **разряд** вводится информация последовательного регистра **74LS194A** при $S0 = 1, S1 = 0$ на управляющих входах и сигналах $SR = 1$ и $\overline{CLR} = 1$:
- в разряд **D**;
 - **в разряд C;**
 - в разряд **B**;
 - в разряд **A**.
6. Укажите, при **каких уровнях** управляющих сигналов **S0** и **S1** разрешена запись информации в параллельный регистр **74LS194A**:
- | | |
|---------------------|---------------------|
| • $S0 = 0, S1 = 0;$ | • $S0 = 0, S1 = 1;$ |
| • $S0 = 1, S1 = 0;$ | • $S0 = 1, S1 = 1.$ |
7. Укажите, разрешено ли последовательное **перемещение** сигналов в триггерной подсистеме параллельного регистра **74LS194A** во время записи

информации:

- Да;
- Нет;

8. Укажите, сколько **входов** имеет последовательный регистр с динамическим управлением:

- один информационный вход;
- два: один информационный вход и вход для тактовых импульсов (импульсов сдвига);
- три: один информационный, вход для тактовых импульсов и установочный вход;
- четыре: два информационных входа, вход для тактовых импульсов и установочный вход.

9. Укажите, чем отличается **динамическое управление** регистрами от статического управления:

- при динамическом управлении запоминание сигналов, действующих на информационных входах регистра, происходит во входных емкостях МДП-транзисторов в момент изменения значения сигнала на входе синхронизации, а в статических регистрах, построенных, например, на *RS*-триггерах, сигналы действуют в момент их поступления на информационные входы.