

## Organisation de la mémoire principale, modes d'adressage et accès aux données

### 1. architecture – ordinateur

1.1 On considère un ordinateur comprenant un microprocesseur dont le bus d'adresse externe est de 32 bits, son bus de données est sur 32 bits.

Quelle est la taille en octets de la mémoire adressable par ce microprocesseur ?

1.2 On connecte à ce microprocesseur une mémoire de 64 kilo mots de 32 bits. Cette mémoire est adressable par le microprocesseur à une adresse début égale à 0x00000000.

Donner l'adresse du dernier mot long (mot de 32 bits) de cette mémoire.

### 2. structures de données de type tableau et implantation en mémoire

2.1 On considère une chaîne de caractère «bonjour, il est 8 heures». Cette chaîne peut être mémorisée en code ASCII sous la forme d'un tableau à une dimension. On suppose que cette chaîne est mémorisée à l'adresse 0x20000000, donner :

- L'adresse du caractère h
- Quel est la taille de ce tableau
- Quelle l'adresse de Fin + 1 de tableau

2.2 Soit une image en niveaux de gris de taille 4x4 dont les valeurs des pixels sont : 15, 14, 13, 12, 11, 10, 9, 8, 7, 6, 5, 4, 3, 2, 1, 0. Ces pixels sont mémorisés en mémoire ligne par ligne. Le pixel (0,0) est stocké à l'adresse 0x20000000. Donner l'adresse :

- du pixel de valeur 5
- du pixel de valeur 0

### 3. En utilisant les 3 modes d'adressage, écrire en langage d'assemblage ARM Cortex – M3 les séquences suivantes :

- **séquence 1** : lire l'élément (0,3) du tableau de l'exercice 2.2, lui ajouté la valeur 5 et le ranger dans le registre R3
- **séquence 2** : lire l'élément (1,2), le multiplier par 2 (opération de décalage) et ranger le résultat dans l'élément (0,1). Donner l'adresse de rangement en hexadécimal
- **séquence 3** : lire l'élément (2,3), le diviser par 2 (opération de décalage) et ranger le résultat dans l'élément (1,2).